Inbetriebnahme eines Autoradiographiesystems mit einer DEPFET-Matrix und erste Messungen

Marcel Trimpl
Experimentelle Physik V
Universität Dortmund

Dezember 1999

Inhaltsverzeichnis

Einleitung

Seit ihrem erstmaligen Einsatz in der physikalischen Grundlagenforschung haben Halbleiterdetektoren in zunehmendem Maße an Bedeutung gewonnen. Aufgrund ihrer hohen Orts- und Energieauflösung sowie ihrer hohen Auslesegeschwindigkeit sind sie in heutigen Hochenergieexperimenten nicht mehr wegzudenken. Aber auch außerhalb der Grundlagenforschung haben sich Halbleiterdetektoren auf den verschiedensten Gebieten etabliert. So finden sich Halbleiterdetektoren im privaten Bereich als bildgebende Systeme in Form von CCDs (**C**harge **C**oupled **D**evices) in jeder modernen Videokamera wieder. Hochleistungs-CCDs werden in Röntgensatelliten auf dem Gebiet der Astronomie eingesetzt. Seit einigen Jahren gibt es Bestrebungen, die Vorteile von Halbleiterdetektoren auf dem Gebiet der Medizin und der Biologie zur Anwendung zu bringen. Als Beispiele seien hierbei die subtraktive Angiographie und die Computer-Tomographie genannt, wobei letztere auch in der Industrie zur Qualitätskontrolle eingesetzt wird.

Gegenstand dieser Arbeit ist ein Halbleiterdetektor, der eine erste Signalverstärkerstufe in dem eigentlichen Halbleitersensor integriert. Dieser Detektor wird DEPFET (**DEP**leted **F**ield **E**ffect **T**ransistor) genannt. Durch den Integrationsschritt von Verstärker und Sensor zu einem System konnte bisher an einzelnen DEPFET-Strukturen ein Rauschen von ENC (**E**quivalent **N**oise **C**harge) $= 12\,\mathrm{e}^-$ bei Raumtemperatur erzielt werden [27]. Wegen seiner niedrigen Rauscheigenschaften soll dieser Detektor Einsatz in einem Autoradiographiesystem finden, dem DEPFET-Bioscope, das Echtzeit-Untersuchungen an mit Tritium markierten Proben bei Raumtemperatur ermöglichen soll.

Im Rahmen dieses Projektes wurde in dieser Arbeit erstmalig eine DEPFET-Matrix betrieben, die 1998 im Halbleiterlabor des Max-Planck-Instituts in München hergestellt wurde. Nach einer kurzen Einführung in das Projekt und in die Grundlagen des Detektors werden die durchgeführten Untersuchungen an dieser Matrix vorgestellt. Diese werden nach statischen Messungen im undepletierten Zustand der Matrix und dynamischen Messungen, bei denen die Matrix im depletierten Zustand als Detektor betrieben wird, unterteilt. Des weiteren werden Untersuchungen an DEPFET-Strukuren vorgestellt, die in Zusammenarbeit mit einem Lehrstuhl der Elektrotechnik an der Universität Dortmund produziert wurden. Abschließend erfolgt ein kurzer Ausblick auf das im Aufbau befindlichen DEPFET-Bioscope.

1 Der DEPFET-Detektor

Bei einem DEPFET-Detektor werden zwei Komponenten, ein Halbleitersensor, der nach dem Prinzip der Seitwärtsdepletion verarmt wird, und ein Verstärkerbaustein zu einem Detektorsystem vereint. Beide Komponenten werden im folgenden Kapitel zunächst getrennt behandelt, um anschließend auf den Aufbau und die Arbeitsweise des DEPFETs einzugehen. Für die Grundlagen der Halbleiterphysik sei auf die entsprechende Lehrbuchliteratur, z.B. [12] verwiesen. Abschließend wird ein Anwendungsgebiet des DEPFETs, die Autoradiographie, vorgestellt.

1.1 Der JFET als Verstärker

Seit der Einführung der planaren Prozeßtechnolgie zur Herstellung von Feldeffekttransistoren (FET) werden diese in der Elektronik als Verstärkerbausteine eingesetzt. Ihr Verstärkungsprinzip beruht darauf, die Leitfähigkeit einer Halbleiterschicht über ein äußeres elektrisches Feld zu steuern. Bei der Realisierung von FETs wird zwischen zwei Grundtypen, dem MOSFET (**M**etal **O**xide **S**emiconductor FET) und dem JFET (**J**unction FET), unterschieden. Im Folgenden soll der Aufbau und die Funktionsweise eines JFETs erläutert werden, der als integrierter Verstärkerbaustein bei einem DEPFET verwendet wird.

Abbildung 1.1 zeigt schrittweise den schematischen Aufbau eines JFETs. Ausgangspunkt ist eine Halbleiterschicht, die an zwei Punkten sperrschichtfrei kontaktiert wird (Abbildung 1.1, 1.). Die Halbleiterschicht wird als Transistorkanal, die beiden Kontakte werden als Source und Drain bezeichnet. Je nach Dotierung dieser Schicht wird der JFET als n-Kanal oder p-Kanal Typ bezeichnet. Bei den DEPFETs wird ausschließlich ein p-Kanal JFET verwendet, so daß sich diese Darstellung auf diesen Typ beschränkt. Der Kanal stellt einen Ohmschen Widerstand dar, dessen Größe von den geometrischen Abmessungen und der Stärke der Dotierung des Kanals abhängt. Durch Anlegen einer Potentialdifferenz zwischen dem Source- und Drainkontakt V_{DS} fließt ein Ladungsträgerstrom I_{D} durch den Kanal, der aufgrund des ohmschen Kanalwiderstandes einer linearen Strom-Spannungs-Charakteristik folgt. Definitionsgemäß wird hierbei eine negative Spannung an der Drain gegenüber der Source gewählt. Bei einem JFET befindet sich an zwei gegenüberliegenden Seiten des Transistorkanals eine komplementär zum Kanal dotierte dünne Halbleiterschicht, die über die gesamte Kanalbreite reicht (Abbildung 1.1, 2., wobei die Kanalbreite mit der Blickrichtung verläuft). Dieser dritte Kontakt des JFETs

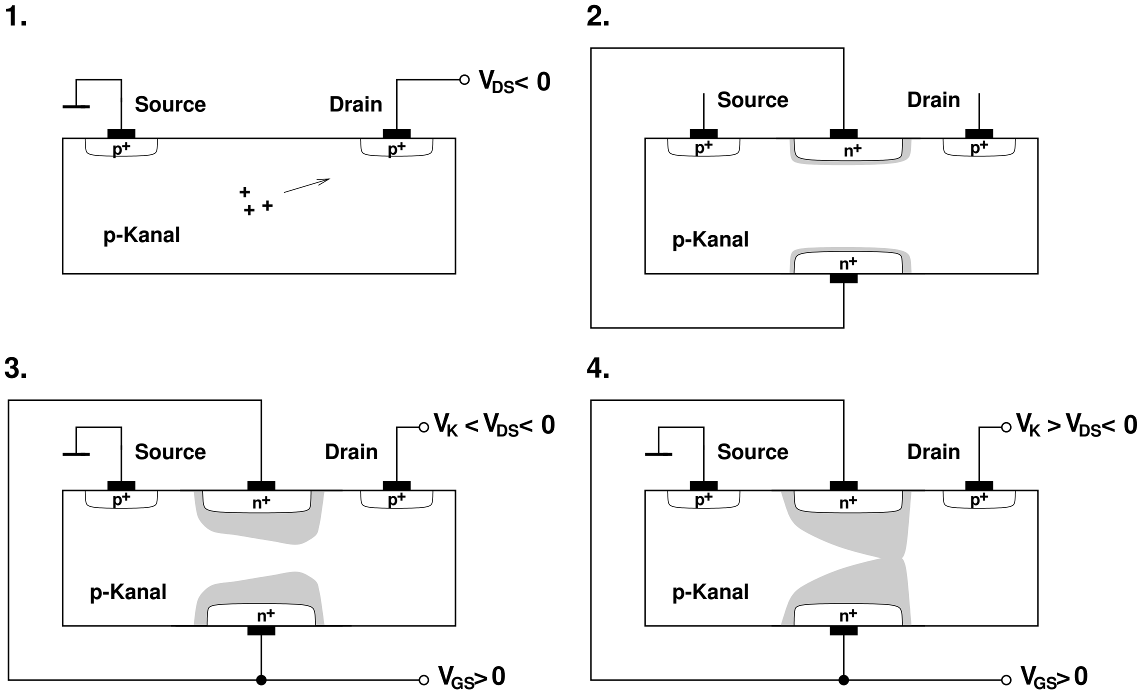

Abbildung 1.1: Schematischer Aufbau und Funktionsweise eines p-Kanal JFETs. Zur Erläuterung der einzelnen Schritte siehe Text.

wird als Gate bezeichnet. Durch den pn-Übergang Kanal-Gate entsteht an der Grenzschicht auch im spannungslosen Zustand eine natürliche Verarmungszone. Das Gate ist viel stärker dotiert als der Kanal, was in Abbildung 1.1 durch die Bezeichnung n^+ ausgedrückt wird. Durch die unterschiedlich starken Dotierungen breiten sich die Verarmungszonen hauptsächlich im Bereich des Kanals aus.

Abbildung 1.2 zeigt eine Simulation des Kanalstromes I_{D} eines p-Kanal FETs in Abhängigkeit der angelegten Drain-Source-Spannung V_{DS} für verschiedene Gate-Source-Spannungen V_{GS}. Diese Kennlinie wird Ausgangskennlinie genannt. Die Simulation wurde mit einem Simulationsprogramm für elektronische Bauteile PSPICE [31] durchgeführt. Es wurde das Bauteil J2N2608 verwendet. Bei konstantem Potential am Gatekontakt breiten sich mit zunehmend negativer Drain-Source-Spannung die Verarmungszonen zwischen Gate und Kanal weiter in den Transistorkanal aus, was zu einer Verkleinerung des verbleibenden leitenden Kanalquerschnittes führt (Abbildung 1.1, 3.). Die daraus resultierende Zunahme des Kanalwiderstandes wirkt dem Anstieg des Kanalstromes durch die steigende Drain-Source-Spannung entgegen, so daß ab einer bestimmten Drain-Source-Spannung der Kanalstrom nahezu unabhängig von der Drain-Source-Spannung wird (Abbildung 1.1, 4.). Diese Drain-Source-Spannung wird Kniespannung V_{K} genannt.

Bei festem Drainpotential kann durch Variation des Gatepotentials auf die Ausdehnung der Verarmungszonen und damit auf den Kanalstrom eingewirkt werden. Die Gatespannung, bei der der Transistorkanal so weit verarmt ist, daß der Kanalstrom verschwindend gering wird, wird Abschürspannung V_{pinchoff} genannt. Da beim Betrieb des JFETs die

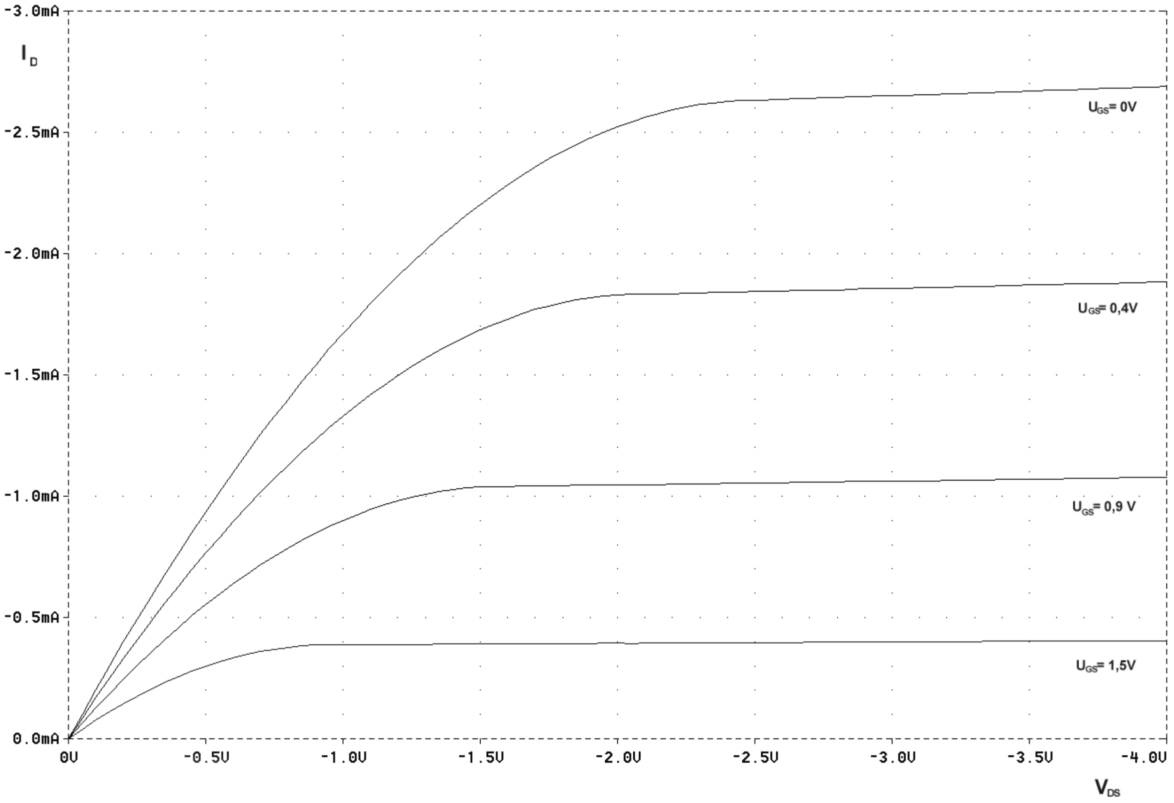

Abbildung 1.2: Simuliertes Ausgangskennlinienfeld des p-Kanal JFETs J2N2608 mit PSPICE [31].

Gate-Kanal-Diode in Sperrichtung betrieben wird, fließt als Gatestrom nur der verglichen mit dem Kanalstrom verschwindend geringe Leckstrom dieser Diode. Somit kann durch eine Potentialänderung am Gate nahezu leistungslos der Strom durch den Kanal gesteuert werden.

1.2 Prinzip der Seitwärtsdepletion

Das Prinzip der Seitwärtsdepletion [18], als Konzept ein Substratmaterial zu verarmen, ist in Abbildung 1.3 schematisch dargestellt. Hierbei liegt die zu verarmende Struktur nicht als einfacher pn-Übergang (n-Substrat, p-Rückkontakt), sondern in Form einer pnp-Struktur (p-Implantation an der Vorderseite, n-Substrat, p-Rückkontakt) vor. Das mittlere n-dotierte Substratmaterial wird als gemeinsamer Bezugspunkt kontaktiert. Durch Anlegen negativer Spannungen an die beiden p-Implantationen gegenüber des gemeinsamen Bezugspunktes wird das Substratmaterial von beiden Seiten der Grenzschicht her verarmt. Dadurch entsteht in einer Ebene parallel zu der Vorder- bzw. der Rückseite der Halbleiterscheibe im Substrat ein Potentialminimum für Elektronen.

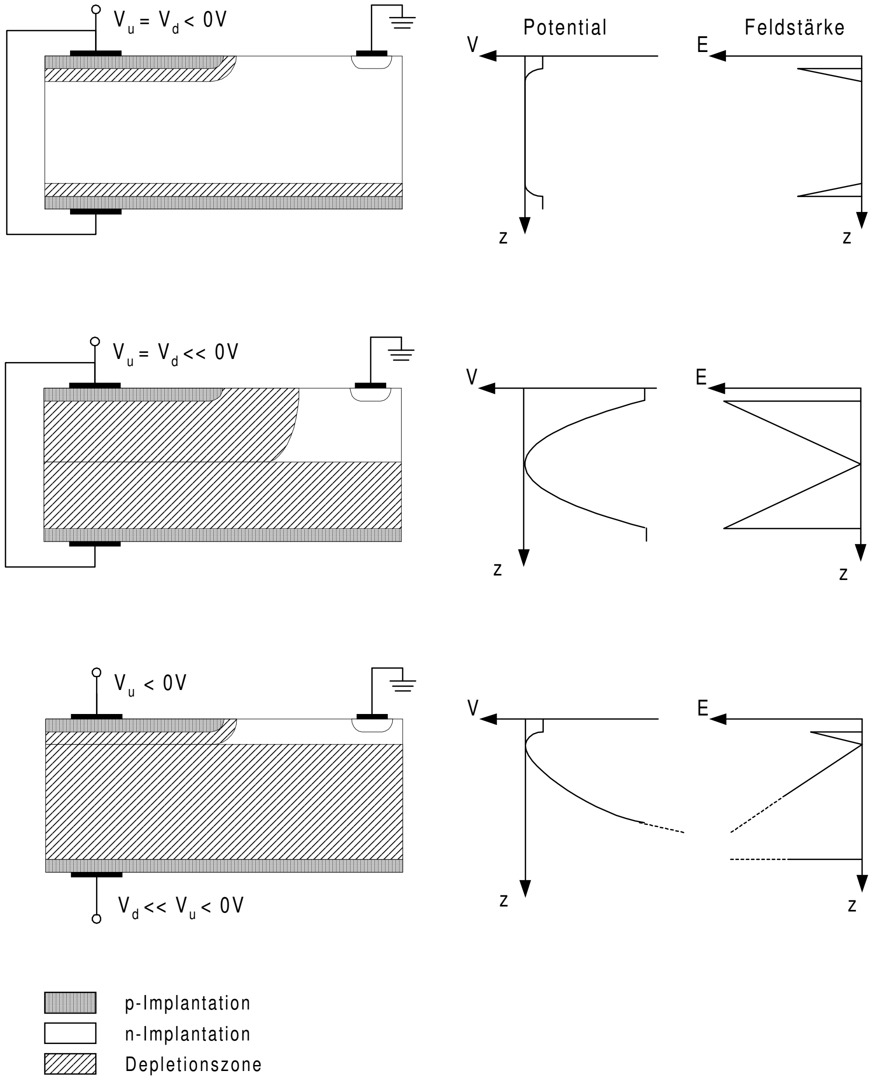

Abbildung 1.3: Schematische Darstellung der Seitwärtsdepletion (links). Verlauf der elektrischen Feldstärke (rechts) und des Potentials (Mitte) innerhalb des Substratmaterials.

Der Potentialverlauf $\varphi(z)$ ergibt sich durch Lösen der eindimensionalen Poisson-Gleichung unter den gegebenen Randbedingungen ($\varphi(0) = V_{\mathrm{u}}$, $\varphi(d) = V_{\mathrm{d}}$) zu:

$$\varphi(z) = \frac{qN_{\mathrm{D}}}{2\epsilon_{\mathrm{s}}} z(d-z) + \frac{z}{d}(V_{\mathrm{d}} - V_{\mathrm{u}}) + V_{\mathrm{u}}. \tag{1.1}$$

Damit folgt für die Lage des Potentialminimums für Elektronen z_{min}:

$$z_{\mathrm{min}} = \frac{d}{2} + \frac{\epsilon_{\mathrm{s}}}{qN_{\mathrm{D}}d}(V_{\mathrm{d}} - V_{\mathrm{u}}). \tag{1.2}$$

N_{D}: Dotierungskonzentration des n-Substrats (als homogen angenommen), q: Elementarladung, d: Dicke der Halbleiterscheibe, z: Achse senkrecht zur Oberfläche nach Abbildung 1.3, ϵ_s: Dielektrizitätskonstante des Halbleitermaterials, V_d: Potential an der Implantation der Rückseite, V_u: Potential an der Implantation der Vorderseite.

Die Lage des Potentialminimums hängt unter anderem von den Spannungen an den beiden p-Implantationen ab. Bei symmetrischen Spannungsverhältnissen liegt das Potentialminimum in der Mitte der Halbleiterscheibe und verschiebt sich bei asymmetrischen Spannungsverhältnissen in Richtung der p-Implantation mit der positiveren Spannung. Das Prinzip der Seitwärtsdepletion findet unter anderem Anwendung bei Halbleiterdriftkammern [18] und bei den DEPFET-Detektoren.

1.3 DEPFET-Prinzip

Bei einem DEPFET (**DEP**leted **F**ield **E**ffect **T**ransistor) wird ein p-Kanal JFET über n-Substrat plaziert, das nach dem Prinzip der Seitwärtsdepletion verarmt wird. Als Halbleitermaterial wird Silizium verwendet.

Bei dem 1987 von J. Kemmer und G. Lutz vorgeschlagenen Konzept eines Halbleiterdetektors mit integrierter Verstärkung [28] wurden beide Grundtypen eines Feldeffekttransistors, der JFET und der MOSFET als mögliche Verstärkerelemente vorgesehen. Die ersten Prototypen basierten auf MOSFETs und wurden als DEPMOS bezeichnet [29]. Später gelang es, auch JFETs in den Halbleitersensor zu integrieren [30]. JFETs zeichnen sich durch ein geringeres Rauschen und eine erhöhte Strahlenhärte gegenüber den MOSFETs aus, so daß heute nur noch JFETs bei der Herstellung von DEPFETs verwendet werden. Oftmals wird in der Literatur der Ausdruck DEPJFET verwendet, um explizit darauf hinzuweisen, daß die Verstärkerstufe mit einem JFET realisiert wurde. In dieser Arbeit wird die ursprüngliche Definition aus [29] verwendet, nach der ein DEPFET einen Halbleitersensor mit integriertem JFET darstellt.

Abbildung 1.4 zeigt den schematischen Aufbau eines DEPFET-Detektors. Die pnp-Struktur, die über Seitwärtsdepletion verarmt wird, liegt hierbei in Form des p-Kanals, des n-Substrats und des p^+-Rückkontaktes vor. Dabei wird das Potenialminimum für Elektronen unter dem Transistorkanal in einem Bereich erzeugt, welcher dem des äußeren Transistorgates entspricht. Dies wird folgendermaßen ermöglicht. Damit das Potentialminimum für Elektronen im depletierten Zustand nahezu unabhängig von der gewählten Spannung am Transistorkanal und der Rückkontaktspannung direkt unter dem Kanal liegt, wird das Substrat unter dem Kanal durch eine stark dotierte n-Implantation verstärkt (Substratdotierung $N_\mathrm{S} \approx 10^{12}\,\mathrm{Atome/cm^3}$, Substratverstärkung $N_\mathrm{V} \approx 10^{17}\,\mathrm{Atome/cm^3}$). Beim Betrieb des Transistors (negative Spannung an der Drain gegenüber der Source) liegt innerhalb des Transistorkanals ein kontinuierlicher Spannungsabfall von dem Drain- zu dem Sourcegebiet vor. Dadurch entsteht unter dem Kanal eine laterale Feldkonfiguration, die der einer Driftkammer gleicht, wobei das Potentialminimum für Elektronen direkt unter dem Sourcegebiet liegt. Um dies zu verhindern, wird zusätzlich zu der ersten Substratverstärkung eine weitere Substratverstärkung vorgenommen. Diese gesonderte Substratverstärkung liegt nicht zentral zwischen Source

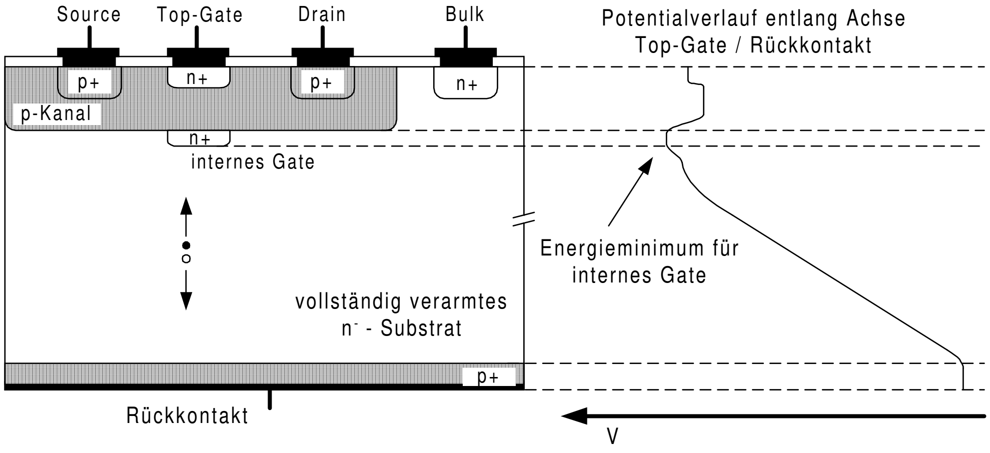

Abbildung 1.4: Schematischer Aufbau eines DEPFET-Detektors und Darstellung des Potentialverlaufes innerhalb des Detektors.

und Drain, sondern ist in Richtung des Draingebietes verschoben. Dadurch wird erreicht, daß trotz eines stark negativen Potentials an der Drain das Potentialminimum für Elektronen unter dem Transistorkanal in einem Bereich liegt, welcher dem des äußeren Transistorgates entspricht. Dieser Bereich des Potentialminimums wird internes Gate genannt.

Durchdringt ionisierende Strahlung den Detektor, so werden Elektron-Loch-Paare durch Wechselwirkungsprozesse der Strahlung mit der Materie im verarmten Substrat erzeugt. Die Prozesse des Energieverlustes sind vielfältig und von der Art sowie der Energie der Strahlung und den Eigenschaften der Materie abhängig. Für eine ausführliche Darstellung dieses Sachverhaltes sei auf die entsprechende Literatur (z.B. [36], [35]) verwiesen. Die erzeugten Ladungsträger werden durch das elektrische Feld im Detektor getrennt. Die Löcher bewegen sich zum Rückkontakt und fließen dort ab, die Elektronen hingegen driften zu dem geschaffenen Potentialminimum, dem internen Gate. Durch eine Ansammlung von Elektronen im internen Gate wird dessen Potential zunehmend negativ. Eine Potentialänderung des internen Gates kann wie beim äußeren Transistorgate den Stromfluß durch den Transistor modulieren. Die im Detektorvolumen erzeugte Signalladung kann somit über eine Änderung des Transistorstromes indirekt nachgewiesen werden. Durch die Integration der ersten Verstärkerstufe in den Halbleitersensor ergeben sich, verglichen mit einem Halbleitersensor ohne interne Verstärkung, erhebliche Vorteile, die zu einer Verbesserung der Energieauflösung führen:

- Kabelwege und Streukapazitäten zwischen dem Sensor und der ersten Verstärkerstufe entfallen.
- Die Eingangskapazität der Verstärkerstufe, gegeben durch die Kapazität internes Gate-Transistorkanal, ist sehr klein.

- Dadurch, daß die Eingangskapazität der Verstärkerstufe und die Detektorkapazität identisch sind, findet eine automatische Anpassung der Kapazitäten statt (siehe [37] unter "capacitive matching").

Da die Auslese des Transistorstromes keinen Einfluß auf die im internen Gate gesammelte Ladungsmenge hat, ist der DEPFET ein ladungserhaltender Detektor. Es besteht daher prinzipiell die Möglichkeit einer Mehrfachauslese des Signals, was zu einer Steigerung der Energieauflösung führt.

Aufgrund der ladungserhaltenden Eigenschaft des DEPFETs und dem begrenzten Fassungsvermögen des internen Gates muß eine Möglichkeit geschaffen werden, die Ladungsmenge aus dem internen Gate zu entfernen. Auch ohne die Erzeugung von Ladungsträgern aufgrund der Wechselwirkung ionisierender Strahlung mit dem Detektorvolumen wird das interne Gate durch thermisch generierte Ladungsträger in der Verarmungszone kontinuierlich gefüllt. Das Entfernen von Ladungsträgern aus dem internen Gate wird als Löschvorgang oder Clear bezeichnet. Bisher wurden zwei verschiedene Löschmechanismen realisiert, der Continuous-Clear-DEPFET und der Pulsed-Clear-DEPFET.

Bei einem Pulsed-Clear-DEPFET werden durch einen positiven Spannungspuls an einem Kontakt außerhalb des JFETs, dem Clearkontakt, die Potentialverhältnisse im Detektorvolumen so verändert, daß das Potentialminimum für Elektronen nicht mehr im internen Gate, sondern an diesem Clearkontakt liegt. Während des Spannungspulses fließen daher die im internen Gate gesammelten Ladungsmengen zum Clear-Kontakt ab. Eine ausführliche Behandlung dieses Löschmechanismus erfolgt in Kapitel 4.1 im Rahmen der dynamischen Messungen.

Der schematische Aufbau eines Continuous-Clear-DEPFETs ist in Abbildung 1.5 gezeigt. Hierbei wird eine vertikale n$^+$pn-Löschstruktur (n$^+$-Clearkontakt, p-Kanal, n-internes Gate) in den JFET integriert. Durch eine ausreichend hohe positive Spannung am Clearkontakt werden die Elektronen aus dem internen Gate kontinuierlich

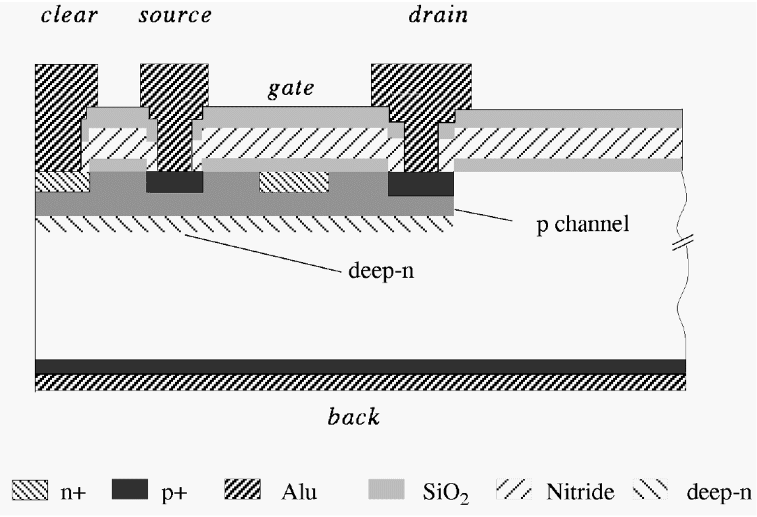

Abbildung 1.5: Schematischer Aufbau eines Continuous-Clear-DEPFET.

während des Detektorbetriebes entfernt. Die Höhe des Clearstromes ist dabei abhängig von der Spannung am Clearkontakt (Arbeitspunkt der Clearstruktur) und der im internen Gate gesammelten Ladungsmenge. Durch diesen kontinuierlichen Löschvorgang geht die ladungserhaltende Eigenschaft des Detektors verloren. Verglichen mit dem Pulsed-Clear-DEPFET, der eine Detektionstotzeit während des Löschvorganges aufweist, ist der Continuous-Clear-DEPFET permanent sensitiv. Die Eigenschaft der permanenten Sensitivität macht den Continuous-Clear-DEPFET besonders geeignet für Experimente mit hohen Ereignisraten, wie sie unter anderem in der Hochenergiephysik vorkommen. Da im Rahmen dieser Arbeit ein Pulsed-Clear-DEPFET untersucht wird, soll von einer tiefergehenden Darstellung des Continuous-Clear-DEPFET abgesehen werden. Eine ausführliche Darstellung der Löschstruktur erfolgt in [33], für eine ausführliche Darstellung des kontinuierlichen Löschvorganges sei auf [21], [2] verwiesen.

Neben den ersten Prototypen wurden DEPFET-Detektoren in größerer Stückzahl in den Jahren 1993 und 1998 an dem Halbleiterlabor des Max-Planck-Instituts in München hergestellt. Die 98er Produktion zeichnet sich durch eine verkleinerte sensitive Detektorfläche und eine verkleinerte Transistorstruktur aus. Dies führte zu einer höheren Ortsauflösung des Detektors und zu einer Steigerung der Signalverstärkung der Transistoren.

1.4 Anwendungsgebiet Autoradiographie

Der im letzten Abschnitt vorgestellte DEPFET-Detektor soll Anwendung in einem Autoradiographiesystem finden. Aus diesem Grund wird das Gebiet der Autoradiographie kurz vorgestellt.

Der Begriff „Autoradiographie“ bezeichnet den ortsaufgelösten Nachweis radioaktiver Substanzen in Proben. Das Ergebnis der Autoradiographie, das Autoradiogramm, zeigt die Intensitätsverteilung der Radioaktivität in der untersuchten Probe auf. Das Anwendungsspektrum der Autoradiographie ist sehr umfangreich und reicht von der Biomedizin, der Werkstoffprüfung und der Geologie bis zur Kriminalstatistik, wo die Autoradiographie verwendet wird, um Fingerabdrücke auf Papier und Textilien nachzuweisen [38].

In der Biomedizin werden radioaktive Isotope, Marker genannt, verwendet, um chemische Verbindungen oder biologische Substanzen (Moleküle, Zellbestandteile, Zellen) durch Austausch einzelner Atome der Verbindung mit dem radioaktiven Isotop zu kennzeichen. Dieser Prozeß wird Markierung genannt. Nach der Applikation der Verbindung in einem Untersuchungsobjekt gibt eine anschließende Autoradiographie Aufschluß über die Historie der markierten Verbindung und dient zur Untersuchung von Anreicherungsprozessen in Gewebe und Organen oder zur Verfolgung von Stoffwechselvorgängen. Bei organisch-chemischen Verbindungen wird das Kohlenstoffisotop ^{14}C oder das Wasserstoffisotop ^{3}H, Tritium, als Marker eingesetzt. Tritium bietet dabei den Vorteil, daß eine Markierung ohne die Neusynthese des Moleküls möglich ist, da ein einfacher Austausch von Wasserstoffatomen der Substanz mit Tritium stattfindet [38].

Ein übliches Verfahren zur Anfertigung von Autoradiogrammen ist die Verwendung von photographischen Platten oder Emulsionen, die der Probe eine gewisse Zeit ausgesetzt werden und anschließend auf chemischem Weg entwickelt werden. Die Nachteile bei diesen photographischen Methoden sind die langwierigen und aufwendigen Entwicklungsarbeiten, die zur Fertigstellung des Autoradiogramms nötig sind. Aus diesem Grund erlauben diese Methoden keine Echtzeitaufnahmen, die gerade bei der Untersuchung von schnellen Stoffwechselvorgängen oder Anlagerungsprozessen interessant sind. Hierbei bietet sich der Einsatz von Halbleiterdetektoren an, die neben der guten Orts- und Energieauflösung über eine ausreichend hohe Auslesegeschwindigkeit verfügen, um Echtzeitmessungen zu ermöglichen.

Bei Verwendung von Tritium als Marker werden erhöhte Anforderungen an den Halbleiterdetektor gestellt. Tritium ist ein reiner β^--Strahler (siehe auch Kapitel 4.2), der Elektronen mit einer maximalen Energie $E_{\mathrm{max}} = 18\,\mathrm{keV}$ und einer mittleren Energie $\bar{E} = 5{,}7\,\mathrm{keV}$ [7] emittiert. Ein Nachweis solch niederenergetischer Strahlung erfordert eine sehr gute Energieauflösung des Detektors. Erschwerend kommt hinzu, daß diese Energieauflösung bei Raumtemperatur erreicht werden muß, da lebende Proben nicht auf beliebig niedrige Temperaturen abgekühlt werden können, ohne daß sie absterben.

Des weiteren muß der Halbleiterdetektor ein optimiertes Eintrittsfenster (Bereich der einfallenden Strahlung im Detektor) aufweisen. Das nichtsensitive Volumen des Detektors (z.B. p^+-Rückseitenimplantation, Lackschichten etc.) wird als Totschicht bezeichnet. Ist diese Totschicht dicker als die maximale Weglänge der nachzuweisenden Strahlung in dem Detektormaterial, so ist der Detektor nicht sensitiv für diese Strahlung. Die maximale Reichweite von Elektronen der Energie $\mathrm{E} = 18\,\mathrm{keV}$ beträgt in Silizium $\mathrm{R}_{\mathrm{max}} = 3{,}9\,\mu\mathrm{m}$, die mittlere Reichweite, bei der die Intensität der Strahlung auf die Hälfte der ursprünglichen Intensität gesunken ist beträgt $\mathrm{R}_{\mathrm{m}} = 1{,}5\,\mu\mathrm{m}$ [34]. Aus diesem Grund wird bei den DEPFET-Detektoren die Detektorrückseite als Eintrittsfenster verwendet, da die Vorderseite des Detektors durch die Transistorimplantation (ca. $50\,\mu\mathrm{m}$ tief) eine zu große Totschicht aufweisen würde. Aus Erfahrungen bei der Herstellung von pn-CCDs [41] wurde bei den DEPFET-Detektoren eine sehr dünne Rückseitenimplantation realisiert, was zu einer gesamten Totschicht von 200 nm führt. Weiterhin ist diese Rückseitenimplantation unstrukturiert. Es ist daher mit einer guten und homogenen Nachweiseffizienz zu rechnen.

Aufgrund dieser Eigenschaften der DEPFET-Detektoren, eine hervorragende Energieauflösung und ein optimiertes Eintrittsfenster, ist damit bereits ein Nachweis von Tritium bei Raumtemperatur gelungen [39]. Eine Beschreibung des im Aufbau befindlichen Autoradiographiesystems, das DEPFET-Bioscope, mit dem Echtzeitmessungen an tritiummarkierten Proben gelingen soll, erfolgt in Kapitel 6.

2 Das CAMRAD-System

2.1 Motivation

Dieser Diplomarbeit gingen bereits detaillierte Untersuchungen an einzelnen DEPFET-Detektoren voraus. Des weiteren existierten bereits fertig prozessierte Matrizen der 98er Produktion, die Anwendung im DEPFET-Bioscope finden sollen. Da sich der Status des DEPFET-Bioscopes noch im Entwicklungsstadium befand, existierte kein System, mit dem die vorhandenen Matrizen getestet und untersucht werden konnten. Um diese Lücke zu schließen, sollte ein System aufgebaut werden, mit dessen Hilfe möglichst nah am späteren System die vorhandenen Matrizen betrieben und charakterisiert werden können.

In Kapitel 6 wird deutlich, daß sich im späteren DEPFET-Bioscope alle Komponenten, die zur Steuerung und Auslese der Matrix notwendig sind, zusammen mit der Matrix selbst auf einen Keramik-Hybrid befinden und miteinander verbunden sind. Ist solch ein hochintegriertes System erst einmal aufgebaut, sind auftretende Fehler äußerst schwer lokalisierbar. Zur ersten Charakterisierung der Matrizen ist demnach ein System gefordert, welches zwar die Komponenten des Endsystems beinhaltet, aber so modular gehalten ist, daß beim Aufbau und Betrieb die Möglichkeit gegeben ist, die einzelnen Komponenten zu überprüfen.

Im Rahmen dieser Diplomarbeit wurde ein solches System erfolgreich aufgebaut und betrieben. Da es zur Ansteuerung unter anderen CAMAC-Module benutzt und es in der Lage ist, Radiogramme anzufertigen, trägt es den Namen CAMRAD.

2.2 Beschreibung der untersuchten Matrix

Werden einzelne DEPFET-Bildzellen in Form einer Matrix angeordnet, ergibt sich ein Detektor, der neben einer Energieauflösung noch eine zweidimensionale Ortsauflösung liefert. Im Rahmen dieser Diplomarbeit wurde eine 16x16 Pixel[1] Matrix der neuen 98er Produktion untersucht. Abbildung 2.1 zeigt einen Ausschnitt aus dem Layout der Matrix. Eine vergrößerte Darstellung eines Pixels aus der Matrix ist dem Anhang beigefügt. Die Matrix trägt die Bezeichnung:

---

[1] von engl. Picture Element

Pixelgröße	$(60 \times 60)\,\mu\mathrm{m}^2$
Gateweite	$72\,\mu\mathrm{m}$
Gatelänge	$7\,\mu\mathrm{m}$

Tabelle 2.1: Eigenschaften der Matrixpixel, Matrix F6.

alle Transistorgates einer Zeile miteinander verbunden. Damit nur ein Transistor pro Spalte einen Strombeitrag liefert und somit selektiert ist, werden alle anderen Transistoren der Spalten über eine entsprechende Spannung an den Gates ausgeschaltet (Kapitel 3.2). Da beim Betrieb eines Transistors die Source mit festem Potential verbunden wird, liegt es nahe, die Sourcekontakte aller Pixel zusammenzufassen, um weitere Anschlüsse einzusparen. Der Einfluß der Sourcezuleitung zu den einzelnen Pixeln wird in Kapitel 3.5.2 näher besprochen. Die Clearanschlüsse werden wie die Gateanschlüsse zeilenweise zusammengefaßt und zu einer Seite herausgeführt. Die gesamte Matrix wird von einem Guardring umgeben. Mit Hilfe dieses Ringes kann die Feldkonfiguration am Rand der Matrix so verändert werden, daß dort befindliche Signalladung in den Detektionsbereich zurückgedrängt wird und nicht in dem Randbereich verlorengeht. Das Detektorvolumen innerhalb des Guardringes wird als Inbulk, das Volumen außerhalb des Guardringes als Outbulk bezeichnet.

2.3 Aufbau des CAMRAD-Systems

In Abbildung 2.2 ist der schematische Aufbau des CAMRAD-Systems gezeigt. Zur Ansteuerung der Matrix wird, wie später bei dem DEPFET-Bioscope, ein speziell dafür entwickelter Halbleiterbaustein, der Switcher [3], benutzt. Insgesamt werden 2 Switcher benötigt. Ein Switcher, der Gate-Switcher, wird für die Ansteuerung der Transistorgates benutzt, um gezielt eine Matrixzeile anzuschalten, und ein weiterer Switcher, der Clear-Switcher, um eine Matrixzeile zu clearen (siehe auch Kapitel 4.1). Beide Switcher sind auf der Switcherplatine (Kapitel 2.4) untergebracht, die Matrix selbst befindet sich auf der Feinstleiterplatine (Kapitel 2.5). Feinstleiter- und Switcherplatine sind in einem lichtdichten Metallgehäuse untergebracht, um die Komponenten gegen Lichteinfall und elektromagnetische Störeinflüsse zu schützen. Die Steueranschlüsse sowie die benötigten Versorgungsspannungen werden über abgeschirmte Steckverbindungen in das Gehäuse geführt.

Zentrale Einheit des Systems ist ein PC mit einem C^{++}-Programm, welches die Ansteuerung des Systems sowie die Datennahme koordiniert.

Mit einem CAMAC-Crate (Kapitel 2.7), das mit dem PC über ein GBIP-Interface verbunden ist, können Steuersequenzen an die Switcherplatine übergeben werden, mit denen anschließend die Matrix betrieben werden kann.

Die Ausgänge der Matrix werden spaltenweise aus dem Metallgehäuse geführt und mit der OPAMP-Box (Kapitel 2.6) verbunden. Dort werden die Signale der Matrix derart

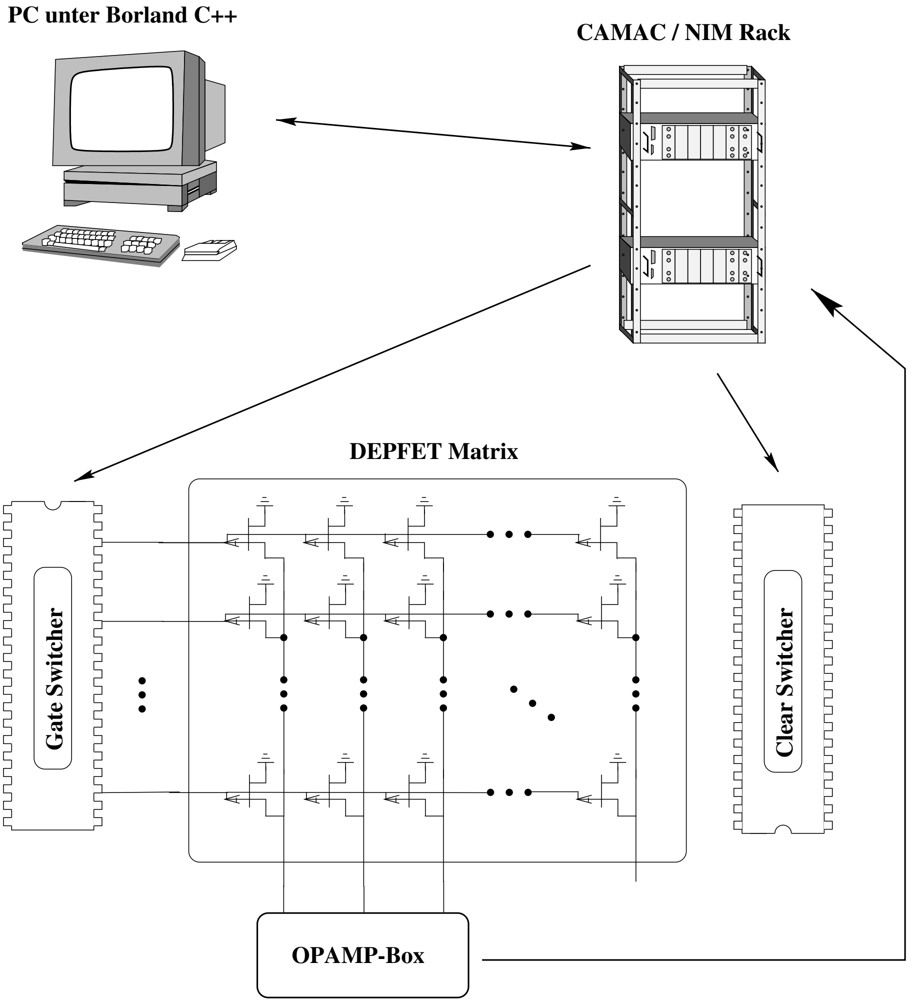

Abbildung 2.2: Schematischer Aufbau des CAMRAD-Systems.

aufbereitet, daß sie von ADCs (Analog-Digital-Converter) digitalisiert werden können und über das GPIB-Interface zum PC zur Auswertung transferiert werden.

2.4 Switcherplatine

Um die in Kapitel 2.1 angesprochene Modularität zu erreichen, wurden die Switcher in ein 40poliges IC-Gehäuse gebondet. Dabei wurden 12 der 64 Switcherausgänge nach außen geführt. Insgesamt wurden 4 Switcher gebondet[2]. Die Pinbelegung kann im Anhang eingesehen werden. Abbildung 2.3 zeigt eine Fotographie der im Rahmen dieser Diplomarbeit entwickelten Switcherplatine. Alle Spannungsversorgungen für die Switcher- und Feinstleiterplatine werden durch den 60poligen Stecker an der Platinenoberseite zu-

---

[2] Bonden bezeichnet ein Mikroschweißverfahren, mit dem Leiterbahnen von Mikrochips kontaktiert werden.

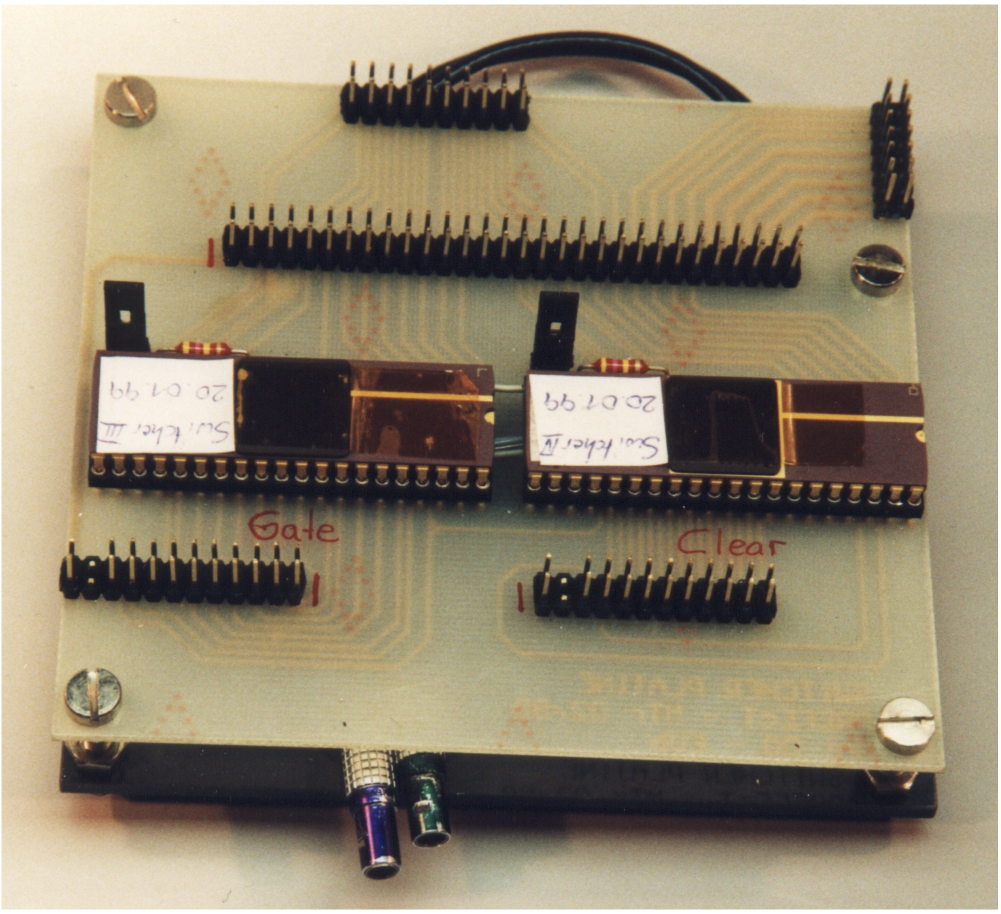

Abbildung 2.3: Fotographie der Switcherplatine. Zur näheren Erläuterung siehe Text.

geführt. Die Taktpulse für die Schieberegister der Switcher werden über abgeschirmte Kabel an die Platine geführt, um ein Übersprechen der schnellen Signale auf den Rest der Elektronik zu verhindern. Die unteren beiden Steckerleisten führen zu der Feinstleiterplatine und versorgen die Matrix mit den entsprechenden Spannungen. Das Layout der Switcherplatine sowie die Belegung der Steckerleisten ist dem Anhang beigefügt.

2.5 Feinstleiterplatine

Als Träger für die DEPFET-Matrix wurde die Feinstleiterplatine [4] verwendet. Ihr Zweck ist es, sämtliche Matrixanschlüsse an Steckerleisten herauszuführen. Abbildung 2.4 zeigt eine Fotographie des geöffneten Metallgehäuses, in dem die Switcher- und Feinstleiterplatine untergebracht sind. In der Mitte des Metallgehäuses ist die Feinstleiterplatine zu erkennen. Die Switcherplatine ist verdeckt. In der Mitte der Feinstleiterplatine ist die 16x16 Pixel große Matrix, die durch eine Kunststoffhaube geschützt wird, zu sehen. Links neben der Matrix befindet sich ein Temperatursensor, der in unmittelbarer Nähe der Matrix die Temperatur mißt. Die Gateanschlüsse, die globale Source

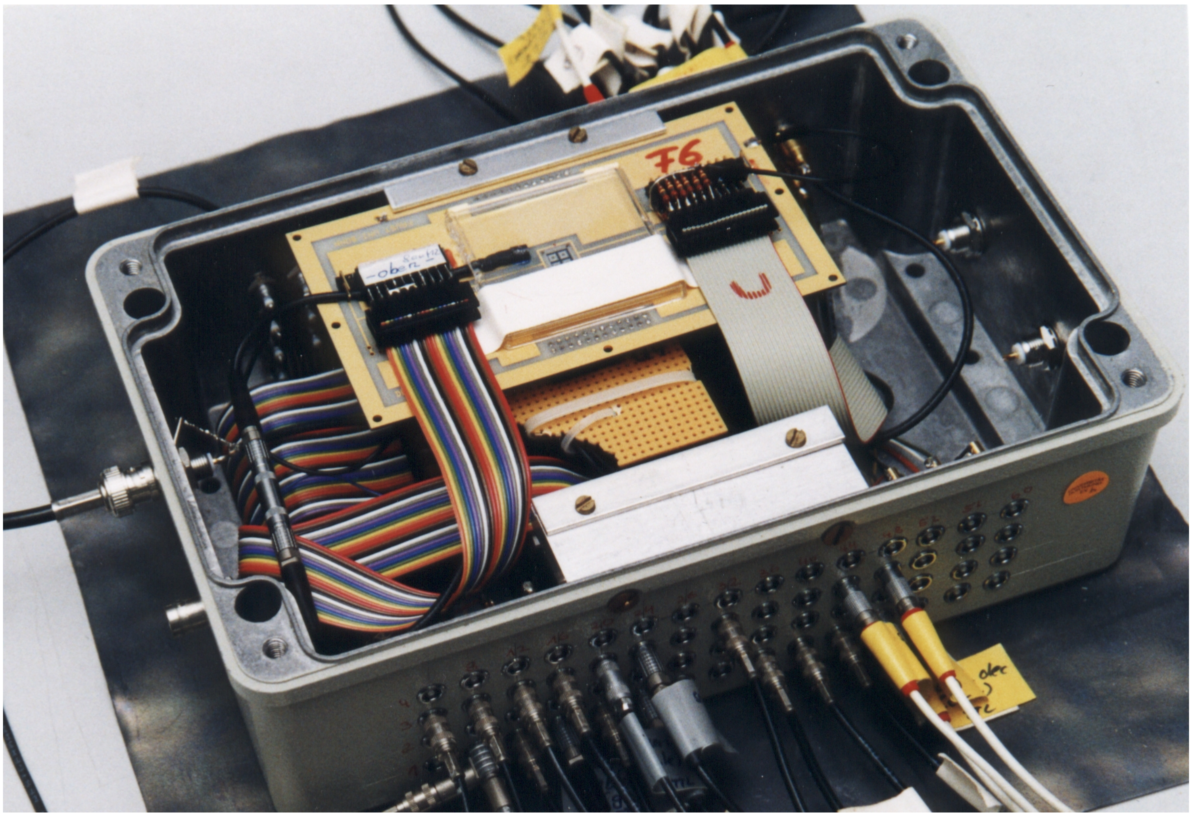

Abbildung 2.4: Fotographie des geöffneten Metallgehäuses, in dem die Switcher- und Feinstleiterplatine untergebracht sind. Zur näheren Erläuterung siehe Text.

und der Outbulk der Matrix werden an den linken Pfostenstecker, die Clearanschlüsse, der Inbulk und der Guardring werden an den rechten Pfostenstecker hinausgeführt. Die Drainspalten können an den oberen und unteren Anschlüssen kontaktiert werden. Das Layout der Matrix ist so ausgelegt, daß die Drainspalten am oberen und unteren Matrixrand mit Anschlüssen versehen sind. Wie in Kapitel 3.5.1 näher untersucht, hat die Drainzuleitung zu den einzelnen Pixeln einer Spalte einen endlichen Widerstand. Im Sinne einer homogenen Spannungsversorgung der Pixel ist es demnach sinnvoll, die Matrixspalten oben und unten zu kontaktieren, um den Spannungsabfall entlang der Spalte niedrig zu halten. Aus diesem Grund werden bei der 64x64 Pixel Matrix für das DEPFET-Bioscope die Drainspalten beidseitig kontaktiert. Durch diese Vorgehensweise kann der Spannungsabfall auf ein Viertel des Abfalls reduziert werden, wie er bei einer einseitigen Kontaktierung entstehen würde. Zum einen reduziert sich der jeweilige Widerstand der Zuleitung bis zum Pixel, zum anderen reduziert sich der Strom und damit der Spannungsabfall bis zum Pixel durch die Parallelschaltung der Widerstände. Da bei diesem System eine kleinere 16x16 Pixel Matrix verwendet wird, wurden die Drains nur zu einer Seite herausgeführt, damit sich bei der kleinen Matrix quantitativ derselbe Spannungsabfall ergibt wie bei der großen Matrix. Hierbei ist es wichtig zu erwähnen, daß die 4 Randspalten der Matrix, die ersten beiden und letzten beiden Spalten jeweils nach unten, die restlichen 12 Spalten nach oben herausgeführt werden. Dies wird in

Kapitel 3.5.3, in dem die Homogenität der Matrix behandelt wird, von Bedeutung sein.

2.6 Ausleseelektronik - 16 Kanal OPAMP-Box

Die verwendete Ausleseelektronik für einen Kanal zeigt Abbildung 2.5. Sie besteht aus einem Stromspannungswandler unter Verwendung eines Operationsverstärkers[3], wie sie in der üblichen Lehrbuchliteratur behandelt wird [10]. Hierbei wird der Operationsverstärker OP42 verwendet. Er zeichnet sich durch ein niedriges Spannungsrauschen aus. Durch die Schaltung wird der invertierende Eingang (-) des Operationsverstärkers und damit die Drain des Pixeltransistors auf konstantem Potential V_{DS} gehalten.

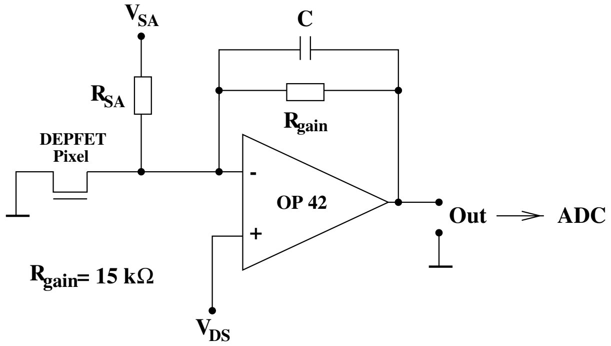

Abbildung 2.5: Ausleseelektronik für einen Kanal.

Die Ausleseart wird als Grounded-Source bezeichnet [2]. Dabei wird die Drain-Source-Spannung des Pixels während des Betriebs konstant gehalten. Signalladungen, die innerhalb des Pixels erzeugt werden und im internen Gate gesammelt werden, können durch eine Stromänderung des Transistors nachgewiesen werden. Diese Stromänderung erzeugt am Ausgang des Operationsverstärkers eine Spannungsänderung, die dem Rückkoppelwiderstand R_{Gain} proportional ist. Die Ausgangsspannung des Operationsverstärkers wird von einem ADC digitalisiert und kann mit einem PC weiterverarbeitet werden. Der ADC besitzt einen Eingangswiderstand von $50\,\Omega$ und einen dynamischen Eingangsbereich von 1 V. Der Ausgang des Operationsverstärkers muß dadurch für die maximale Aussteuerung einen Strom von 20 mA liefern. Da dies am oberen Bereich der Spezifikation liegt, wurden die verwendeten Operationsverstärker mit Kühlkörpern ausgestattet, um Instabilitäten und Nichtlinearitäten in der Ausgangsspannung zu vermeiden.

Da die erwartete Stromänderung durch Signalladungen im internen Gate viel kleiner ist als der Ruhestrom durch den Transistor, wird der Großteil des Transistorstromes durch einen Widerstand R_{SA} abgeführt. Dadurch kann der Rückkoppelwiderstand R_{Gain} derart vergrößert werden, daß die Ausgangsspannung des Operationsverstärkers viel stärker auf Änderungen des Pixelstromes reagiert. Bei bekannten Spannungen V_{DS} und V_{SA} und bekanntem Widerstand R_{SA} kann dieser Stromabzug in die Stromberechnung miteinbezogen werden (Kapitel 2.8).

---

[3] Operationsverstärker engl. OPerational AMPlifier, daher der Name OPAMP-Box.

Da die DEPFET-Matrix über insgesamt 16 Drainspalten verfügt, befinden sich in der OPAMP-Box 16 dieser Stromspannungswandler. Alle Wandler besitzen eine globale Drain-Source-Spannung V_{DS} und Stromabzugsspannung V_{SA}. Die Kalibration der einzelnen Kanäle wird in Kapitel 2.8 beschrieben.

An dieser Stelle wird ein weiterer Vorteil des verwendeten Systems deutlich. Die Wahl der Widerstände für den Stromabzug bzw. für die anschließende Stromspannungswandlung hängen stark von der Größe der Transistorströme an sich sowie deren Streuung innerhalb der Matrix ab. Diese Parameter finden sich aber erst nach Untersuchung der Matrix, so daß eine dynamische Anpassung der Widerstände der Messergebnisse entsprechend wünschenswert ist. Anders ist dies bei der Ausleseelektronik des DEPFET-Bioscopes. Der dort verwendete Auslesebaustein hat einen festen Eingangsstrombereich.

2.7 Ansteuer- und Auslesesystem

Das Ansteuer- und Auslesesystem besteht aus einigen Spannungsquellen sowie verschiedenen CAMAC- und NIM-Modulen. Das Ansteuersystem hat dabei folgende Aufgaben:

- Ansteuerung der Switcherplatine.
- Bereitstellung der nötigen Betriebsspannungen (siehe Anhang C.1).
- Auslese / Digitalisierung der Daten von der OPAMP-Box.

Abbildung 2.6 zeigt eine schematische Übersicht über das Ansteuer- und Auslesesystem. Die Ansteuerung der Switcher erfolgt über ein 16bit Output-Register. Es verfügt über 16 logische Ausgänge, die über die PC-Software gesetzt werden. Als Schnittstelle zwischen PC und allen CAMAC-Modulen dient ein Controller. Da die Module Logikpegel im NIM-Standard ausgeben, der Switcher aber ausschließlich mit TTL-Signalen angesteuert wird, sorgen Pegelwandler für die nötige Umsetzung.

Der Switcher selbst ist ein komplexer Halbleiterbaustein. Im Folgenden werden nur die Aspekte beschrieben, die für das Verständnis der Ansteuerung wichtig sind. Für eine umfassende Beschreibung sei auf die entsprechende Literatur verwiesen [3], [5]. Abbildung 2.7 zeigt die prinzipielle Arbeitsweise des Switchers. Hauptbestandteil sind 2 Schieberegister, die über einen seriellen Eingang beschrieben werden können. Zusätzlich können an dem Switcher bis zu 4 analoge Eingangsspannungen (V1 bis V4) angelegt werden, die entsprechend der digitalen Kodierung der Schieberegister an den Ausgängen des Switchers anliegen (00 $\rightarrow$ V1, 01 $\rightarrow$ V2, 10 $\rightarrow$ V3, 11 $\rightarrow$ V4). Beim CAMRAD-System wird nur eines der Schieberegister verwendet. Das andere kann über eine Steuerleitung abgeschaltet werden, so daß entsprechend dem Inhalt des 1. Schieberegisters an den Ausgängen zwischen V0 und V1 geschaltet wird.

Um eine Matrixzeile auszuschalten, wird an das globale Gate einer Zeile eine Spannung angelegt, die gleich oder größer der Abschnürspannung V_{pinchoff} (Kapitel 3.2) des Transistorkanals ist. Eine Zeile wird als eingeschaltet bezeichnet, wenn an den Gates der

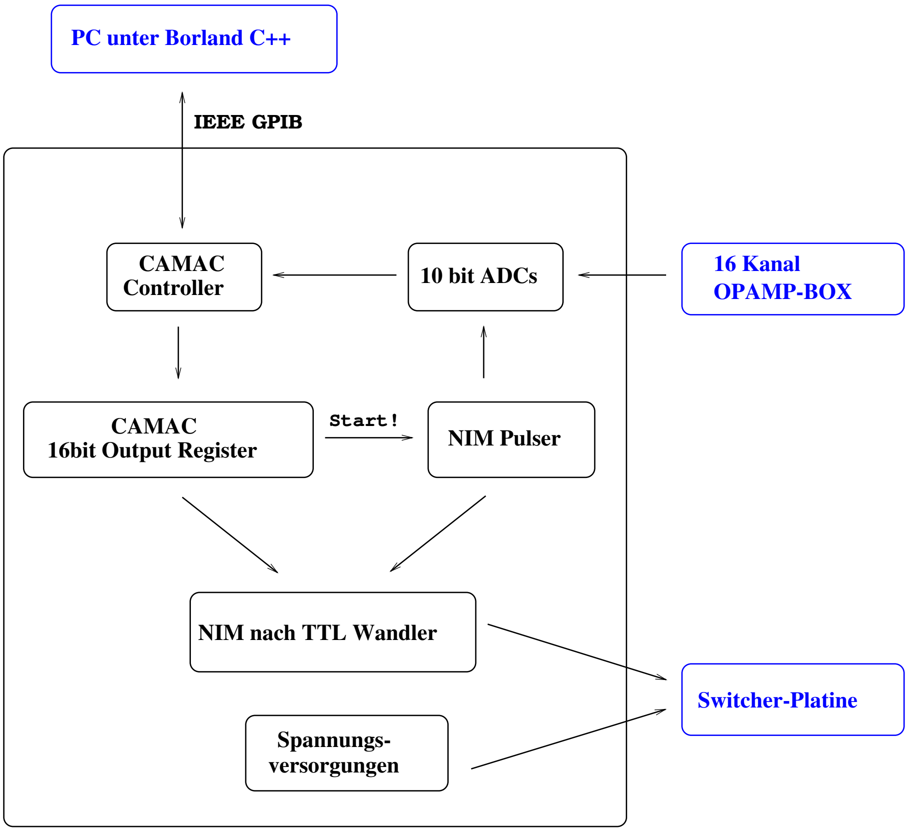

Abbildung 2.6: Zusammensetzung des Ansteuer- und Auslesesystems aus den verschiedenen CAMAC- und NIM-Modulen.

Zeile eine Spannung von 0 V anliegt. Die Ansteuerung der Gatezeilen erfolgt durch den Gate-Switcher.

Nachdem die gewünschte Ansteuersequenz für den Betrieb in das Schieberegister des Switchers geladen wurde, kann mit einem Takteingang (CLK) das Schieberegister im Ringschiebemodus[4] betrieben werden. Die Taktsignale werden durch Pulser erzeugt, die Teil einer Pulserkaskade sind.

Aufgrund geometrischer Gegebenheiten des IC-Gehäuses und des Switcher-Chips gelang es nur, eine begrenzte Anzahl von Switcherausgängen herauszuführen (12 bei dem Gate-Switcher und 8 bei dem Clear-Switcher). Für die statischen Messungen (Kapitel 3), bei denen nur der Gate-Switcher benötigt wird, konnten so 12 Zeilen, bei den dynamische Messungen (Kapitel 4), für die zusätzlich der Clear-Switcher benötigt wird, 8 Zeilen angesteuert werden. Da der Switcher für den Betrieb einer 64x64 Pixel Matrix ausgelegt ist, verfügt er über ein 64bit Schieberegister. Daher wurde achtmal dieselbe 8bit Steuersequenz (10000000) in das Schieberegister geladen. Für die 8 herausgeführten Ausgänge ergibt sich damit ein sich kontinuierlich wiederholendes Ansteuermuster, wenn das 64bit Schieberegister im Ringschiebemodus betrieben wird. Die restlichen Pixel der Matrix

---

[4] d.h. bei einem Takt wird der Inhalt jeder Zelle des Schieberegisters an die darauffolgende, der Inhalt der letzten Zelle an die 1. übergeben.

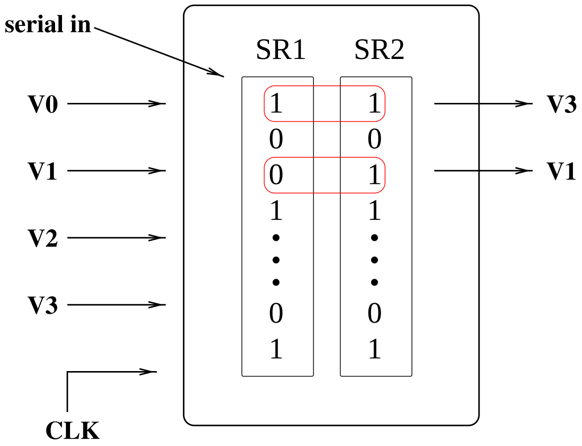

Abbildung 2.7: Prinzipielle Arbeitsweise des Switchers.

werden dauerhaft ausgeschaltet, indem die Gates der entsprechenden Zeilen mit V_{pinchoff} betrieben werden. Die Ansteuerung der Matrix ist damit erreicht. Es wird immer nur eine Matrixzeile eingeschaltet, wobei durch ein Taktsignal die aktive Matrixzeile durch die Matrix geschaltet werden kann.

Bei der Ansteuerung der Clearkontakte wird ähnlich verfahren. Da jedes Pixel über 2 Clearkontakte verfügt, wird nicht nur der Clearausgang des Switchers der angeschalteten Zeile gesetzt, sondern auch die Clearausgänge vor und nach dieser Zeile. Dadurch wird gewährleistet, daß immer beide Clearkontakte der Pixel einer Zeile gesetzt sind. In dieser Arbeit wird ein modifizierte Betrieb des Switchers zur Ansteuerung der Clearkontakte verwendet. Außer für die Dauer des Clearpulses wird während des gesamten Betriebes der Matrix die Ausgangsstufe des Clear-Switchers über ein Steuersignal (enable_dec) ausgeschaltet und die einzelnen Ausgänge über einen hochohmigen Widerstand $R_{\text{Pulldown}} = 150\,\text{k}\Omega$ mit der Erde verbunden. Für die Dauer des Clearpulses wird die Ausgangsstufe des Switchers eingeschaltet, so daß gemäß der im Vorfeld gesetzten Einträge im Schieberegister an den entsprechenden Clearkontakten die Clearspannung anliegt. Da gerade für die dynamischen Messungen (Kapitel 4) die Ansteuerung der Matrix und die Datennahme präzise koordiniert sein müssen, wird die zeitliche Koordination zwischen dem Clearpuls und dem Zeitpunkt der Digitalisierung der ADCs von einer Pulserkaskade übernommen, die von dem C^{++}-Programm gestartet werden kann. Der Aufbau der Pulserkaskade befindet sich im Anhang.

2.8 Systemkalibration und Fehlerabschätzung

Das Auslesesystem besteht aus 16 diskret aufgebauten Kanälen, für jede Matrixspalte einen. Jeder Auslesekanal besitzt einen eigenen Stromspannungswandler, sowie einen ADC (Kapitel 2.6). Die Messungen, die an der Matrix durchgeführt wurden, erfordern ein hohes Maß an Genauigkeit, wenn einzelne Spalten miteinander verglichen werden sollen. Produktionsbedingte Streuungen in den Bauelementen (Widerstände, Operationsverstärker) sind bei dieser hohen Anforderung an das System nicht tolerierbar und machen daher eine kanalweise Kalibration des Systems erforderlich.

Die Kalibration des Systems erfolgt mehrstufig. Zunächst erfolgt eine Kalibration der ADCs, um deren Nichtlinearität und Streuung zu beseitigen. Dabei wird eine Referenzspannung am Eingang der ADCs variiert und der Spannungswert digitalisiert. Um den statistischen Fehler der Eingangsspannung zu reduzieren, wird jeder Spannungswert 1000mal digitalisiert und der Mittelwert aus den ADC-Werten gebildet. Das Ergebnis zeigt Abbildung 2.8 exemplarisch für den 3. ADC-Kanal. Die eingetragenen Fehler sind kleiner als die verwendeten Symbole. Alle anderen Kanäle verhalten sich ähnlich. Nach Abbildung 2.8 ist ein nichtlineares Verhalten des ADCs in Abhängigkeit der angelegten Spannung zu erkennen. Aus diesem Grund wurde mit dem Programmpaket Minuit [15] ein Polynom 2. Grades den Daten angepaßt[5]. Als Anpassungskriterium wurde die Methode der kleinsten Quadrate [9] gewählt. Wenn nicht gesondert darauf hingewiesen wird, wird dieses Anpassungskriterium auch bei den anderen Fits dieser Arbeit verwendet.

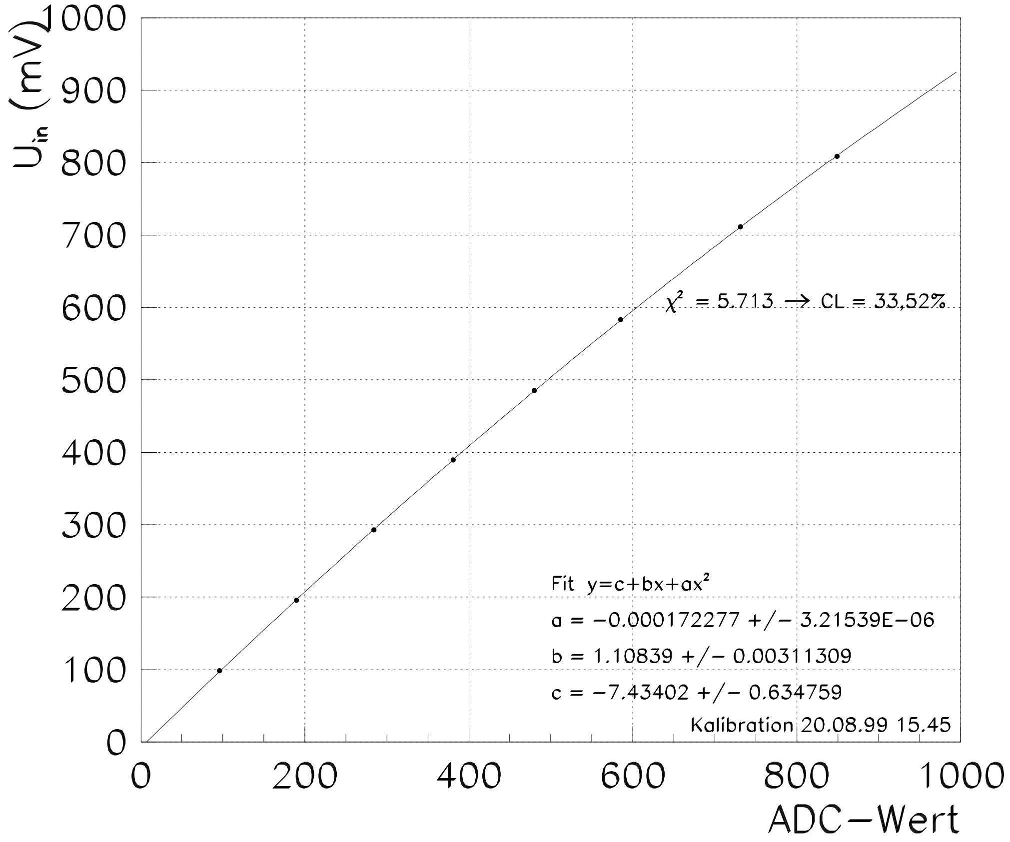

Abbildung 2.8: ADC - Kalibration für Kanal 3. Den Daten wurde ein Polynom 2. Grades angepaßt.

Um die Qualität des Fits zu beurteilen, wird der Confidence Level (Vertrauensintervall) [9] herangezogen. Basis des Confidence Levels ist das χ^2 des Fits. Es ergibt sich aus der

---

[5] Einen theoretischen Kurvenverlauf an tatsächliche Daten anzupassen, wird als Fit bezeichnet.

Summe der Quadrate der Abweichung der Meßwerte y_{i} von der gefitteten Kurve $f(x_{\mathrm{i}})$, gewichtet mit den Fehlerquadraten σ_{i}^2 der Messpunkte:

$$\chi^2 = \sum_{i=1}^{n} \frac{\left(y_{\mathrm{i}} - f(x_{\mathrm{i}})\right)^2}{\sigma_{\mathrm{i}}^2}. \tag{2.1}$$

Der Confidence Level ergibt sich aus dem Integral der theoretischen χ^2-Verteilung $p(z,n)$, wobei von dem χ^2 aus Gleichung (2.1) des Fits bis unendlich integriert wird:

$$CL = \int_{\chi^2}^{\infty} p(z,n)dz, \tag{2.2}$$

mit der χ^2-Verteilung:

$$p(z,n) = \frac{1}{2^{n/2}\Gamma(n/2)} z^{n/2-1} e^{-z/2}. \tag{2.3}$$

n: Anzahl der Freiheitsgrade.

Der Confidence Level gibt somit an, wie groß die Wahrscheinlichkeit ist, daß bei einer erneuten Messung das neue χ^2 größer als das bisherige ist.

Abbildung 2.9 zeigt den Confidence Level als Funktion von χ^2 für n=5 Freiheitsgrade (8 Meßpunkte - 3 Fitparameter = 5 Freiheitsgrade). Der Kurvenverlauf wurde mit Hilfe der Funktion PROB [20] erstellt. Gleichung (2.1) ergibt für den Fit aus Abbildung 2.8 ein $\chi^2 = 5,713$. Dies führt nach Gleichung (2.2) zu einem Confidence Level von 33,52 %. Die Fehler der Fitparameter können somit als Standardabweichung interpretiert werden. Diese Kalibration wurde vor jeder Datennahme von dem System automatisch durchgeführt.

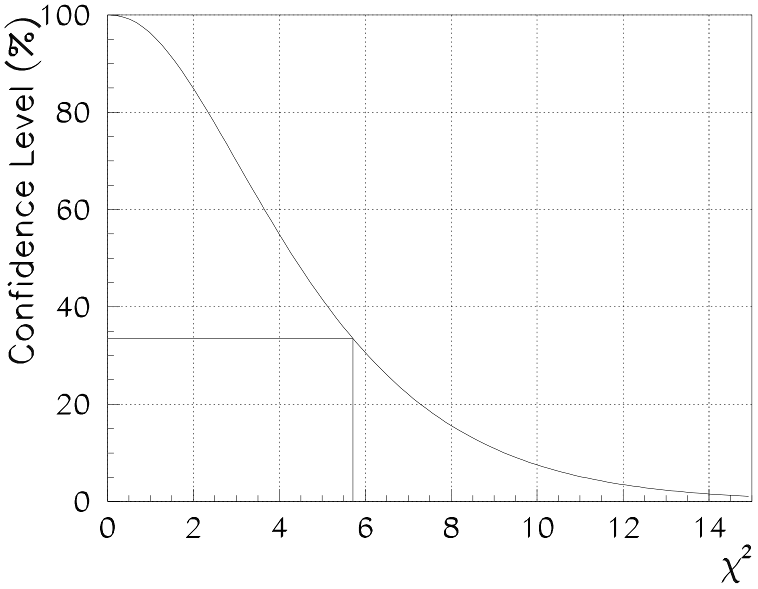

Abbildung 2.9: Confidence Level in Abhängigkeit von χ^2 für 5 Freiheitsgrade.

Mit dem Ergebnis dieser Kalibration kann für jeden ADC-Kanal der gemessene Wert auf die am Eingang anliegende Spannung zurückgeführt werden.

Die Kalibration der OPAMP-Box erfolgt in zwei Stufen. Zunächst wird eine Kalibration des Stromspannungswandlers durchgeführt. In der Beschaltung, siehe Abbildung 2.5, werden dafür V_{DS} und V_{SA} geerdet. An Stelle des DEPFET-Pixels wird die Schaltung mit einer Konstantstromquelle angesteuert. Wie bei den Stromspannungswandler nach Abbildung 2.5 zu erwarten, ergab sich ein linearer Zusammenhang zwischen der Ausgangsspannung des Wandlers und dem Eingangsstrom, so daß durch die Daten ein Polynom 1. Grades gelegt wurde. Als 2. Stufe erfolgt eine Kalibration des Stromabzuges. Hierbei wird der schon kalibrierte Stromspannungswandler als internes Strommeßgerät benutzt. Der Eingang der Schaltung wird offen gelassen und U_{DS} mit Erde verbunden. Durch den Stromabzugswiderstand R_{SA} fließt in Abhängigkeit von U_{SA} ein Strom, der mit dem Stromspannungswandler gemessen wird. Auch hier ergibt sich auf Grund des Ohmschen Widerstandes R_{SA} ein linearer Zusammenhang zwischen Strom und Spannung.

Mit Hilfe der 3 Kalibrationen kann aus dem digitalen Wert der ADCs der DEPFET-Strom errechnet werden. Dies wurde von einem Programm nach der jeweiligen Datennahme auf der Grundlage der Kalibrationsdaten automatisch durchgeführt.

Im Folgenden werden die Fehlerquellen des Systems untersucht, um eine qualitative Aussage über die Genauigkeit der Messungen treffen zu können. Als Fehlerquellen wurden dabei berücksichtigt:

- Statistische Schwankungen des ADC-Gates.
- Übersprechen zwischen den einzelnen ADC-Kanälen.
- Auflösung des ADCs.
- Kalibrationsfehler der OPAMP-Box.
- Kalibrationsfehler des ADCs.

Dabei sind bis auf das Übersprechen die Fehlerquellen statistischer Natur, das Übersprechen selbst ist systematischer Natur. Auf die einzelnen Punkte soll nun detaillierter eingegangen werden:

Schwankungen des ADC-Gates

Bei den verwendeten ADCs handelt es sich um ladungsintegrierende ADCs, d.h der digitalisierte Wert ist in erster Näherung proportional zur Eingangsspannung und zur Zeitspanne, über die die Eingangsspannung integriert wird. Diese Zeitspanne, ADC-Gate genannt, wird durch einen Pulsgenerator vorgegeben. Die Zeitdauer des Pulsers unterliegt statistischen Schwankungen (Jitter), die zu Schwankungen des ADC-Wertes (ADC-Counts) bei konstanter Eingangsspannung führen. Um diese Fehlerquelle möglichst klein zu halten, wurde aus allen verfügbaren Pulsern der mit dem kleinsten Jitter ausgesucht.

Der Puls wurde mit den statistischen Funktionen eines Digitaloszilloskops[6] untersucht. Ein Lauf mit 11000 Pulsen ergab für den Mittelwert der Pulslänge t_{mean} und dessen Standardabweichung σ_{t}:

$$t_{\text{mean}} = 12,5\,\text{ns}, \;\; \sigma_{\text{t}} = 10,2\,\text{ps}.$$

Daraus folgt für den relativen Fehler des ADC-Wertes aufgrund der Schwankung des ADC-Gates:

$$\frac{\sigma_{counts,Jitter}}{counts} = 0,8‰.$$

Übersprechen der ADC-Kanäle

Beim Betrieb der ADCs fiel auf, daß sich die Kanäle eines ADCs geringfügig gegenseitig beinflussen. Das bedeutet, daß bei fester Eingangsspannung an einem Kanal eine Abhängigkeit des ADC-Wertes von den Spannungen an den anderen Kanälen besteht. Eine Untersuchung dieses Effekts ergab, daß das maximale Übersprechen zwischen den Kanälen 5 ADC-Counts beträgt. Diese Untersuchung wurde an verschiedenen Tagen zu verschiedenen Zeiten durchgeführt. An den verschiedenen Tagen konnte keine Änderung des Effekts festgestellt werden, so daß 5 ADC-Counts als maximales Übersprechen angenommen wird.

Auflösung des ADCs

Jeder ADC besitzt eine begrenzte Auflösung, da der dynamische Eingangsbereich in äquidistante Teilstücke unterteilt wird. Der Fehler der Digitalisierung ergibt sich daher aus der Standardabweichung einer Rechteckverteilung mit der Kantenlänge dieses Teilstückes. Das Teilstück wird durch das *Least-Significant-Bit* des ADCs gegeben. Das Least-Significant-Bit, LSB, entspricht dem äquivalenten Spannungswert des letztwertigen Bits. Mit einem dynamischen Eingangsbereich von 1 V und einer Auflösung von 10bit folgt $U_{\text{LSB}} \approx 1\,\text{mV}$. Damit ergibt sich die Standardabweichung der Digitalisierung zu [16]:

$$\sigma_{\text{U,dig}} = \frac{1}{\sqrt{12}} \cdot U_{\text{LSB}} \approx 0,282\,\text{mV}.$$

Kalibrationsfehler

Eine zusätzliche Fehlerkomponente des Systems stellt die Kalibration dar. Da die Meßwerte, die für die Kalibration verwendet wurden, nicht exakt sind, sind die Parameter, die aus dem Fit der Meßwerte hervorgehen, ebenfalls fehlerbehaftet. Bei der Berechnung des Gesamtfehlers der Kalibration aus den Einzelfehlern der Fitparameter mit der Gausschen Fehlerfortpflanzung muß berücksichtigt werden, daß die Parameter durch den Fit korreliert sind.

Sei y eine Funktion der Fitparameter a, b, c:

$$y = f\,(\vec{p}) \quad mit \quad \vec{p} = (a, b, c)^T.$$

---

[6] hp infinium 54845A

Dann ergibt sich der Fehler von y zu [9]:

$$\sigma_y^2 = \left(\frac{\partial y}{\partial \vec{p}}\right) V \left(\frac{\partial y}{\partial \vec{p}}\right)^T . \tag{2.4}$$

Dabei ist V die komplette Fehlermatrix. Sie enthält die Quadrate der Standardabweichungen als Diagonalelemente sowie die Kovarianzen der Parameter als Nicht-Diagonalelemente:

$$V = \begin{pmatrix} \sigma_a^2 & cov_{ab} & cov_{ac} \\ cov_{ab} & \sigma_b^2 & cov_{bc} \\ cov_{ac} & cov_{bc} & \sigma_c^2 \end{pmatrix} \tag{2.5}$$

Für den Fall, daß die Parameter nicht miteinander korreliert sind, verschwinden die Kovarianzen und V wird eine Diagonalmatrix. Die Fehlermatrix wurde mit Hilfe des Programmpakets Minuit [15] errechnet. Abbildung 2.10 zeigt den Verlauf des gesamten statistischen und systematischen Fehlers unter Berücksichtigung aller bisher erwähnten Fehlerquellen. Der statistische Fehler läßt sich aufgrund der automatischen Datennah-

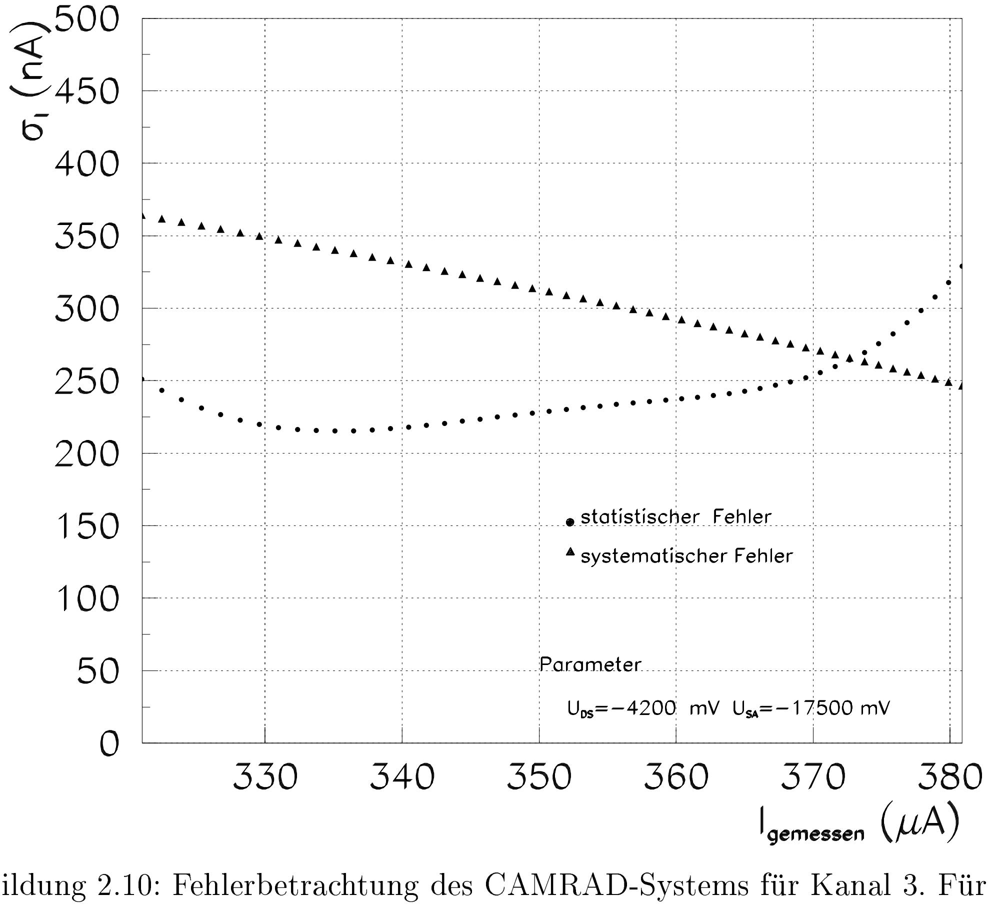

Abbildung 2.10: Fehlerbetrachtung des CAMRAD-Systems für Kanal 3. Für den systematischen Fehler wurde das Übersprechen der ADC-Kanäle, für den statistischen Fehler wurden die Schwankungen des ADC-Gates, die Auflösung des ADCs und die Kalibrationsfehler, berücksichtigt.

me leicht reduzieren, indem ein Wert mehrfach digitalisiert wird und anschließend der Mittelwert gebildet wird. Das Übersprechen zwischen den ADC-Kanälen, das zu dem systematischen Fehler führt, dominiert dann den Gesamtfehler.

2.9 Störfestigkeit des Systems

In Kapitel 2.8 wurde die hohe Genauigkeit des Systems gezeigt. Es erlaubt, 16 Ströme gleichzeitig innerhalb einer sehr kurzen Zeit ($t \approx 10\,\mathrm{ns}$)[7] mit einer Genauigkeit unter 500 nA zu messen. Bei diesen hohen Anforderungen besteht die Gefahr, daß sich elektromagnetische Störeinflüsse aus der Umgebung negativ auf die Messung auswirken. Aus diesem Grund wurde eine Testmessung durchgeführt, während der alle relevanten Geräte aus der Umgebung benutzt wurden. Es konnte keine Beeinflussung der Messung durch die Verwendung bzw. Inbetriebnahme der Geräte festgestellt werden.

---

[7] Diese Zeit entspricht der reinen Datennahme. Die Zeitspanne für die Digitalisierung, den Datentransfer zum PC sowie die Datenspeicherung ist größer.

3 Statische Messungen an der 16x16 Pixel Matrix

Unter statischen Messungen versteht man Messungen, die im nicht depletierten Zustand der Matrix durchgeführt werden. Im folgenden Kapitel werden die Transistoren der Matrix durch solche Messungen charakterisiert, um Parameter für ihren Betrieb zu finden. Es werden die Homogenität der Matrix untersucht und Gründe für mögliche Inhomogenitäten diskutiert.

3.1 Belastungstests des Switchers

Der Switcher wurde hinsichtlich seiner Eigenschaften in der Vergangenheit ausführlich untersucht und charakterisiert (siehe [5], [3]). Es blieb die Frage offen, ob der Switcher in der Lage ist, über einen längeren Zeitraum einen ausreichend hohen Ausgangsstrom für die Ansteuerung der Matrix bereitzustellen. Dies sollte vor dem Betrieb der Matrix mit dem Switcher sichergestellt werden.

Das Ein- und Ausschalten der Pixel ist dabei unkritisch, da der Eingangsstrom eines Feldeffekttransistors nur durch den Leckstrom der Gate-Kanal-Diode sowie durch einen Umladestrom der Gate-Kanal-Kapazität beim Schalten gegeben ist. Beide Ströme sind vernachlässigbar klein. Bei dem Clearvorgang verhält sich dies anders. Hier soll in relativ kurzer Zeit (einige μs) eine gewisse Ladungsmenge aus dem internen Gate über den Clearkontakt und damit über den Switcher transportiert werden.

Um einen Belastungstest durchzuführen, wurde ein Ausgang eines Switchers mit einem Widerstand $R_{\text{Last}} = 100\,\text{k}\Omega$ belastet. Der Ausgang des Switchers wurde alternierend zwischen einer Spannung von $0\,\text{V}$ und $15\,\text{V}$ hin und her geschaltet, so daß im Mittel ein Strom von $I_{\text{Out}} = 50\,\mu\text{A}$ durch die Ausgangsstufe des Switchers floß. Bei einer angenommenen Cleardauer von $t_{\text{Clear}} = 1\,\mu\text{s}$, entspricht ein solcher Strom einer Ladungsmenge von 500 Millionen Elektronen, die während des Clearvorgangs aus dem internen Gate entfernt werden können. Selbst nach einer Stunde Betrieb konnte keine Beeinträchtigung der Funktion des Switchers festgestellt werden, so daß davon ausgegangen werden kann, daß der Switcher uneingeschränkt für den Betrieb der Matrix verwendbar ist.

3.2 Übertragungskennlinie zur Bestimmung der Abschnürspannung

Eine der Standard-Kennlinien eines Feldeffekttransistors ist die Übertragungskennlinie. Hierbei wird bei konstanter Drain-Source-Spannung die Gate-Source-Spannung variiert und der Strom durch den Transistorkanal gemessen. Da es sich bei den verwendeten Transistoren um p-Kanal Typen handelt, muß eine positive Spannung am Gate gegenüber der Source gewählt werden, um die gewünschte Steuerwirkung auf den Kanalstrom zu erreichen.

Abbildung 3.1 zeigt eine Übertragungskennlinie exemplarisch für ein Pixel, Pixel 3/8 (Zeile 3, Spalte 8) der Matrix F6. Die Meßfehler sind kleiner als die verwendeten Symbole. Mit ansteigender positiver Spannung am Gate wird der Transistorkanal zunehmend abgeschnürt. Durch den verringerten Querschnitt des Kanals nimmt dabei der Strom durch den Transistor ab. Wie stark der Transistorstrom auf eine Änderung der Gate-Source-Spannung reagiert, ist durch die Steilheit des Transistorgates g_m gegeben [1]:

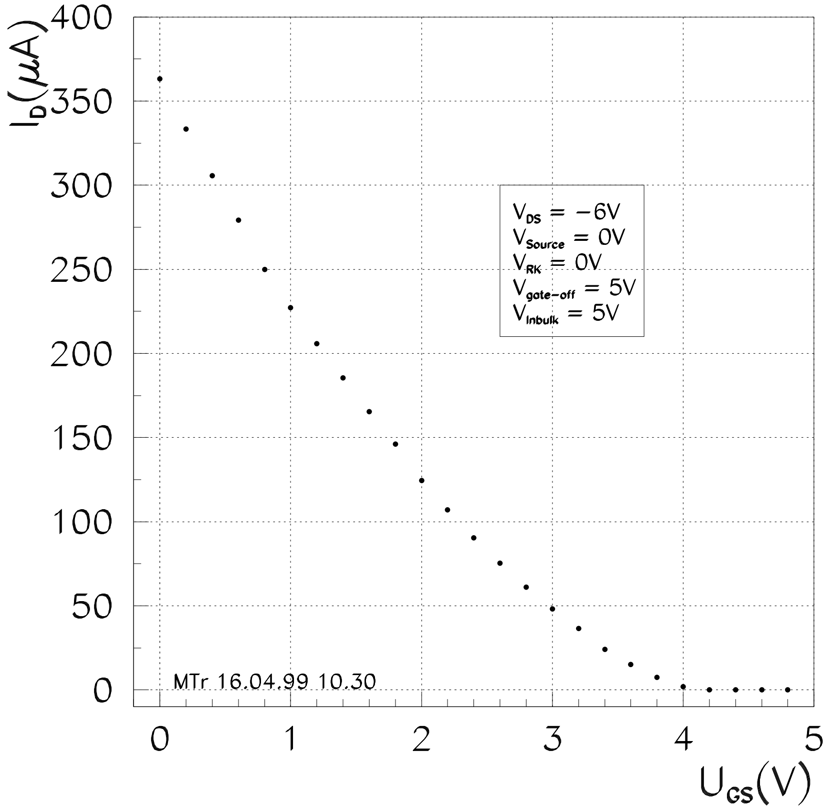

Abbildung 3.1: Übertragungskennlinie für Pixel 3/8, Matrix F6.

$$g_m = -\left.\frac{\partial I_D}{\partial V_{GS}}\right|_{V_{DS}=const} . \tag{3.1}$$

Zur Bestimmung der Transistorsteilheit für einen eingeschalteten Transistor ($V_{\mathrm{GS}} = 0\,\mathrm{V}$) werden die ersten beiden Meßpunkte der Übertragungskennlinie linear interpoliert. Das g_{m} des eingeschalteten Transistors entspricht der Steigung dieser Geraden:

$$g_{\mathrm{m}} = (148 \pm 0,8)\,\mu\mathrm{S} \text{ (für } V_{\mathrm{GS}} = 0\,\mathrm{V},\ V_{\mathrm{DS}} = \text{-}6\,\mathrm{V}).$$

Des weiteren nimmt die Gate-Source-Spannung einen besonderen Stellenwert ein, bei der der Transistorkanal soweit abgeschnürt ist, daß der Strom durch den Transistor verschwindend gering wird. Diese Spannung wird Abschnürspannung V_{pinchoff} genannt. Gemäß der Lehrbuchliteratur [14] kann die Übertragungskennlinie unterhalb der Abschnürspannung durch Gleichung (3.2) beschrieben werden:

$$I_{\mathrm{D}} = I_{\mathrm{DS}} \left(1 - \frac{V_{\mathrm{GS}}}{V_{\mathrm{pinchoff}}}\right)^2 . \tag{3.2}$$

Dabei ist I_{DS} der Kanalstrom bei $V_{\mathrm{GS}} = 0\,\mathrm{V}$.

Zur Bestimmung der Abschnürspannung werden die Quadratwurzel des Drainstromes gegen die Gate-Source-Spannung V_{GS} aufgetragen und die Daten mit dem Programmpaket Minuit [15] durch eine Ausgleichsgerade beschrieben ($\chi^2/\mathrm{ndf} = 1,98$, ndf: Anzahl der Freiheitsgrade). Die Abschnürspannung ergibt sich aus dem Schnittpunkt der Ausgleichsgeraden mit der V_{GS}-Achse. Dies ist in Abbildung 3.2 gezeigt, wobei man Abweichungen von einem reinen linearen Verhalten der Meßpunkte erkennen kann. Dies läßt sich verstehen, da die theoretische Grundlage für Gleichung (3.2) ein vereinfachtes Modell[1] ist, das den realen Feldeffekttransistor nur näherungsweise beschreibt. Auf tiefergehende Modelle soll hierbei verzichtet werden, da die entstehenden Korrekturen sehr kompliziert und für die Bestimmung der Abschnürspannung von untergeordneter Bedeutung sind. Mit der Ausgleichsgeraden aus Abbildung 3.2 folgt eine Abschnürspannung von:

$$V_{\mathrm{pinchoff}} = (4,47 \pm 0,06)\,\mathrm{V}.$$

Bei dem Betrieb der Matrix wird eine Spannung von $V_{GS} = 4{,}5\,\mathrm{V}$ zum Ausschalten einer Zeile gewählt.

3.3 Ausgangskennlinie eines Matrixpixels

Eine weitere Kennlinie des Feldeffekttransistors ist die Ausgangskennlinie. Hierbei wird bei konstanter Gate-Source-Spannung der Transistorstrom am Drainkontakt des Transistors unter Variation der Drain-Source-Spannung gemessen. Abbildung 3.3 zeigt eine Ausgangskennlinie des Transistors für Pixel 1/3. Es wurde bewußt ein Transistor aus der 1. Zeile gewählt, damit an der Drain des Transistors die von außen zugeführte Drain-Source-Spannung anliegt. An Transistoren in darunterliegenden Zeilen würde aufgrund

---

[1] Näherungen wie die Gradual Channel Approximation etc.

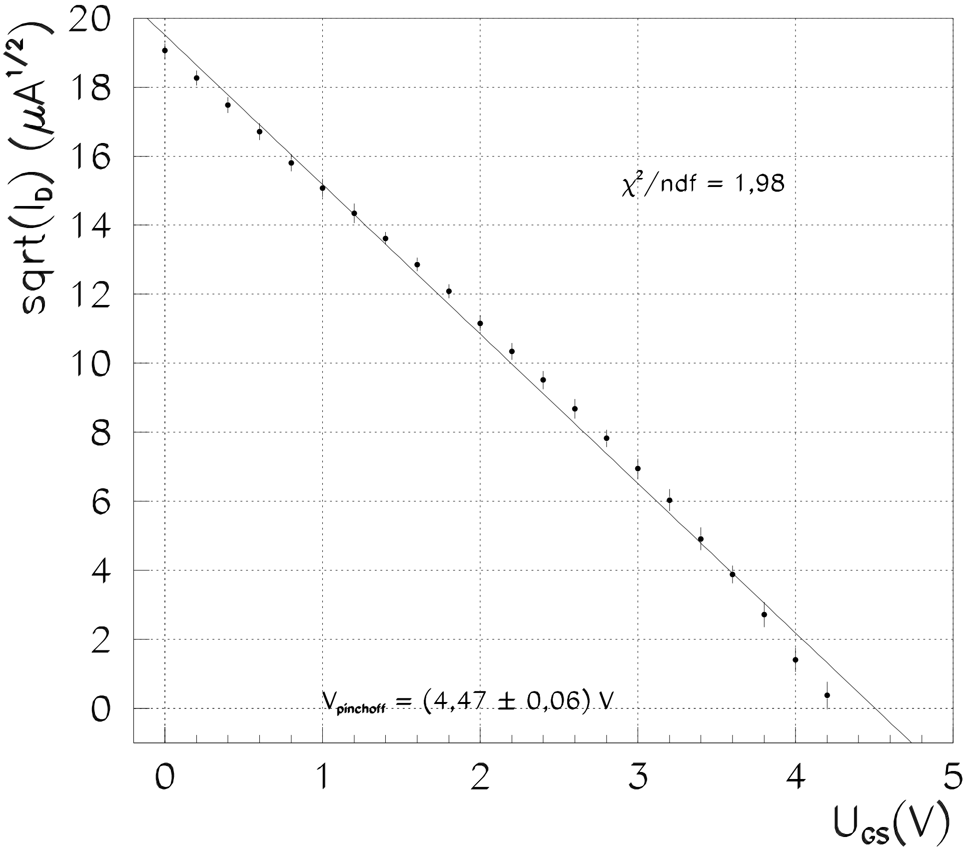

Abbildung 3.2: Bestimmung der Abschnürspannung für Pixel 3/8, Matrix F6 mit Hilfe einer Ausgleichsgeraden an die Übertragungskennlinie.

des Drainzuleitungswiderstandes (Kapitel 3.5.1) eine entsprechend kleinere Spannung anliegen.

Abgesehen von einer stufenähnlichen Änderung des Stromes bei $V_{\mathrm{DS}} \approx -4\,\mathrm{V}$ entspricht die in Abbildung 3.3 gezeigte Kennlinie der Ausgangskennlinie eines Feldeffekttransistors [12]. Zur Erklärung der Stromstufe soll folgendes Modell herangezogen werden. Wie in Kapitel 1.3 erwähnt, befindet sich unter dem Transistorkanal des DEPFETs, im Unterschied zu einem normalen JFET, das interne Gate. Elektronen, die sich im internen Gate sammeln, können in Analogie zum externen Gate den Stromfluß durch den Kanal steuern. Im Fall der statischen Messungen ist das Detektorvolumen und damit das Substrat um das interne Gate nicht verarmt. Dadurch ist das interne Gate über das Substrat leitend mit der Erde verbunden, so daß Elektronen nicht im internen Gate verbleiben, sondern sofort abfließen. Mit zunehmend negativer Drainspannung wird das Detektorvolumen durch das negative Potential im Bereich des Transistorkanals verarmt. Durch die starke Dotierung kann das interne Gate selbst nicht verarmt werden, wohl aber das schwach dotierte Substratmaterial, das das interne Gate umgibt. Dadurch kommt es mit steigendem Drain-Source-Potential zu einer Verschlechterung der ohmschen Verbindung zwischen dem internen Gate und dem Substratkontakt und ab einem bestimmten Punkt

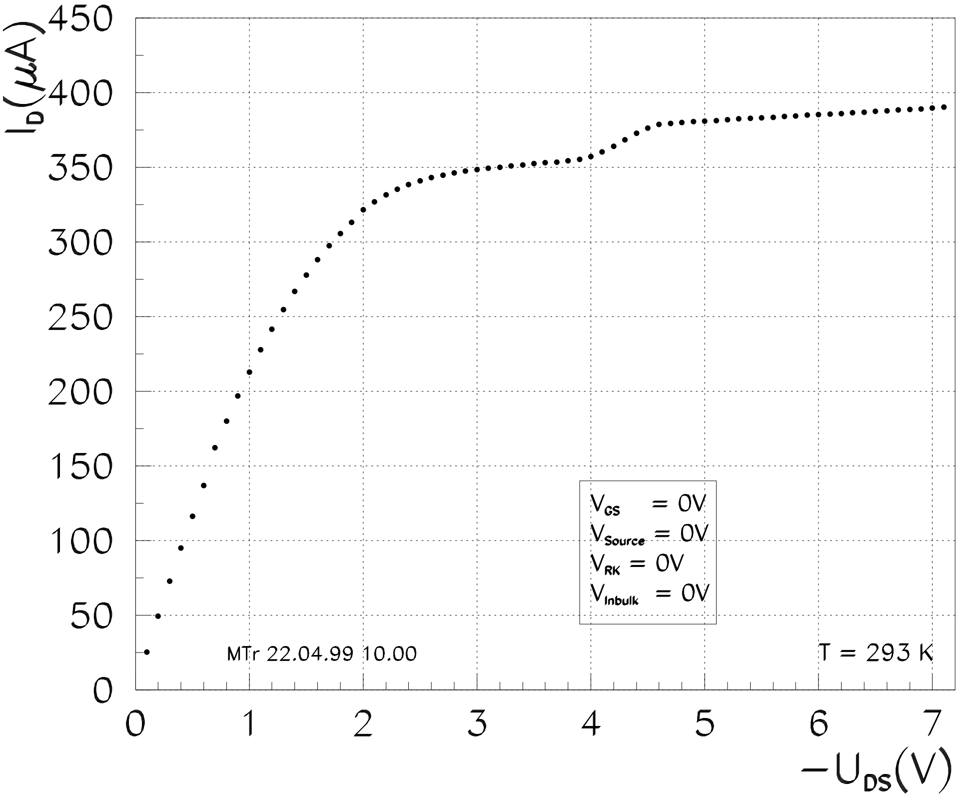

Abbildung 3.3: Ausgangskennlinie für Pixel 1/3, Matrix F6. Für die Erklärung der Stromstufe bei $V_{\mathrm{DS}} \approx -4\,\mathrm{V}$ durch die Isolation des internen Gates siehe Text.

zu einer vollständigen Isolation des internen Gates. Elektronen, die durch thermische Ladungsträgergenerationen entstanden sind, verbleiben im isolierten internen Gate und erhöhen den Transistorstrom.

Um diese Theorie zu überprüfen, wird eine Ausgangskennlinie untersucht, bei der Source und Drain des Transistors vertauscht sind. Grundlage für diese Untersuchung ist die spezielle Geometrie der Matrixpixel, die in Kapitel 2.2 beschrieben wurde. Die Drain, die das äußere Gebiet des internen Gates vollständig umgibt, vermag dieses zu isolieren, wohingegen die Source eine punktförmige Implantation im Mittelpunkt des Gateringes darstellt. Sie sollte nicht in der Lage sein, das interne Gate zu isolieren. Daher sollte die Ausgangskennlinie mit vertauschter Source und Drain keine abrupte Stromerhöhung zeigen. Das Ergebnis der Messung ist in Abbildung 3.4 dargestellt und bestätigt die Erklärung der Stromerhöhung durch die Isolation des internen Gates. Die Meßfehler sind kleiner als die verwendeten Symbole. Beim späteren depletierten Betrieb des Detektors verschwindet dieser Sprung in der Kennlinie, da das interne Gate durch die vollständige Depletion des Detektorvolumens auch schon bei kleinen Drain-Source-Spannungen isoliert ist.

Abschließend soll anhand der Ausgangskennlinie die Kniespannung V_{K} ermittelt werden. Ab der Kniespannung flacht die Ausgangskennlinie so weit ab, daß der Drainstrom nur noch wenig, im Idealfall gar nicht mehr, von der Drain-Source-Spannung abhängt. Die

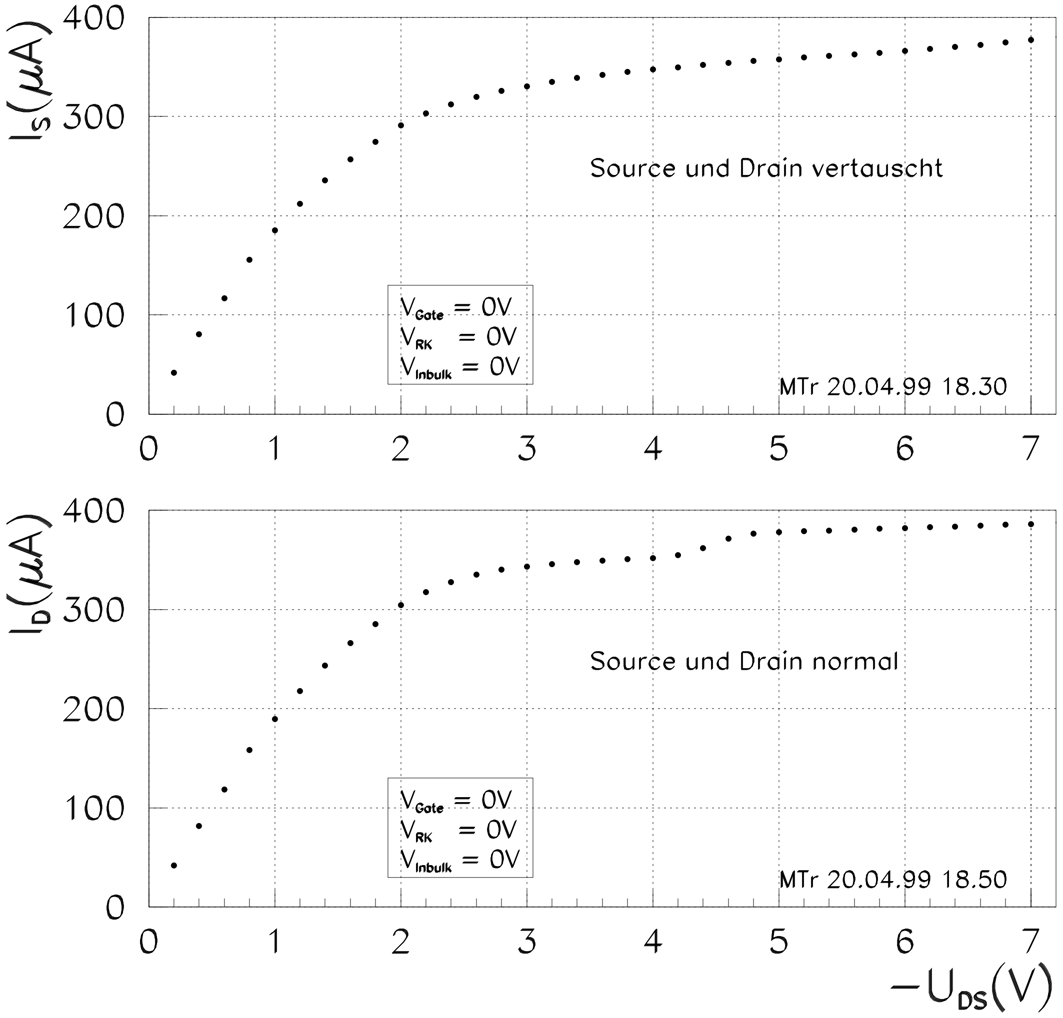

Abbildung 3.4: Ausgangskennlinien für Pixel 3/8, Matrix F6 mit normaler Beschaltung und vertauschter Source und Drain bestätigen die Entstehung einer Stromstufe durch die Isolation des internen Gates.

verbleibende Abhängigkeit wird durch den differentiellen Ausgangswiderstand

$$r_{\mathrm{DS}} = \left.\frac{\partial V_{\mathrm{DS}}}{\partial I_{\mathrm{D}}}\right|_{V_{\mathrm{GS}}=const.} \tag{3.3}$$

beschrieben.

Für einen Standard-p-Kanal JFET gilt [13]:

$$V_{\mathrm{K}} = V_{\mathrm{GS}} + V_{\mathrm{pinchoff}} \,. \tag{3.4}$$

Aus Gleichung (3.4) folgt, daß für $V_{\mathrm{GS}} = 0\,\mathrm{V}$ die Kniespannung gleich der Abschnürspannung ist. In Kapitel 3.1 wurde die Abschnürspannung zu $V_{\mathrm{pinchoff}} = 4{,}5\,\mathrm{V}$ bestimmt. Die Ausgangskennlinie aus Abbildung 3.3 zeigt jedoch für viel kleinere Spannungen ein Abflachen aus dem linearen Bereich. Grund für diese Diskrepanz zwischen Abschnür- und Kniespannung sind die etwas unterschiedlichen Mechanismen bei den Abschnürvorgängen. Beim Abschnüren des Kanals durch eine steigende Gate-Source-Spannung wird der Kanal nahe der Source abgeschnürt. Wird der Kanal bei konstanter Gate-Source-Spannung durch eine steigende Drain-Source-Spannung abgeschnürt und gerät dadurch in den Sättigungsbereich, geschieht dies nahe der Drain. Ist der Kanal an der Drain und Source gleich tief, wie es das Modell in Abbildung 3.5 zeigt, so sind Kniespannung und Abschnürspannung identisch. Wie in Kapitel 1.3 erwähnt befindet sich bei den DEPFET-Strukturen unter der Kanalimplantation eine n-dotierte Substratverstärkung. Die Substratverstärkerung ist nicht homogen implantiert, sondern stärker in dem Bereich nahe der Drain als an der Source vorhanden. Diese Asymmetrie in der Substratverstärkung sorgt dafür, daß trotz eines stark negativen Potentials an der Drain das lokale Potentialminimum für Elektronen direkt unter dem internen Gate liegt. Bei einer homogenen oder fehlenden Substratverstärkung würde sich das Potentialminimum näher zum Sourcegebiet hin verschieben, so daß Elektronen nicht vollständig im internen Gate gesammelt werden, sondern teilweise zur Source abfließen. Aufgrund der unterschiedlichen Stärke der Substratverstärkung wird die Kanalimplantation nahe der Drain durch die Substratimplantation stärker kompensiert als an der Source. Der Kanal ist dadurch an der Drain dünner ausgeprägt als an der Source und kann an der Drain durch eine kleinere Sperrspannung abgeschnürt werden. Die Kniespannung sollte damit deutlich unter der Abschnürspannung liegen.

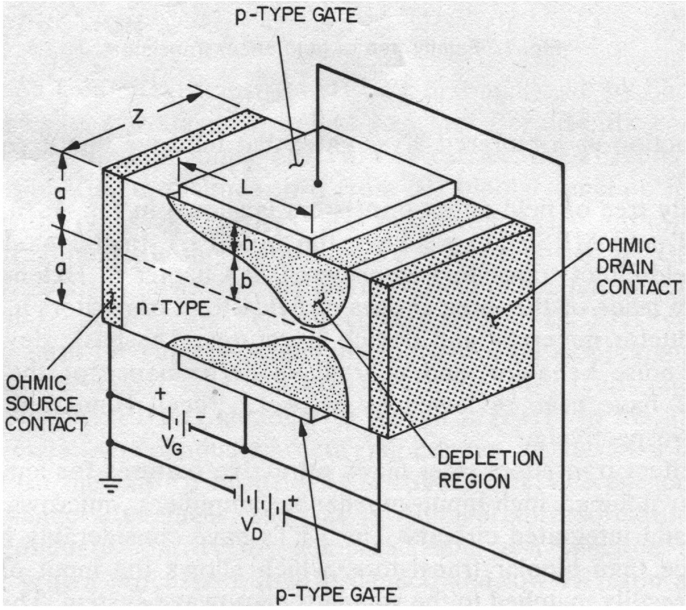

Abbildung 3.5: Shockleysches Modell eines JFET [19].

Die übliche Vorgehensweise aus Gleichung (3.4) kann somit nicht zur Bestimmung der Kniespannung herangezogen werden, und es muß ein anderes Kriterium gewählt werden. Es wird ausgenutzt, daß sich der Drainstrom viel stärker mit der Drain-Source-Spannung ändert, wenn der Sättigungsbereich verlassen wird. Daher wird durch den stückweise linearen Verlauf der Ausgangskennlinie zwischen $V_{\mathrm{DS}} =$ -3,1 V und $V_{\mathrm{DS}} =$ -3,8 V eine Ausgleichsgerade mit dem Programmpaket Minuit [15] gelegt ($\chi^2/\mathrm{ndf} = 1{,}29$). Die Kniespannung soll erreicht sein, wenn die Abweichung zwischen der Ausgleichsgeraden und den Meßpunkten der Kennlinie für Werte unter $V_{\mathrm{DS}} =$ -3,1 V unter $\Delta I_{\mathrm{D}} = 5\,\mu$A ($<$ 1,5 %) sinkt. Dies ergibt eine Kniespannung von:

$$V_{\mathrm{K}} = (\text{-}2{,}4 \pm 0{,}1)\,\mathrm{V} \;\; (\text{für } V_{\mathrm{GS}} = 0\,\mathrm{V}).$$

Die Abweichung für $V_{\mathrm{DS}} =$ -2,3 V beträgt $\Delta I_{\mathrm{D}} = (8{,}3 \pm 0{,}4)\,\mu$A, für $V_{\mathrm{DS}} =$ -2,5 V beträgt sie $\Delta I_{\mathrm{D}} = (4 \pm 0{,}4)\,\mu$A. Der angegebene Fehler der Kniespannung $\sigma_{V_{\mathrm{K}}} = 0{,}1$ V resultiert aus einen Vergleich der Stromabweichung für $V_{\mathrm{DS}} =$ -2,4 V, die das geforderte Kriterium erfüllt und den Abweichungen für $V_{\mathrm{DS}} =$ -2,5 V und $V_{\mathrm{DS}} =$ -2,3 V. Tabelle 3.1 faßt die Parameter der Matrixpixel, die anhand der Ausgangskennlinie bestimmt wurden, zusammen.

Kniespannung V_{K} @ $V_{\mathrm{GS}} = 0\,\mathrm{V}$	(-2,4 ± 0,1) V
Sättigungsstrom $I_{\mathrm{D,sat}}$ @ $V_{\mathrm{DS}} = -3\,\mathrm{V}$	(348,4 ± 0,4) μA
Ausgangswiderstand r_{DS} @ $V_{\mathrm{DS}} = -5, ..., -7\,\mathrm{V}$	(233 ± 2) kΩ

Tabelle 3.1: Parameter der Matrixpixel, die anhand der Ausgangskennlinie bestimmt wurden.

3.4 Spaltenleckstrom

Bei den bisherigen statischen Messungen wurde die Matrix mit Hilfe des in Kapitel 2 beschriebenen CAMRAD-Systems angesteuert. Zur Aufnahme einer Kennlinie wurde die Matrixspalte, die das zu untersuchende Pixel enthielt, mit einer Spannungsquelle verbunden, wobei sich in der Zuleitung ein Präzisionsstrommeßgerät befand. Strommeßgerät und Spannungsquelle konnten beide über das GPIB-Interface gesteuert werden, so daß auch hier die Datennahme automatisch ablief.

Bei den Messungen wurden nicht nur die Matrixspalte, die das zu untersuchende Pixel beinhaltete, sondern auch die beiden Nachbarspalten mit der entsprechenden Drain-Source-Spannung beschaltet. Abbildung 3.6 zeigt eine Ausgangskennlinie des Pixels 1/3 bei der einmal die Nachbarspalten auf dasselbe Potential wie die untersuchte Spalte gelegt wurden (homogenes Potential) und einmal mit Erde verbunden wurden (inhomogenes Potential). Bei beiden Messungen wurde ausschließlich der Strom durch die mittlere Spalte gemessen. Die Meßfehler sind kleiner als die verwendeten Symbole. Für den untersuchten Transistor des Matrixpixels sollte es belanglos sein, auf welchem Potential die Drain der benachbarten Transistoren gehalten wird. Trotzdem zeigt sich ab $V_{\mathrm{DS}} \approx -2\,\mathrm{V}$ ein starkes Abweichen von der erwarteten Ausgangskennlinie, wenn die

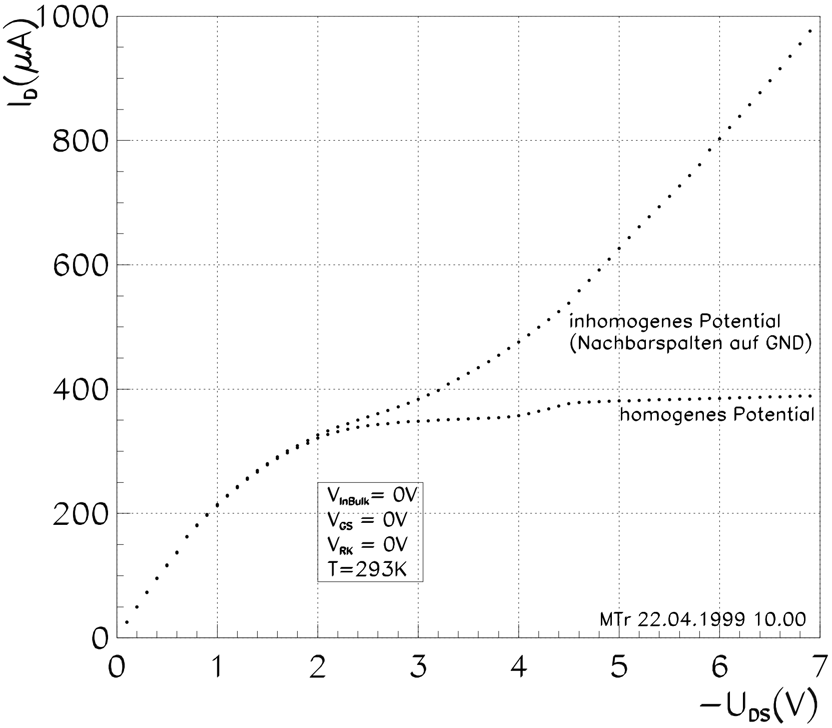

Abbildung 3.6: Ausgangskennlinien für Pixel 1/3, Matrix F6 mit gleichem Potential an den Nachbarspalten (homogen) und der Verbindung der Nachbarspalten mit Erde (inhomogenes Potential).

benachbarten Transistoren ein inhomogenes Drainpotential aufweisen. Bei $V_{\mathrm{DS}} = -6\,\mathrm{V}$ fließt ein etwa doppelt so hoher Strom bei inhomogenem Potential als bei homogenem Potential der Nachbarspalten.

Eine Möglichkeit zur Erklärung dieses Phänomens ist ein Leckstrom, der zwischen den Matrixspalten fließt und zusätzlich zu dem Transistorstrom einen Strombeitrag liefert. Abbildung 3.7 zeigt einen Schnitt quer zu den Matrixspalten durch den Detektor. Die p-dotierten Drainimplantationen bilden mit dem n-Substrat, und der darüberliegenden Oxidschicht einen parasitären MOS-Transistor. Mit negativ werdender Drainspannung lädt sich das Oxid über dem n-Substrat zwischen den Matrixspalten immer mehr auf. Durch das negative Potential des Oxids werden die Minoritätsladungsträger des Substrats, die Löcher, an die Oberfläche des Oxids, zwischen die Drainspalten gezogen. Es entsteht eine Inversionsschicht, die bei größerer Potentialdifferenz einen Stromfluß zwischen den Spalten ermöglicht. Dabei muß die Nachbarspalte nicht zwingend wie bei der Messung aus Abbildung 3.6 mit Erde verbunden sein. Es ist ausreichend, sie gar nicht zu kontaktieren. Da mindestens ein Transistor der Nachbarspalten eingeschaltet ist, kann der Leckstrom auch durch den geöffneten Kanal dieses Transistors zur globalen Source und damit zur Erde abfließen.

Zur Überprüfung der Erklärung der Stromerhöhung in der Ausgangskennlinie durch einen Spaltenleckstrom wurde der in Abbildung 3.8 gezeigte Meßaufbau verwendet. Es

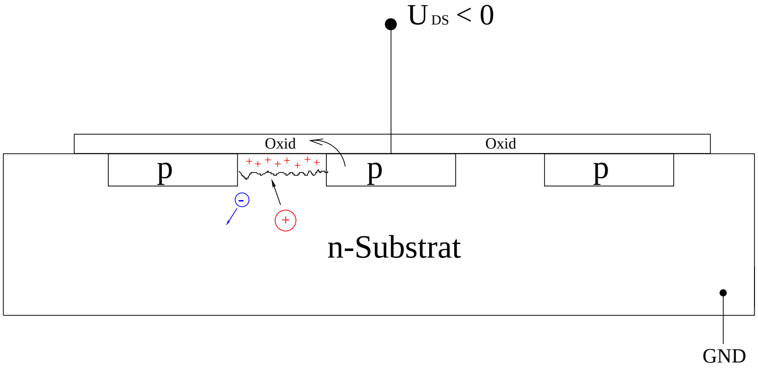

Abbildung 3.7: Schnitt durch den Detektor und Entstehung des Spaltenleckstromes.

wird die selektierte Matrix-Zeile mit den Transistoren aus der mittleren Spalte n und den beiden Nachbarspalten n ± 1 gezeigt. Die Drainzuleitungen zu den Transistoren sind durch schraffierte Balken gekennzeichnet. Ist das Modell des Leckstromes gültig, kann dieser nur durch die Drainzuleitung der Nachbarspalten oder durch die Nachbartransistoren zur globalen Source abfließen. Aus diesem Grund befinden sich 3 Strommeßgeräte in der Anordnung, die den Strom in die globale Source I_{Source}, den Strom in die Drainanschlüsse der Nachbarspalten $I_{\text{d,n}\pm 1}$ sowie den Strom in den Drainanschluß der mittleren Spalte $I_{\text{d,n}}$ messen. Nach dem Modell ergibt sich der Sourcestrom I_{Source} aus der Summe des Stromes durch den Transistor der mittleren Spalte I_{FET} sowie dem Anteil der Leckströme zu den beiden Nachbarspalten $I_{\text{dd1,2}}$ und $I_{\text{dd2,2}}$, der durch die Nachbartransistoren abfließt:

$$I_{\text{Source}} = I_{\text{dd1,2}} + I_{\text{dd2,2}} + I_{\text{FET}} \,. \tag{3.5}$$

Der Strom durch die Nachbarspalten $I_{\text{d,n}\pm 1}$ setzt sich aus dem Anteil der Leckströme zu den beiden Nachbarspalten $I_{\text{dd1,1}}$ und $I_{\text{dd2,1}}$ zusammen, der durch die Drainzuleitung abfließt:

$$I_{\text{d,n}\pm 1} = I_{\text{dd1,1}} + I_{\text{dd2,1}} \,. \tag{3.6}$$

Abbildung 3.9 zeigt die Leckstromanteile der gemessenen Ströme. Die Meßfehler sind kleiner als die verwendeten Symbole. Der Leckstrom durch die Nachbardrains $I_{\text{Leck,Drain}}$ ergibt sich nach Gleichung (3.6) zu:

$$I_{\text{Leck,Drains}} = I_{\text{d,n}\pm 1} \,. \tag{3.7}$$

Der Leckstromanteil$I_{\text{Leck,Source}}$, der durch die Source der Nachbartransistoren abfließt, ergibt sich nach Gleichung (3.5):

$$I_{\text{Leck,Sources}} = I_{\text{Source}} - I_{\text{FET}} \,, \tag{3.8}$$

wobei als Transistorstrom I_{FET} der Strom durch die mittlere Spalte n aus Abbildung 3.6 für den Fall, daß die Nachbarspalten auf homogenes Potential gelegt werden, verwendet wurde. Die Summe der Ströme aus I_{Source} und $I_{\text{d,n}\pm 1}$ entspricht innerhalb der Meßfehler dem Strom durch die mittlere Zeile $I_{\text{Inhomogen}}$, wenn die Nachbarspalten mit Erde verbunden sind. Es wurde somit gezeigt, daß ein Leckstrom zwischen den Spalten für die

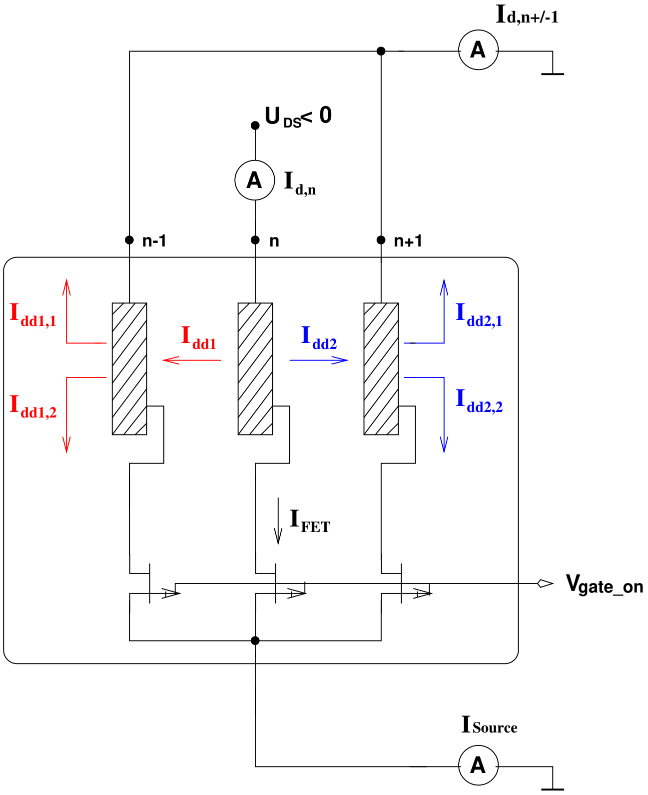

Abbildung 3.8: Meßaufbau zur Überprüfung der Stromerhöhung in der Ausgangskennlinie durch den Spaltenleckstrom.

Stromerhöhung in der Ausgangskennlinie verantwortlich ist und daß dieser Leckstrom ausschließlich über die Drain bzw. Source der Nachbartransistoren abfließt.

Bei normalem Matrixbetrieb ist der Spaltenleckstrom irrelevant, da alle Spalten auf dem gleichen Potential gehalten werden. Es sollte dennoch erwähnt werden, daß im Falle einer schadhaften Zuleitung einer Matrixspalte, z.B. durch einen gerissenen Bonddraht, nicht nur diese Spalte, sondern auch ihre Nachbarspalten ausfallen. Durch die leckstrombedingte Vergrößerung der Ströme in den Nachbarspalten werden diese außerhalb des Eingangsbereiches der nachfolgenden Auslesestufe liegen und damit unberücksichtigt bleiben.

Da zwischen den p-dotierten Matrixspalten ein Leckstrom entstehen kann, besteht Grund zur Annahme, daß auch zwischen den Randspalten und dem ebenfalls p-dotierten Guardring, der die Matrix umgibt, ein Leckstrom zustande kommen kann. Eine Messung ergab selbst bei einer Potentialdifferenz zwischen Guardring und Randspalten von 20 V ($V_{\mathrm{Guardring}} = -20\,V$, $V_{\mathrm{Drain}} = 0\,V$) keinen Leckstrom zwischen den Randspalten und dem Guardring. Dies ist verständlich, da der Abstand zwischen dem Guardring und den Randspalten 50 μm, der Abstand zwischen den Drainspalten nur 4 μm beträgt. Es ist daher anzunehmen, daß es bei dieser großen Distanz nicht zu einer Ausbildung der Inversionsschicht kommt.

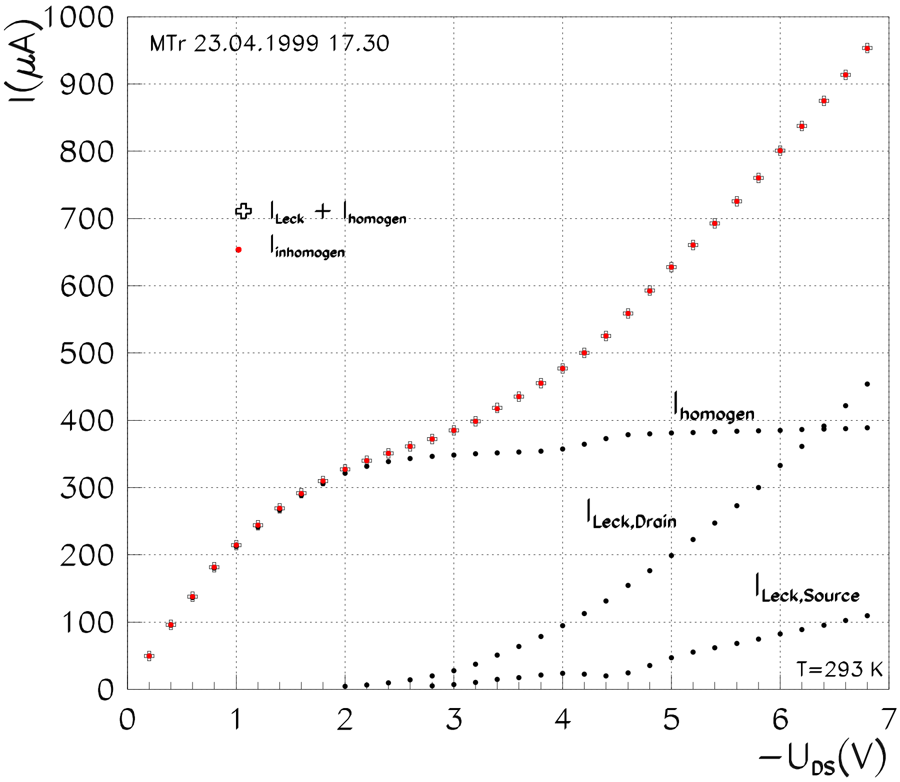

Abbildung 3.9: Strombilanz für Pixel 1/3, Matrix F6 unter Berücksichtigung der einzelnen Leckstromkomponenten.

3.5 Homogenität der Matrix

In diesem Abschnitt soll die Homogenität der verwendeten Matrix untersucht werden. Mit dem Begriff Homogenität ist in diesem Zusammenhang die Variation der Transistorströme der einzelnen Pixel in der Matrix gemeint. Zum einen ist diese Variation aufschlußreich zur Beurteilung der Güte und der Homogenität des Herstellungsprozesses. Zum anderen ist die Stromvariation maßgebend für die nachfolgenden Verstärkerstufen.

Jede Verstärkerstufe besitzt einen maximalen Eingangsbereich. Damit die gesamte Matrix im Erfassungsbereich der Verstärkerstufe liegt, muß dieser Eingangsbereich größer sein als die maximale Variation in der Matrix. Bei der Verstärkerstufe des CAMRAD-Systems wurde dieser Eingangsbereich der vorhandenen Streuung angepaßt. Der für das DEPFET-Bioscope entwickelte Verstärkerchip CARLOS [22] besitzt einen maximal tolerierbaren Eingangsbereich von 25 μA, der auf Kosten der Verstärkung und der Linearität vergrößert werden kann [17].

Abbildung 3.10 zeigt die Verteilung der Transistorströme der Matrix F6 für eine Drain-Source-Spannung von $V_{\mathrm{DS}} = \text{-}7\,\mathrm{V}$. Es wurde $V_{\mathrm{DS}} = \text{-}7\,\mathrm{V}$ gewählt, damit trotz des Drainzuleitungswiderstandes und des damit verbundenen Spannungsabfalles der Drain-Source-Spannung über die Matrix (Kapitel 3.5.1) alle Pixel innerhalb des Sättigungsbereiches, aber jenseits der sprunghaften Stromerhöhung durch die Isolation des internen Gates

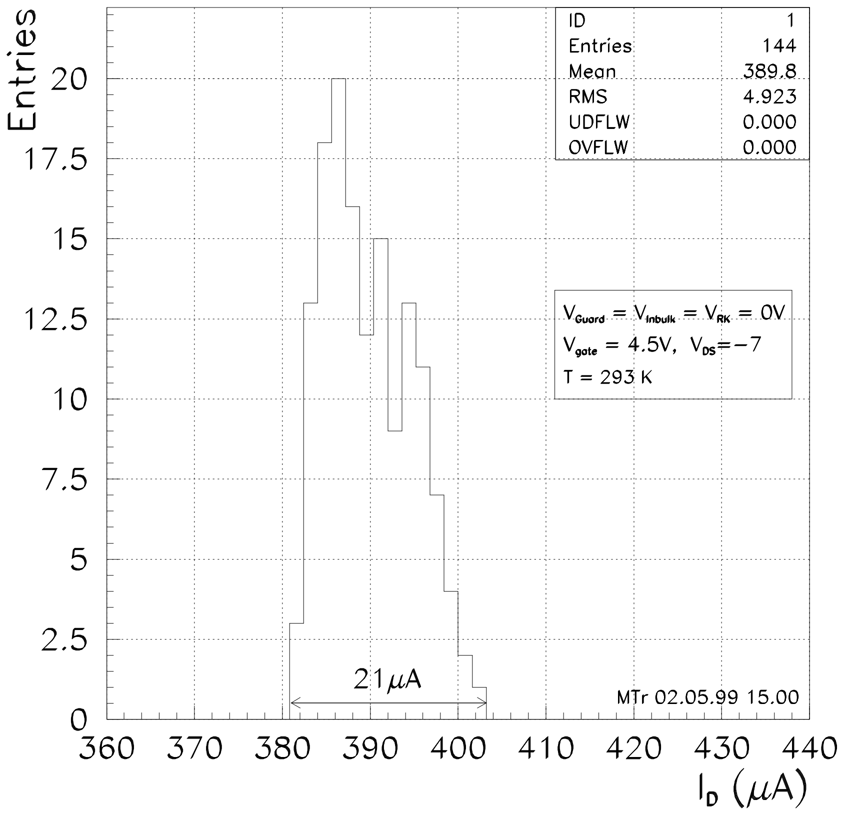

Abbildung 3.10: Streuung der Transistorströme der Matrix F6 für $V_{\mathrm{DS}} = \text{-}7\,\mathrm{V}$.

lagen (siehe Ausgangskennlinie Abbildung 3.3).

Die maximale Variation der Transistorströme beträgt 20,7 μA und liegt damit innerhalb der zulässigen Variation des Verstärkerchips CARLOS. Die Asymmetrie der Verteilung läßt vermuten, daß die Variation der Ströme nicht rein statistisch bedingt ist. Im Folgenden werden zwei Effekte vorgestellt, die zu einer systematischen Variation der Transistorströme beitragen.

3.5.1 Drainzuleitungswiderstand

Wie in Kapitel 2.2 beschrieben, werden die Draingebiete der Matrixpixel über eine hochdotierte p-Implantation spaltenweise miteinander verbunden. Durch den endlichen Widerstand dieser Implantation kommt es zu einem Spannungsabfall entlang der Matrixspalten, was zu einer stetig sinkenden effektiven Drain-Source-Spannung für Pixel mit aufsteigendem Zeilenindex führt. Dieser Drainzuleitungswiderstand soll im Folgenden bestimmt werden.

Für Drain-Source-Spannungen weit unterhalb der Kniespannung ist das Stromspannungsverhältnis eines Feldeffekttransistors linear, der resultierende Widerstand entspricht dem Kanalwiderstand des Transistors [12]. Durch den endlichen Widerstand der Zuleitung ergibt sich der effektive Gesamtwiderstand eines Transistors der Zeile n aus der

Summe des Kanalwiderstandes R_{Kanal} und des Drainzuleitungswiderstandes bis zur Zeile n zu:

$$R_{\text{ges}} = R_{\text{Kanal}} + n \cdot R_{\text{Drain}}\,. \tag{3.9}$$

Dabei stellt R_{Drain} den Drainzuleitungswiderstand pro Pixel dar.

Um den Zuleitungswiderstand zu bestimmen, wird für die Transistoren einer Spalte der effektive Gesamtwiderstand bestimmt, indem für Drain-Source-Spannungen unter $V_{\text{DS}} = 0{,}7\,\text{V}$ die Steigung der Ausgangskennlinie mit Minuit [15] bestimmt wird. Die erhaltenen effektiven Gesamtwiderstände sind in Abbildung 3.11 gegen den Zeilenindex n für Spalte 10 aufgetragen ($\chi^2/\text{ndf} = 0{,}78$). Die ermittelten Fehler sind kleiner als die verwendeten Symbole. Nach Gleichung (3.9) entspricht der Drainwiderstand pro Pixel R_{Drain} der Steigung der Ausgleichsgeraden, die durch die erhaltenen effektiven Widerstände einer Spalte gelegt wird. Der y-Achsenabschnitt der Geraden entspricht dem Kanalwiderstand R_{Kanal} der Transistoren. Dies wurde für 8 Spalten (Spalten 3 bis 10) der Matrix durchgeführt, um ein aussagekräftigeres statistisches Ensemble zu erhalten. Der arithmetische Mittelwert des Drainzuleitungswiderstandes $\bar{R}_{\text{Drain}}$ folgt aus den Ergebnissen der einzelnen Widerstandsberechnungen der jeweiligen Spalten R_{i}:

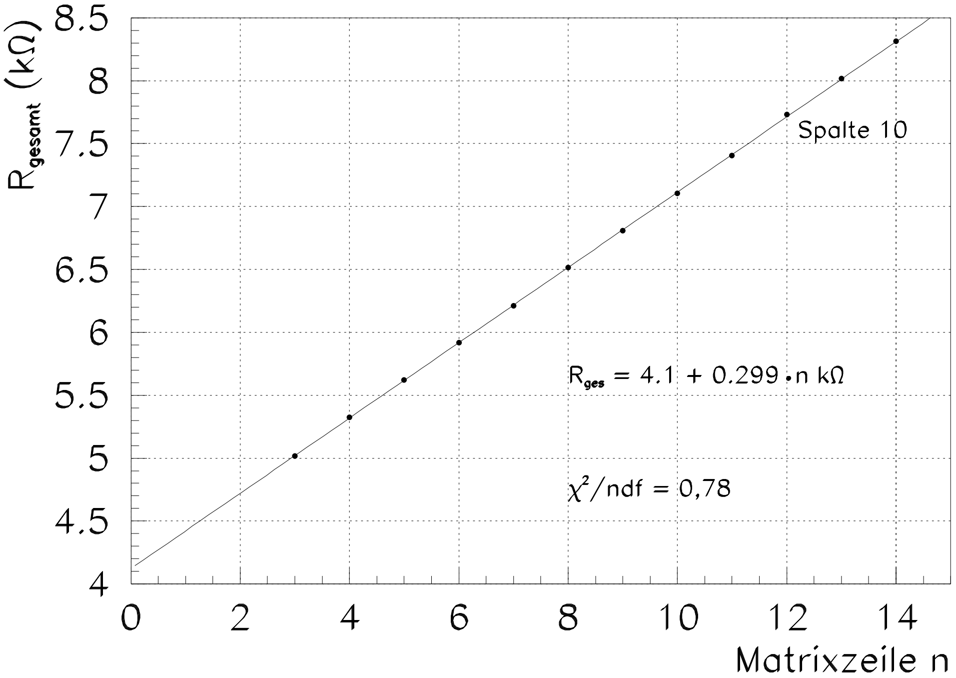

Abbildung 3.11: Bestimmung des Drainzuleitungswiderstandes für Spalte 10, Matrix F6.

$$\bar{R}_{\text{Drain}} = \frac{1}{n}\sum_{\text{i}=1}^{n} R_{\text{i}} = (298,39 \pm 0,52)\ \Omega/\text{pixel}\,, \tag{3.10}$$

mit der Varianz:

$$V(R_{\text{Drain}}) = \frac{1}{n}\sum_{\text{i}=1}^{n} \left(R_{\text{i}} - \bar{R}_{\text{Drain}}\right)^2 = 0,5\ \ (\Omega/\text{pixel})^2\,, \tag{3.11}$$

mit n=8.

Für den Mittelwert des Kanalwiderstandes folgt analog:

$$\bar{R}_{\text{Kanal}} = (4108 \pm 10)\,\Omega, \qquad V(R_{\text{Kanal}}) = 907\,\Omega^2\,.$$

Mit dem in Kapitel 3.3 bestimmten Sättigungsstrom $I_{\text{D,sat}}$ ergibt sich ein Spannungsabfall von:

$$\Delta V_{\text{DS,Matrix}} = 15 \cdot R_{\text{Drain}} \cdot I_{\text{D,sat}} = (1559 \pm 4)\,\text{mV}$$

zwischen der ersten und der letzten Matrixzeile. Dieser Spannungsabfall hat folgende zwei Auswirkungen auf den Matrixbetrieb:

1. Da auch im Sättigungsbetrieb eines realen Transistors eine Abhängigkeit des Drainstromes von der Drain-Source-Spannung vorliegt, folgt aus dem kontinuierlichen Abfall der effektiven Drain-Source-Spannung eine systematische Variation des Drainstromes mit den Matrixzeilen. Dieser Effekt kann über den Ausgangswiderstand (Kapitel 3.3) des Transistors abgeschätzt werden:

$$\Delta I_{\text{sys}} = \frac{\Delta V_{DS,\text{Matrix}}}{r_{\text{DS}}} = (6,69 \pm 0,06)\,\mu\text{A}.$$

2. Für den Matrixbetrieb ist es erstrebenswert, daß alle Transistoren der Matrix im Sättigungsbereich arbeiten. Der Sättigungsbetrieb für die gesamte Matrix ist aus folgenden Gründen vorteilhaft:

Zum einen ist der differentielle Ausgangswiderstand der Transistoren unterhalb des Sättigungsbereiches viel größer als im Sättigungsbereich. Folglich vergrößert sich die Variation der Drainströme innerhalb der Matrix aufgrund des Drainzuleitungswiderstandes zunehmend, wenn Matrixpixel außerhalb der Sättigung arbeiten.

Für den Betrieb des Detektors als energieauflösendes System ist es zudem notwendig, daß die Signaländerungen bei einer Energiedeposition durch einen Teilchendurchgang für die einzelnen Pixel der Matrix gleich sind, da sonst eine pixelweise Kalibration des Detektors erfolgen müßte. Der quantitative Zusammenhang zwischen der Transistorstromänderung und der im internen Gate gesammelten Ladungsmenge ist durch die Steilheit des internen Gates g_{q} gegeben. Sie beträgt im linearen Bereich [1]:

$$g_{\text{q}}^{\text{lin}} = -\frac{\mu_{\text{H}}}{L^2} V_{\text{DS}}\,, \tag{3.12}$$

und in der Sättigung [1]:

$$g_{\text{q}}^{\text{sat}} = -\frac{\mu_{\text{H}}}{L^2} V_{\text{DS}}^{\text{sat}}\,. \tag{3.13}$$

μ_{H}: Löchermobilität, L: Transistorgatelänge, $V_{\text{DS}}^{\text{sat}} \equiv V_{\text{K}}$.

Es ist demnach für die Verwendung des Detektors als homogenes energieauflösendes System notwendig, daß der Arbeitsbereich aller Transistoren der Matrix im Sättigungsbereich liegt. Aufgrund des Drainzuleitungswiderstandes muß die an den Matrixspalten anliegende Spannung $V_{\mathrm{DS,Matrix}}$ um den Spannungsabfall der Drain-Source-Spannung entlang der Matrix $\Delta V_{\mathrm{DS,Matrix}}$ größer sein als die im Kapitel 3.3 bestimmte Kniespannung V_{K}, damit auch die Transistoren der letzten Matrixzeile in Sättigung sind. Für den Matrixbetrieb folgt mit der in Kapitel 3.3 bestimmten Kniespannung V_{K} und dem ermittelten Spannungsabfall über die Matrix $\Delta V_{\mathrm{DS,Matrix}}$:

$$-V_{\mathrm{DS,Matrix}} \geq 4\,\mathrm{V}.$$

Die diskutierten Auswirkungen der Drainzuleitung können durch den Einsatz einer zweiten Aluminiumlage minimiert werden. Die Drainzuleitungen könnten dann anstelle durch die hoch dotierten p-Implantationen durch Aluminiumbahnen erfolgen. Durch den viel kleineren spezifischen Widerstand der Aluminiumzuleitung verglichen mit dem der p-dotierten Halbleiterschicht (Faktor ca. 5000 [8]) würde der Effekt der Drainzuleitung vernachlässigbar klein werden. Eine zweite Aluminiumlage steht mit der derzeitigen Prozeßlinie noch nicht zur Verfügung, so daß von diesen Verbesserungsschritt momentan abgesehen werden muß.

Am Ende dieses Abschnittes sei nochmals darauf hingewiesen, daß die erfolgten Betrachtungen auf den Betrieb des DEPFET-Bioscopes übertragbar sind, da bei der 64x64 Pixel Matrix die Drainspalten beidseitig kontaktiert werden und sich der Spannungsabfall damit auf ein Viertel des Spannungsabfalls bei einer einseitigen Kontaktierung reduziert (siehe auch Kapitel 2.5).

3.5.2 Sourcezuleitungswiderstand

Ein weiterer Effekt, der zur systematischen Variation der Transistorströme in der Matrix beiträgt, ist der Sourcezuleitungswiderstand. In Kapitel 2.2 wurde erläutert, daß die Sourceanschlüsse der Transistoren weitestgehend zusammengefaßt werden. Dabei werden die Sourceanschlüsse jeder Zeile miteinander verbunden. Die Anschlüsse der geraden Zeilen werden auf der einen Seite der Matrix nahe den Gateanschlüssen, die ungeraden Zeilen auf der anderen Seite der Matrix nahe den Clearzuleitungen herausgeführt und jeweils zu Kontakten für die geraden bzw. ungeraden Zeilen zusammengefaßt (siehe Abbildung 3.13). Durch die verschiedenen Positionen der Pixel in der Matrix relativ zu diesen Kontakten ergeben sich unterschiedliche Längen in den Zuleitungen. Die daraus resultierenden Widerstände der Zuleitungen führen zu unterschiedlichen effektiven Gate-Source-Spannungen an den einzelnen Transistoren. Über die Abhängigkeit des Transistorstromes von der Gate-Source-Spannung durch die Steilheit des Transistorgates g_{m} (Kapitel 3.2) führt dies zu einer systematischen Variation der Transistorströme. Da die Sourcezuleitung durch eine Aluminiumbahn erfolgt, die im Gegensatz zu der Drainzuleitung einen viel kleineren spezifischen Widerstand besitzt, ist der Effekt der Sourcezuleitung zu klein, um ihn an einer 16x16 Pixel Matrix in der allgemeinen Inhomogenität der Transistorströme deutlich identifizieren zu können.

Um diesen Effekt isoliert nachzuweisen, wird folgendermaßen vorgegangen. Der Spannungsabfall entlang des Zuleitungswiderstandes und damit der Effekt der Sourcezuleitung ist abhängig von der Größe des Stromes, der durch die Zuleitung abfließt. In einer ersten Messung werden ausschließlich die zu untersuchende Spalte und ihre Nachbarspalten kontaktiert, damit nur der Strom dieser Pixeltransistoren durch die Sourcezuleitung abfließt. Diese Messung beinhaltet bis auf den Sourcezuleitungseffekt alle übrigen Inhomogenitäten der Matrix. In einer zweiten Messung werden alle Spalten auf einmal kontaktiert. Der Unterschied der beiden Messungen sollte den Effekt der Sourcezuleitung zeigen, wenn der Effekt der Zuleitung in der ersten Messung mit drei Transistoren vernachlässigt wird. In Abbildung 3.12 ist die Differenz der beiden Messungen dargestellt. Tabelle 3.2 zeigt die verwendeten Parameter. Der Fehler der Meßwerte beträgt $\sigma_{\mathrm{I}} = 0{,}4\,\mu\mathrm{A}$. Es ist deutlich der Effekt der Sourcezuleitung an den Zeilen für die einzelnen

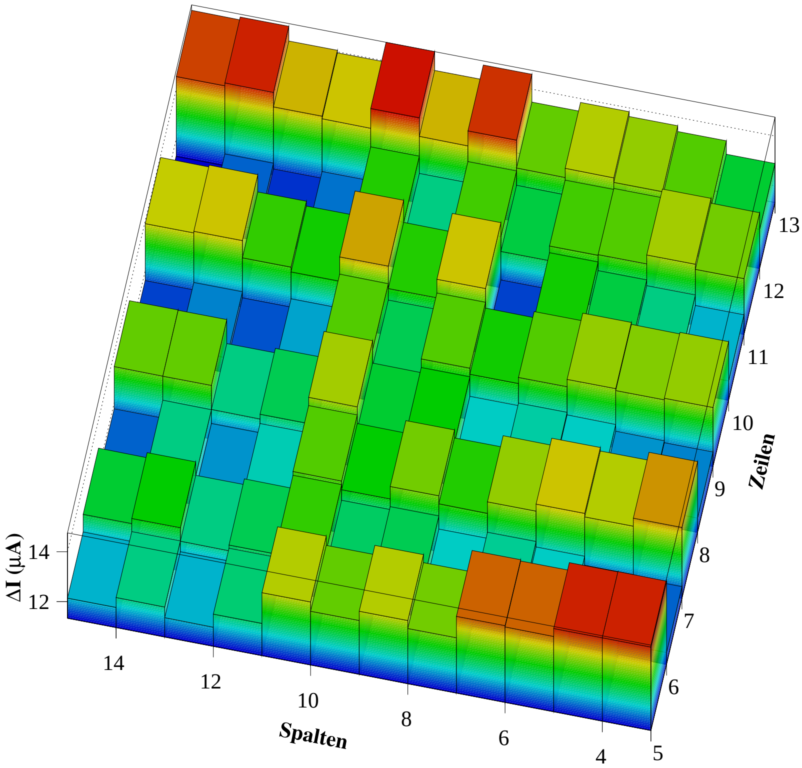

Abbildung 3.12: Effekt der Sourcezuleitung auf die systematische Variation der Transistorströme, Matrix F6.

Parameter	Wert
Drain-Source-Spannung V_{DS}	-7 V
Gatespannung zum Ausschalten einer Zeile V_{Gate}	4,5 V
Rückkontaktspannung / Substratpotential $V_{\mathrm{RK}} = V_{\mathrm{Inbulk}}$	0 V
Guardringpotential V_{Guard}	0 V

Tabelle 3.2: Parameter für die Bestimmung des Effekts der Sourcezuleitung.

Pixel zu erkennen. Er ist maximal in dem rechten unteren und dem linken oberen Bereich des abgebildeten Matrixausschnittes, da dort der größte Unterschied in den Zuleitungen vorliegt. Im linken unteren und im rechten oberen Bereich der Matrix kompensieren sich die Zuleitungen zu den Zeilen und die Zuleitungen zu den jeweiligen Pixeln der Zeile (s. Abbildung 3.13) weitestgehend.

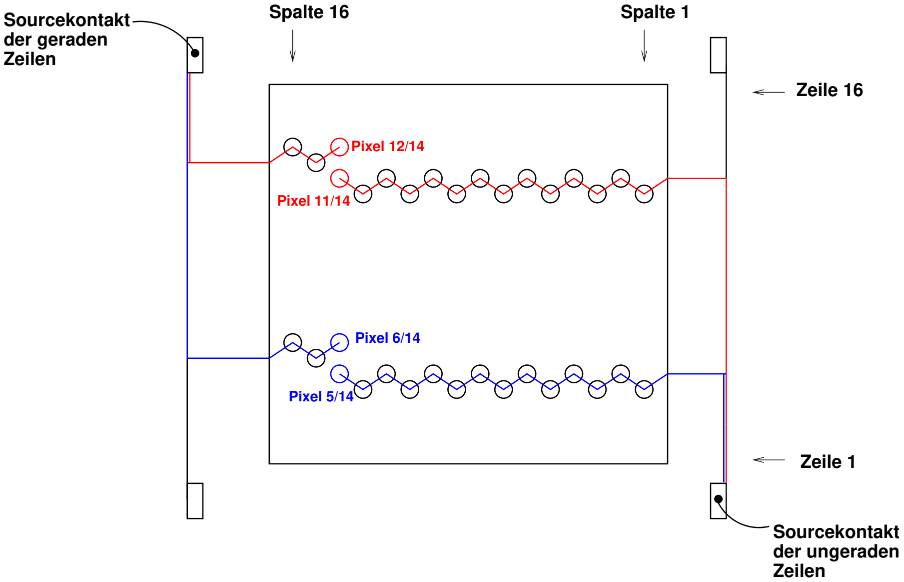

Abbildung 3.13: Schematische Darstellung der Sourcezuleitungen für einige Pixel.

Der maximale Effekt der Sourcezuleitung in dieser Messung soll im Folgenden abgeschätzt werden. Er liegt zwischen den Pixeln aus Zeile 11 und 12 der Spalte 14 vor. Mit Hilfe des Layouts der Matrix werden die unterschiedlichen Zuleitungen zu den Pixeln ermittelt und über die Transistorströme in einem Spannungsabfall überführt. Dabei ist zu beachten, daß zwar durch die Zuleitung zu den Matrixzeilen der Strom von 16 Transistoren abfließt, durch die jeweiligen Verbindungen zwischen den Pixeln einer Zeile aber ein entsprechend geringerer Strom fließt, da mit zunehmendem Spaltenindex die Anzahl der beitragenden Transistoren abnimmt. Der maximale Stromunterschied ΔI_{max} ergibt sich über den Spannungsabfall ΔV_{GS} und der Transistorsteilheit g_{m} zu:

$$\Delta I_{\mathrm{max}} = \Delta V_{\mathrm{GS}} \cdot g_{\mathrm{m}} = (3,09 \pm 0,14)\,\mu\mathrm{A}.$$

Dabei wurden folgende Annahmen gemacht:

- Spez. Flächenwiderstand der Aluminiumzuleitung: $R_{\mathrm{Alu}} = 30\,\mathrm{m}\Omega/\mathrm{square}$ [8].
- Mittlerer Transistorstrom $\bar{I}_{\mathrm{D}} = 390\,\mu\mathrm{A}$.
- Transistorsteilheit $g_{\mathrm{m}} = (148 \pm 0,8)\,\mu\mathrm{S}$ (aus Kapitel 3.2).
- Alle weiteren Zuleitungen (z.B. Bonddrähte) werden als gleich für alle Pixel angenommen.

Abbildung 3.14 zeigt den Effekt der Sourcezuleitung aus Abbildung 3.12 für Spalte 14.

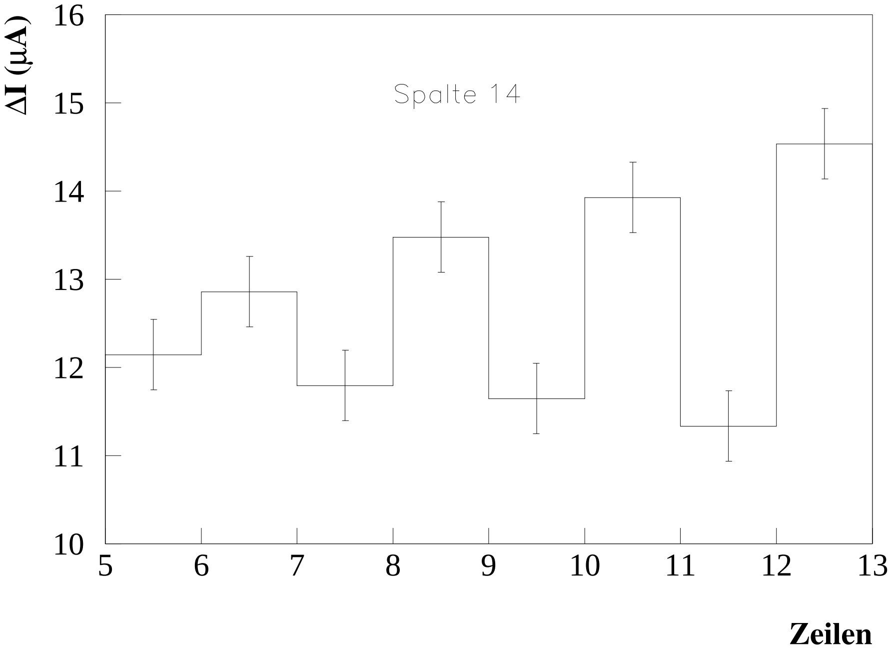

Abbildung 3.14: Effekt der Sourcezuleitung für Spalte 14, Matrix F6.

Die Differenz der Variation zwischen Pixel 11/14 und Pixel 12/14 beträgt $\Delta I_{\mathrm{mess}} = (3,2 \pm 0,57)\,\mu$A in guter Übereinstimmung mit der erfolgten Abschätzung.

Aufgrund der Aufdeckung der systematischen Variation der Transistorströme durch die Sourcezuleitung wurde das Layout für die derzeit in Produktion befindlichen DEPFET-Strukturen geändert. Dies ist unabdingbar für eine 64x64 Pixel Matrix, da durch die Sourcezuleitung einer Zeile der Strom von 64 Transistoren abfließt und damit der Effekt untolerierbar groß wird. Es wurden folgende Verbesserungen vorgenommen:

- Verbreiterung der Zuleitungen zu den Matrixzeilen von $10\,\mu$m auf $60\,\mu$m.
- Verbreiterung der Zuleitungen zu den einzelnen Pixeln einer Zeile von $6\,\mu$m auf $8\,\mu$m.

In Tabelle 3.3 sind die zu erwartenden maximalen Stromvariationen aufgrund der Sourcezuleitung bei einem mittleren Transistorstrom von $I_{\mathrm{D}} = 350\,\mu$A für die verschiedenen Layouts einer 64x64 Pixel Matrix zusammengefaßt.

3.5.3 Diskussion der systematischen Variation

Abbildung 3.15 zeigt die Drainströme der Transistoren der einzelnen Pixel der Matrix F6. Die Parameter der Messung sind identisch mit den Parametern zur Bestimmung des

Layout	Stromvariation [μA]
alt, Source einseitig kontaktiert	93 ± 7
alt, Source beidseitig kontaktiert	51 ± 6
neu, Source einseitig kontaktiert	31 ± 3
neu, Source beidseitig kontaktiert	25 ± 2

Tabelle 3.3: Vergleich der maximalen Variation des Transistorstromes durch die Sourcezuleitung für das neue und alte Layout der 64x64 Pixel Matrix.

Sourcezuleitungseffektes und können Tabelle 3.2 entnommen werden. Die Meßgenauigkeit der Ströme beträgt $\sigma_{\mathrm{I}} = 0{,}3\,\mu$A. Die Darstellung ist null-unterdrückt. Bis auf Spalte 6 zeigen alle geraden Spalten einen geringfügig größeren Strom als die ungeraden Spalten, wobei Spalte 6 selbst einen generell größeren Drainstrom aufweist als die anderen Spalten. Am signifikantesten läßt sich ein kontinuierliches Anwachsen der Ströme mit dem Zeilenindex für alle Spalten beobachten. Dieser Effekt kann weder durch den Drainzuleitungswiderstand noch durch den Sourcezuleitungswiderstand erklärt werden. Der Einfluß des Sourcezuleitungswiderstandes ist vernachlässigbar klein, da bei der Messung jeweils nur die zu untersuchende Spalte (abgesehen von den Nachbarspalten) kontaktiert wurde. Der Drainzuleitungswiderstand bewirkt, daß Transistoren mit steigendem Zeilenindex einen systematisch kleineren Strom aufweisen. Folglich muß eine weitere systematische Variation existieren, die entgegen dem Effekt des Drainzuleitungswiderstandes eine Erhöhung der Transistorströme für aufsteigende Zeilenindizes bewirkt. Die in Abbildung 3.15 gezeigte Variation entspricht dann dieser systematischen Variation, die durch den Effekt des Drainzuleitungswiderstandes unterdrückt ist.

Abbildung 3.16 zeigt den Vergleich der Ausgangskennlinien aus Spalte 2 und 3 jeweils für die Zeilen 3 und 14. Wie in Kapitel 2.5 beschrieben, sind die vier Randspalten und somit auch Spalte 2 am unteren Rand der Matrix der 16. Zeile kontaktiert, wobei in den übrigen 12 mittleren Spalten der Drainanschluß am oberen Matrixrand erfolgt. Der Effekt der Drainzuleitung in Spalte 2 ist dem Effekt in Spalte 3 somit entgegengerichtet. Im linearen Bereich der Ausgangskennlinie dominiert die Variation durch den Drainzuleitungswiderstand, so daß in Spalte 3 für Zeile 3 und in Spalte 2 für Zeile 14 ein größerer Strom vorliegt. Im Sättigungsbereich läßt der Einfluß der Stromvariation durch die Drainzuleitung nach, und es liegt in beiden Spalten ein größerer Strom für Zeile 14 vor. In Spalte 2 ist die Differenz der Ströme aus den beiden Zeilen in der Sättigung größer als in Spalte 3, da in Spalte 2 die systematische Variation und der Effekt der Drainzuleitung gleichgerichtet sind. Durch einen Vergleich der Ausgangskennlinien aus Spalte 2 und 3 läßt sich der reine Effekt der unbekannten systematischen Variation abschätzen. Für Spalte 3 beträgt die Differenz des Transistorstromes für Zeile 3 und Zeile 14 bei einer Drain-Source-Spannung von $V_{\mathrm{DS}} = \text{-}7\,\mathrm{V}$, wobei die systematische Variation ΔI_{sys} und der Drainzuleitungseffekt $\Delta I_{\mathrm{Drain}}$ entgegengerichtet sind:

$$\Delta I_{\mathrm{sys}} - \Delta I_{\mathrm{Drain}} = (14,0 \,\pm\, 0,57)\,\mu\mathrm{A}.$$

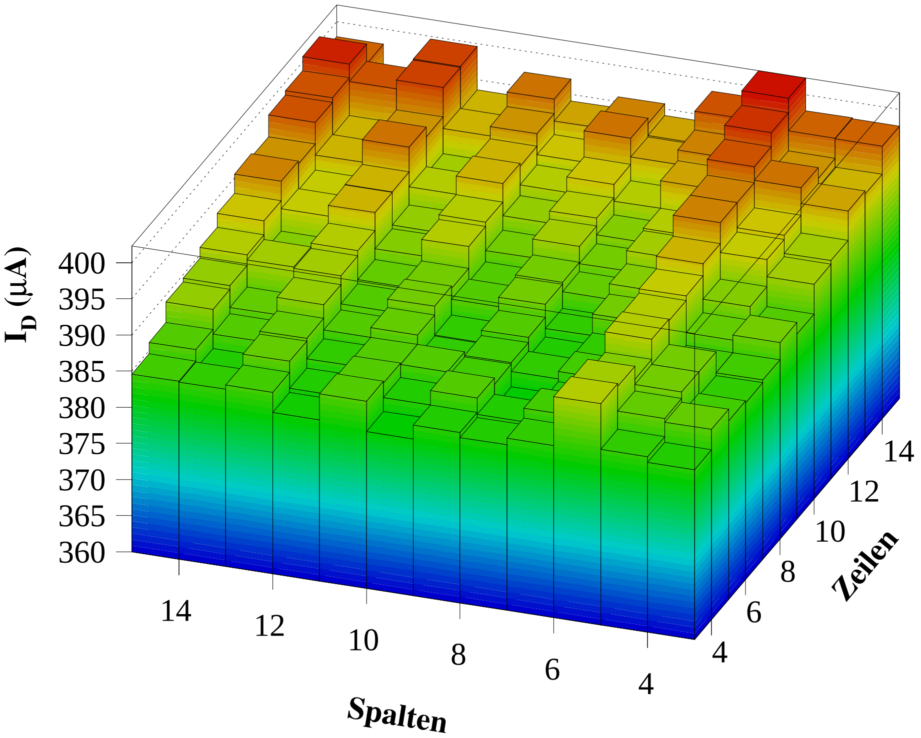

Abbildung 3.15: Drainströme der einzelnen Pixel, Matrix F6 für $V_{\mathrm{DS}}=$-7 V.

In Spalte 2 sind beide Effekte gleichgerichtet:

$$\Delta I_{\mathrm{sys}} + \Delta I_{\mathrm{Drain}} = (26,8 \pm 0,57)\,\mu\mathrm{A}.$$

Damit ergibt sich eine zusätzliche systematische Variation in den Transistorströmen im Sättigungsbereich:

$$\Delta I_{\mathrm{sys}} = (20,4 \pm 0,4)\,\mu\mathrm{A} \quad \Rightarrow \quad \frac{\Delta I_{\mathrm{sys}}}{I_{\mathrm{D}}} \approx 5\,\%.$$

Ein direkter Einfluß der Ladungen im internen Gate auf die Variation kann ausgeschlossen werden, da sich das charakteristische Verhalten der Kennlinien aus Abbildung 3.16 schon in einem Bereich zeigt, in dem das interne Gate noch über den Substratkontakt des Detektors leitend mit der Erde verbunden ist. Es kommen daher nur Parameter in Frage, die den Transistorstrom selbst beeinflussen. Die Beschreibung des Transistorstromes in Sättigung kann der Lehrbuchliteratur entnommen werden [12] :

$$I_D^{\mathrm{sat}} = 2q\mu_{\mathrm{H}}N_{\mathrm{D}}aV_{\mathrm{P}}\frac{W}{L}\left[-\frac{1}{3}+\frac{V_{\mathrm{GS}}+V_{\mathrm{bi}}}{V_{\mathrm{P}}}-\frac{2}{3}\left(\frac{V_{\mathrm{GS}}+V_{\mathrm{bi}}}{V_{\mathrm{P}}}\right)^{3/2}\right]. \tag{3.14}$$

Mit der Abschnürspannung V_{P}:

$$V_{\mathrm{P}} = qN_{\mathrm{D}}\frac{a^2}{2\epsilon_{\mathrm{s}}}, \tag{3.15}$$

und der Build-In-Spannung V_{bi} (Diffusionsspannung):

$$V_{\mathrm{bi}} = \frac{kT}{q} \ln\left(\frac{N_{\mathrm{D}}}{n_{\mathrm{i}}}\right). \tag{3.16}$$

q: Elementarladung, μ_{H}: Löchermobilität, N_{D}: Kanaldotierung, a: Kanaltiefe, W: Kanalweite, L: Kanallänge, k: Boltzmann Konstante, n_{i}: intrinsische Ladungsträgerkonzentration, ϵ_{s}: Dielektrizitätskonstante in Si, T: Temperatur.

Dabei kommen nur die Kanalgeometrie des Transistors, die Kanalweite W und die Kanallänge L sowie die Implantationsparameter des Transistorkanals, die Kanaldotierung N_{D} und die Kanaltiefe a für die systematische Variation des Transistorstromes in Betracht. Bei den restlichen Parametern handelt es sich entweder um Naturkonstanten oder um von außen konstant gehaltene Parameter. Im Rahmen der durchgeführten Untersuchung der Homogenität der Sättigungsströme kann keine Aussage darüber getroffen werden, welche der in Betracht kommenden Parameter in welchem Maße für die systematische Variation verantwortlich sind.

Durch weiterführende Messungen kann die Schar der Parameter weiter eingeschränkt werden. In folgenden Untersuchungen müßte die Abschnürspannung V_{P} für jeden Transistor der Matrix nach der in Kapitel 3.2 beschriebenen Vorgehensweise bestimmt werden. Sollte entsprechend Gleichung (3.14) und (3.15) keine systematische Variation innerhalb der Abschnürspannungen vorliegen, so kommen nur noch die Parameter W und L der Transistorgeometrie in Frage. Eine systematische Variation der Abschnürspannungen schließt hingegen den Einfluß der Parameter W und L nicht aus, sondern bestätigt lediglich den Einfluß der Transistorparameter N_{D} und a.

Eine gezielte Untersuchung der Homogenität der Implantationsparameter des Kanals N_{D} und a ist schwierig. Aufgrund der statistisch auftretenden Wechselwirkungsprozesse zwischen den Dotierungsstoffen und dem Halbleitermaterial bei dem Dotierungsvorgang ist ein Implantationsprofil nicht kastenförmig, sondern folgt in erster Näherung einer Gausschen-Verteilung. (Noch präziser kann ein reales Implantationsprofil durch eine Pearson-IV-Verteilung wiedergegeben werden [26].) Da die Implantationsschichten externes Gate, Kanal und internes Gate direkt aneinander liegen, kommt es in der Grenzschicht zu einer Überlagerung der Dotierungsprofile, die eine teilweise Kompensation der Dotierung zur Folge hat. Die in Gleichung (3.14) bzw. (3.15) verwendete Kanaltiefe a stellt somit eine effektive Kanaltiefe dar, die nach dem Einfluß der angrenzenden Dotierungsprofile verbleibt. Somit kann auch eine inhomogene Implantation des internen oder externen Gates zu einer Inhomogenität in der Kanaltiefe a führen, obwohl die Implantation des Kanals selber äußerst homogen erfolgte. Einen genauen Aufschluß über die Dotierungsprofile und deren Streuung über die Matrix kann durch eine SIMS-Untersuchung (Sekundärionen-Massenspektroskopie) erfolgen. Bei diesem Verfahren wird durch den Prozeß der Ionenzerstäubung das Halbleitermaterial schichtweise abgetragen und eine permanente Massenspektroskopie des abgetragenen Substrates durchgeführt. Das SIMS-Verfahren zeichnet sich durch eine sehr hohe Auflösung aus, so daß damit detaillierte Informationen über die Konzentrationsverteilung der Dotierungsatome in Abhängigkeit der Eindringtiefe ermittelt werden kann.

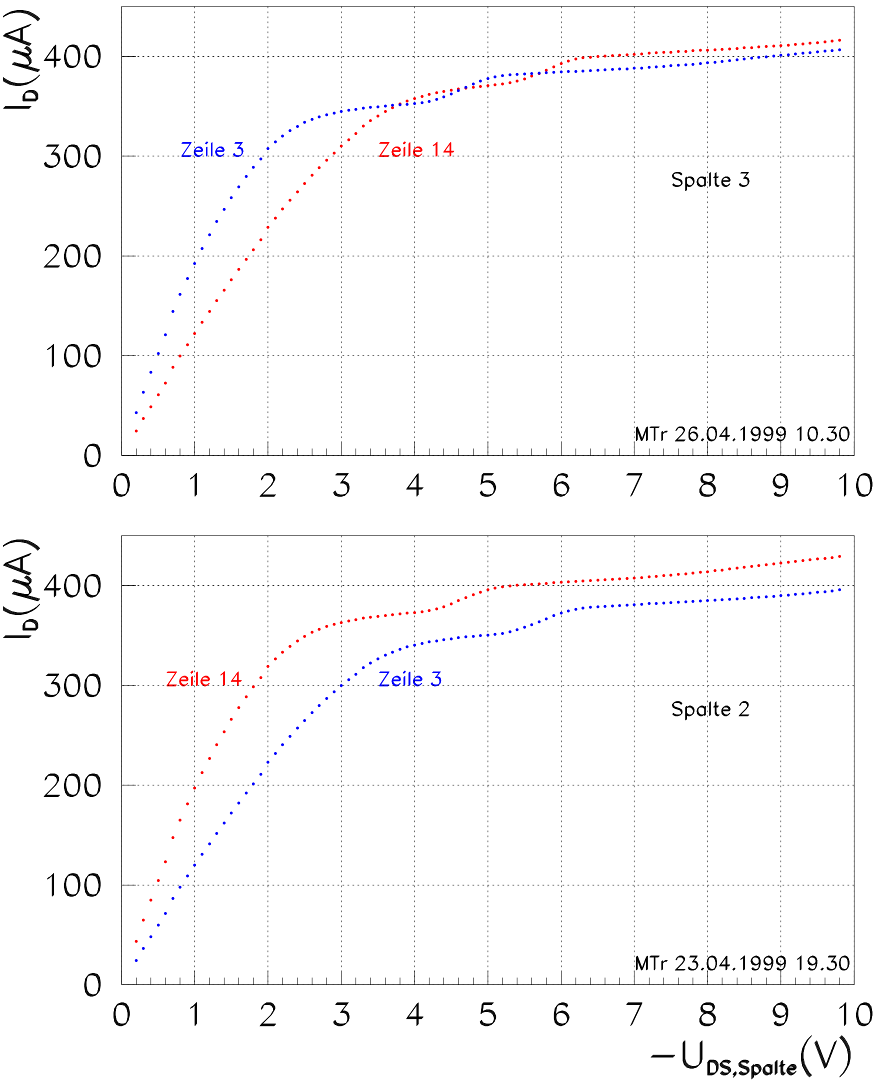

Abbildung 3.16: Ausgangskennlinien für Spalte 2 und 3, Matrix F6 zur Verdeutlichung der systematischen Variation. In Spalte 2 und 3 ist der Effekt der Drainzuleitung entgegengesetzt. Die übrige systematische Variation bleibt in beiden Spalten gleich.

4 Dynamische Messungen an der 16x16 Pixel Matrix

Die statischen Messungen aus Kapitel 3 trugen zum detaillierten Verständnis des Verhaltens der Matrix bei und stellten deren Funktionstüchtigkeit sicher. Dieses Kapitel widmet sich den dynamischen Messungen, bei denen die DEPFET-Matrix als Detektor betrieben wird. In diesem Zusammenhang wird die Effizienz des verwendeten Löschvorganges in Abhängigkeit der Betriebsparameter untersucht. Abschließend wird ein Radiogramm eines Bleiabsorbers vorgestellt, das mit dem Detektorsystem erstellt wurde.

4.1 Clearverhalten des Pulsed-Clear-Mechanismus

Da das interne Gate des Detektors ein begrenztes Fassungsvermögen besitzt, muß die während des Betriebes gesammelte Ladungsmenge in periodischen Zeitabständen aus dem internen Gate entfernt werden, um weiterhin die Sensitivität des Detektors zu erhalten. Die in dieser Diplomarbeit untersuchte DEPFET-Matrix arbeitet nach dem Prinzip des gepulsten Löschvorganges, auch Pulsed-Clear genannt. Abbildung 4.1 zeigt schematisch den Löschvorgang eines Pulsed-Clear-DEPFETs. Bei einem Pulsed-Clear-DEPFET

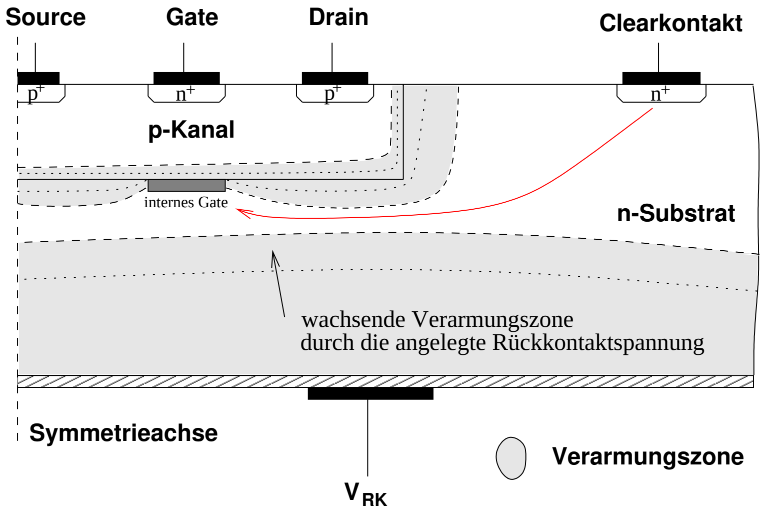

Abbildung 4.1: Schematische Darstellung eines DEPFETs mit gepulstem Löschvorgang.

befinden sich außerhalb des Transistorkanals eine oder mehrere stark n-dotierte punktförmige Implantationen, die Clearkontakte. Bei der in dieser Arbeit verwendeten Struktur befindet sich jeweils zwischen den Pixeln einer Spalte ein Clearkontakt (siehe auch Abbildung 2.1). Damit verfügt jedes Pixel über zwei Clearkontakte, die es sich mit den beiden Nachbarpixeln der Spalte teilt. Wird eine positive Spannung an den Clearkontakt bzw. die Clearkontakte angelegt, werden die Potentialverhältnisse im Detektor so verändert, daß das Potentialminimum für Elektronen nicht länger im Bereich des internen Gates, sondern am Clearkontakt vorliegt. Abbildung 4.2 zeigt eine Simulation des Potentialverlaufes im Detektor 5 ns nach Anlegen der Clearspannung. Die Simulation wurde mit dem zweidimensionalen Simulationsprogramm TOSCA [25] erstellt. Für die Simulation wurde eine Drain-Source-Spannung $V_{\mathrm{DS}} = \text{-}5\,\mathrm{V}$, eine Rückkontaktspannung $V_{\mathrm{RK}} = \text{-}125\,\mathrm{V}$ und eine Clearspannung $V_{\mathrm{Clear}} = 15\,\mathrm{V}$ gewählt. Durch die veränderten Potentialverhältnisse können Elektronen aus dem internen Gate zum Clearkontakt abfließen. Die Anzahl der Elektronen, die während eines Clearvorganges aus dem internen Gate entfernt wird, soll als Cleareffizienz bezeichnet werden. Die Abhängigkeit der Cleareffizienz von den Betriebsparametern soll im Folgenden untersucht werden. Dazu sollen im Vorfeld Überlegungen angestellt werden, welche der Betriebsparameter das Clearverhalten beeinflussen können.

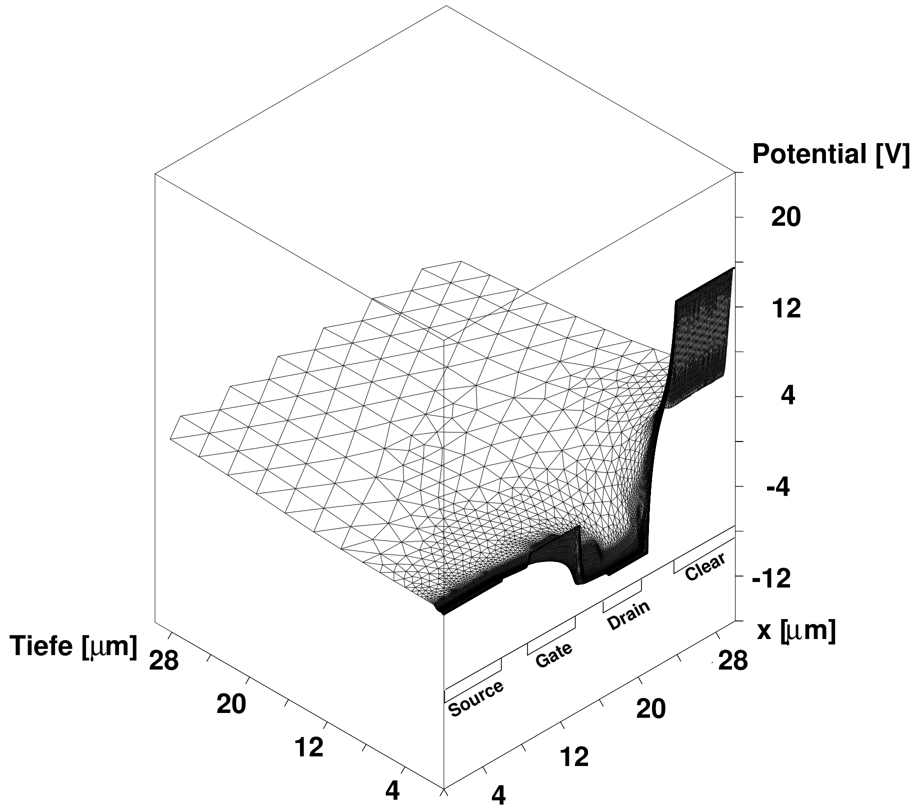

Abbildung 4.2: Simulation des Potentialverlaufes in einen DEPFET 5 ns nach Anlegen einer Clearspannung von $V_{\mathrm{Clear}} = 15\,\mathrm{V}$ ($V_{\mathrm{DS}} = -5\,\mathrm{V}$, $V_{\mathrm{RK}} = -125\,\mathrm{V}$) [8].

Durch die negative Spannung am Transistorkanal und die negative Spannung am Rückkontakt für den Betrieb des Detektors wird in dem Gebiet unter der Drain um das interne Gate des Transistors eine Potentialbarriere für Elektronen aufgebaut. Diese Potentialbarriere muß durch den Einfluß des am Clearkontakt anliegenden Clearpotentials weitestgehend abgebaut werden, um einen Einfluß des Clearkontaktes auf die Elektronen im internen Gate zu ermöglichen. Die Cleareffiezienz hängt damit entscheidend von der Wahl der Rückkontakt- und Drain-Source-Spannung ab. Aufgrund der endlichen Ausbreitungsgeschwindigkeit der Elektronen im Halbleitermaterial ist die Anzahl der Elektronen, die während des Clearvorganges aus dem Bereich des internen Gates entfernt werden kann und damit die Cleareffizienz abhängig von der Clearpulslänge. Die Höhe der Clearspannung beeinflußt die Cleareffizienz auf zwei Weisen. Zum einen kann eine größere Clearspannung am Clearkontakt die Potentialbarriere unter der Drain besser abbauen, zum anderen bewirkt eine größere Potentialdifferenz zwischen dem internen Gate und dem Clearkontakt eine größere Beschleunigung der Elektronen während des Clearvorganges.

Zusammenfassend ist eine Abhängigkeit der Cleareffizienz von folgenden Parametern zu erwarten:

- Rückkontaktspannung V_{RK},
- Spannung am Transistorkanal V_{DS},
- Potential des Clearpulses V_{Clear},
- Länge des Clearpulses t_{Clear}.

4.1.1 Bestimmung der Depletionsspannung

Der Betrieb der DEPFET-Matrix als Detektor für ionisierende Strahlung setzt eine vollständige Verarmung des Substratmaterials voraus. Vollständig verarmt bedeutet hierbei, daß sich die Verarmungszone vom Rückkontakt aus über das gesamte Detektorvolumen bis zu dem Transistorkanal der Matrixpixel ausdehnt. Die Rückkontaktspannung, bei der dieser Zustand erreicht wird, wird Depletionsspannung V_{dep} genannt. Zur Bestimmung der Depletionsspannung wird die Kapazität des Detektors in Abhängigkeit der angelegten Rückkontaktspannung gemessen.

Die Kapazität C einer Verarmungszone mit der Querschnittsfläche A und der Dicke d eines pn-Überganges entspricht der Kapazität eines Plattenkondensators mit äquivalenten Abmaßen und einem Dielektrikum mit der Dielektrizitätskonstante ϵ_{s}, das dem Substrat des Halbleitermaterials entspricht:

$$C = \epsilon_{\mathrm{s}} \frac{A}{d} \,. \tag{4.1}$$

Die Abhängigkeit der Dicke d der Verarmungszone von der angelegten Sperrspannung V_{RK} findet sich in bekannten Lehrbüchern, z.B. [12]:

$$d = \sqrt{\frac{2\epsilon_{\mathrm{s}} V_{\mathrm{RK}}}{q N_{\mathrm{D}}}}\,, \tag{4.2}$$

für Sperrspannungen V_{RK}, die viel größer als die Diffusionsspannung V_{bi} sind.
ϵ_{s}: Dielektrizitätskonstante im Si, q: Elementarladung, N_{D}: Dotierungsdichte.

Abbildung 4.3 zeigt den schematischen Meßaufbau zur Bestimmung der Depletionsspannung. Dabei wurde eine Teststruktur verwendet, die hauptsächlich die für die Untersuchung der Depletionsspannung relevanten Implantationen einer DEPFET-Struktur besitzt. Auf der Vorderseite der Struktur befinden sich eine kreisförmige Kanalimplantation sowie ein ringförmiger Substratkontakt, der die Kanalimplantation umgibt. Auf der Rückseite befindet sich ein ebenfalls kreisförmiger Rückseitenkontakt. Die bei dieser Teststruktur verwendeten Implantationen besitzen eine Fläche von $A \approx 7\,\mathrm{mm}^2$. Die erwarteten Kapazitäten der Verarmungszonen sind daher so groß, daß Streukapazitäten in dem verwendeten Meßaufbau vernachlässigbar sind. Zusätzlich befinden sich auf der Vorder- und Rückseite einige Guardringstrukturen, die nicht verwendet werden.

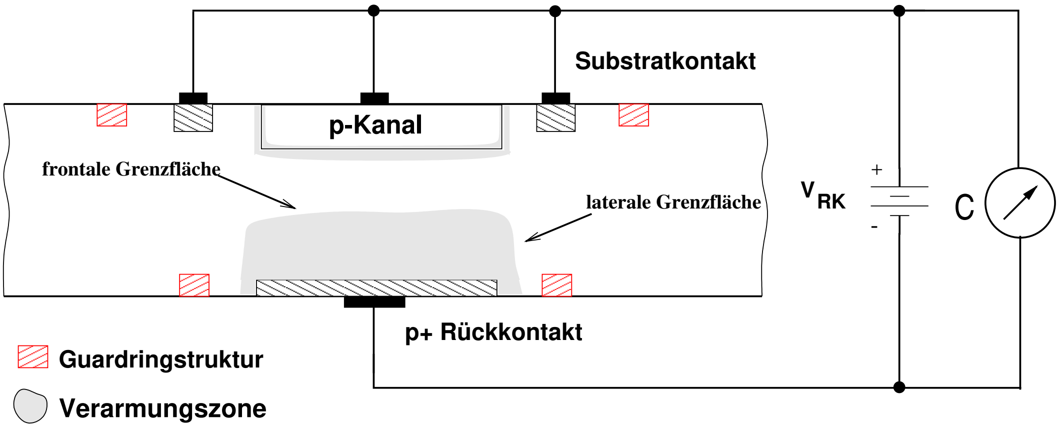

Abbildung 4.3: Meßaufbau zur Bestimmung der Depletionsspannung mittels einer Kapazitätsmessung.

Das Ergebnis der Kapazitätsmessung in Abhängigkeit der angelegten Rückkontaktspannung V_{RK} ist in Abbildung 4.4 dargestellt. Zur besseren Darstellung wird der Kehrwert des Quadrates der Kapazität $1/C^2$ gegen die angelegte Rückkontaktspannung aufgetragen. Es sei auf die Skalierung der Ordinaten hingewiesen. Die Meßfehler sind kleiner als die verwendeten Symbole. Die Abhängigkeit der Detektorkapazität von der angelegten Rückkontaktspannung soll im Folgenden erläutert werden.

Nach Abbildung 4.3 bilden sich im Detektorvolumen zwei Verarmungszonen aus. Eine Verarmungszone zwischen dem n-Substrat und dem p-Kanal und eine weitere Verarmungszone zwischen dem n-Substrat und dem p$^+$-Rückkontakt. Da das Substrat mit dem Kanal leitend verbunden ist, ist die Dicke der Verarmungszone Kanal-Substrat nicht

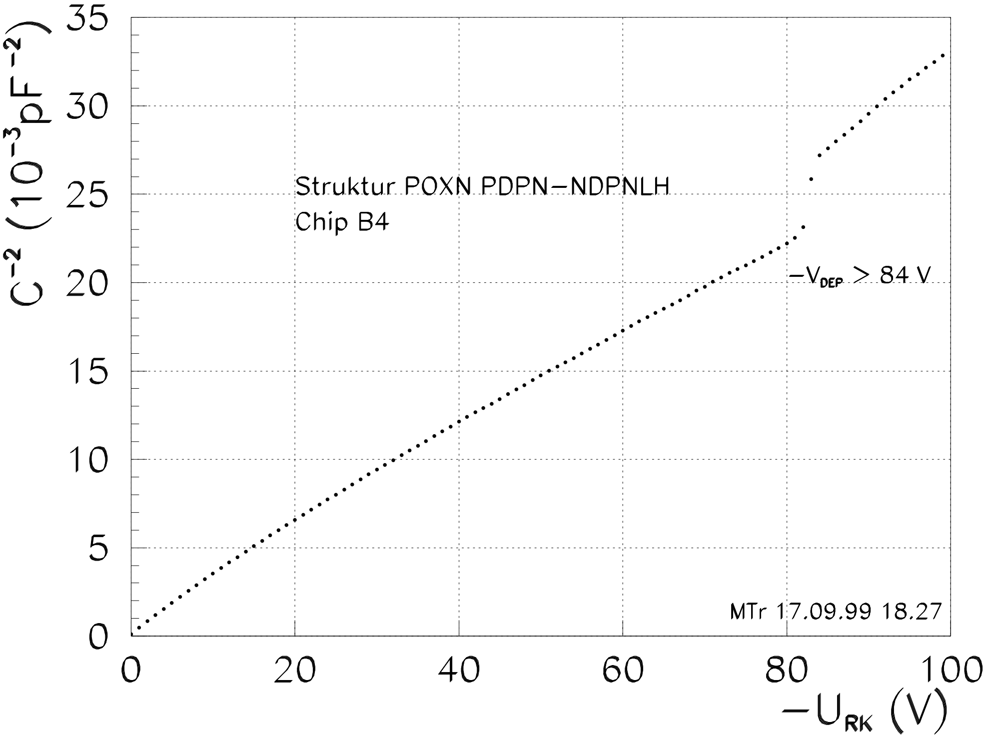

Abbildung 4.4: Kapazitätsmessung der Teststruktur zur Bestimmung der Depletionsspannung. Für die Erklärung des Kapazitätssprunges bei $V_{\mathrm{RK}} \approx$-84 V siehe Text.

von der Rückkontaktspannung abhängig und nur durch die natürliche Diffusionsspannung des pn-Übergangs gegeben. Des weiteren geht die Kapazität dieser Verarmungszone nicht mit in die Kapazitätsmessung ein, solange beide Seiten der Zone miteinander verbunden sind. Folglich ist die Detektorkapazität zunächst nur durch die Verarmungszone Substrat-Rückkontakt gegeben. Nach Gleichung (4.1) und (4.2) folgt für den Gradienten der Kapazitätskennlinie des pn-Überganges:

$$\frac{d\,(1/C^2)}{dV_{\mathrm{RK}}} = \frac{2}{q\epsilon_{\mathrm{s}} N_D A^2}\,. \tag{4.3}$$

Da der Durchmesser des Rückkontaktes viel größer als die Substratdicke (ca. 280 μm) ist, ist die frontale Grenzfläche viel größer als die laterale Grenzfläche der Verarmungszone. Das Modell des Plattenkondensators, das zur Bestimmung des Gradienten der Kapazitätskennlinie verwendet wurde, ist somit gültig, wobei sich die Ausbreitung der lateralen Grenzfläche mit steigender Rückkontaktspannung als zusätzliche Randkapazität bemerkbar macht. Dies äußert sich in einem in erster Näherung linearen Verlauf der Kapazitätskennlinie aus Abbildung 4.4, der für steigende Rückkontaktspannungen auf Grund des wachsenden Einflusses der lateralen Grenzfläche leicht abflacht. Bei Erreichen der vollständigen Depletion berührt die vom Rückkontakt anwachsende Verarmungszone die Verarmungszone, die sich um den Kanal gebildet hat. Dadurch wächst die Dicke der Verarmungszone vom Rückkontakt sprunghaft um die Dicke der Verarmungszone

Substrat-Kanal an, was nach Gleichung (4.1) zu einer Verringerung der Kapazität führt. Nach Abbildung 4.4 wird der Zustand der vollständigen Depletion ab einer Rückkontaktspannung von $V_{\mathrm{RK}} = \text{-}84\,\mathrm{V}$ erreicht. Da der zu verarmende Bereich der DEPFET-Matrix im Gegensatz zu der Teststruktur nicht vollständig von einem Substratkontakt umgeben ist, wird bei dem Betrieb der Matrix eine Rückkontaktspannung von:

$$V_{\mathrm{RK}} = \text{-}90\,\mathrm{V}$$

gewählt, um eine vollständige Depletion des gesamten Matrixbereichs zu gewährleisten.

Ein weiterer Anstieg der Rückkontaktspannung über die Depletionsspannung hinaus führt zu einer zunehmenden Depletion des Detektorvolumens in lateraler Richtung. Da die laterale Grenzfläche auch weiterhin über den Substratkontakt mit dem Kapazitätsmeßgerät verbunden ist, steigt die Kapazitätkennlinie für Rückkontaktspannungen, die größer als die Depletionsspannung sind, weiter an.

Die Wahl einer Rückkontaktspannung in der Größenordnung der Depletionsspannung ist als notwendige Bedingung für den Betrieb des Detektors anzusehen. Eine Rückkontaktspannung, die größer als die notwendige Depletionsspannung ist, bedingt eine größere Driftgeschwindigkeit der erzeugten Ladungsträger in der Verarmungszone. Dies führt zu einer kleineren Rekombinationswahscheinlichkeit der Ladungsträger und zu einer geringeren laterale Ausdehnung der Ladungsträgerwolke durch Diffusion während des Driftvorganges. Im Sinne einer möglichst hohen Nachweiseffizienz der generierten Ladungsträger in den Matrixpixeln und möglichst geringen Ladungsträgerverlusten in Nachbarpixel bietet die Wahl einer Rückkontaktspannung, die größer als die Depletionsspannung ist, Vorteile. Andererseits beeinflußt eine ansteigende Rückkontaktspannung, wie in Kapitel 4.1 beschrieben, die Cleareffizienz des Pulsed-Clear-Mechanismus negativ, so daß im Folgenden die ermittelte Depletionsspannung verwendet wird.

4.1.2 Untersuchung der Cleareffizienz

Nachdem im vorangegangenen Abschnitt die Rückkontaktspannung festgelegt wurde, soll in diesem Abschnitt die Abhängigkeit der Cleareffizienz von den übrigen relevanten Betriebsparametern, der Kanalspannung V_{DS}, der Clearspannung V_{Clear} und der Cleardauer t_{Clear}, untersucht werden. Um die Cleareffizienz zu bestimmen, wird der Unterschied der Transistorströme der einzelnen Matrixpixel vor und nach dem Clearpuls ermittelt. Aus dieser Stromdifferenz kann über die Steilheit des internen Gates g_{q} die Anzahl der Elektronen, die während des Clearvorganges aus dem internen Gate entfernt wurden, bestimmt werden. Für die Untersuchungen wurde eine Steilheit von $g_{\mathrm{q}} = 110\,\mathrm{pA}/e^{-}$ angenommen [8].

Abbildungen 4.5 und 4.6 zeigen die Cleareffizienz über den untersuchten Matrixausschnitt mit der Drain-Source-Spannung V_{DS} als Parameter. Der Meßfehler beträgt $\sigma_{\mathrm{Cleareffizienz}} = 4,5 \cdot 10^{3}\,\mathrm{e}^{-}$. Bei der letzten Matrixzeile erfolgte der Clearvorgang bewußt nur über einen der beiden Clearkontakte, die jedes Pixel besitzt, um die Auswirkungen

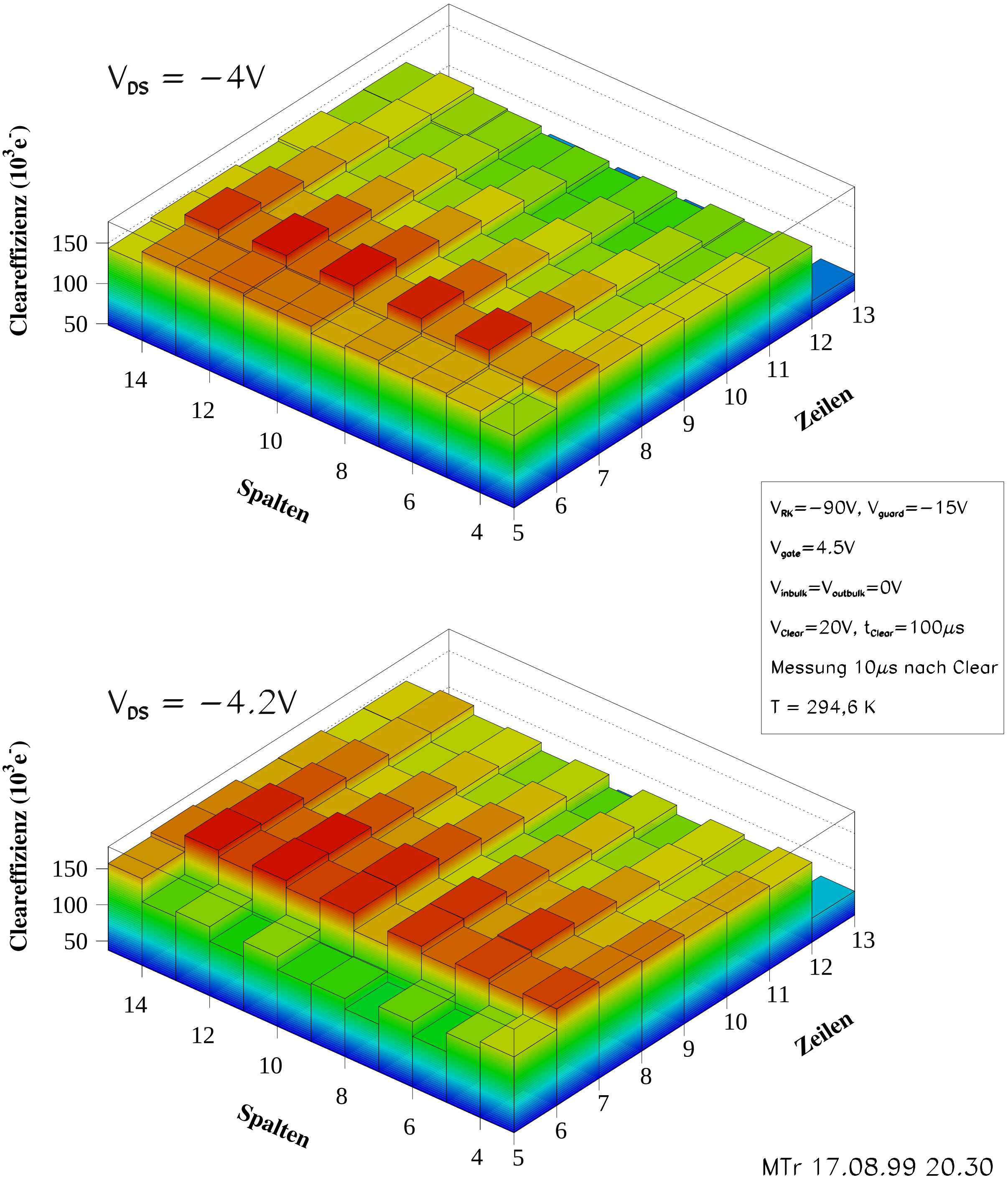

Abbildung 4.5: Cleareffizienz der Matrix F6 für $V_{\mathrm{DS}} =$ -4 V und -4,2 V.

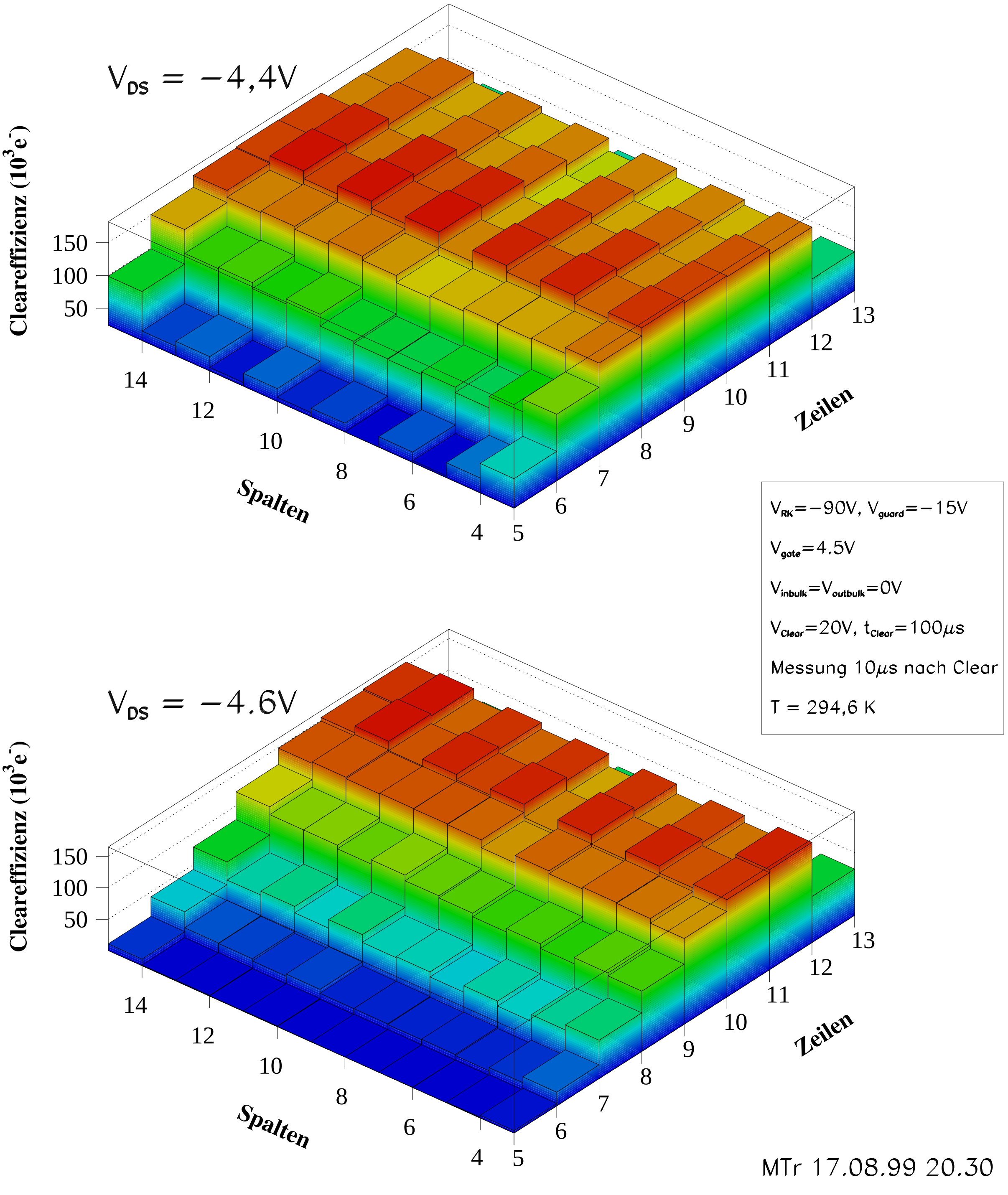

Abbildung 4.6: Cleareffizienz der Matrix F6 für V_{DS} = -4,4 V und -4,6 V.

eines einseitigen Clears zu zeigen. Verglichen mit der vorletzten Zeile, erreicht die letzte Zeile für die 4 Spannungswerte im Mittel nur eine $(37,6 \pm 0,4)$ %ige Cleareffizienz. Wie bei den Transistorströmen im nicht depletierten Zustand, läßt sich ein bisher nicht geklärter systematischer Unterschied zwischen den geraden und ungeraden Spalten feststellen. Ansonsten ist die Cleareffizienz innerhalb einer Zeile sehr homogen. Die maximale Variation der Cleareffizienz $\Delta_{\mathrm{Cleareff.}}$ beträgt für $V_{\mathrm{DS}} = \text{-}4\,\mathrm{V}$ innerhalb einer Zeile $\Delta_{\mathrm{Cleareff.}} = (20,7 \pm 6,3) \cdot 10^3\,\mathrm{e}^-$.

Mit ansteigender Drain-Source-Spannung an der Matrix wirkt sich eine Abnahme der Cleareffizienz zuerst für die Matrixpixel mit niedrigem Zeilenindex aus. Mit weiter ansteigender Drain-Source-Spannung wird ein immer größerer Anteil der Matrixzeilen von der Abnahme der Cleareffizenz betroffen. Wie in Kapitel 4.1 vermutet, wirkt sich eine steigende Drain-Source-Spannung am Transistorkanal negativ auf die Cleareffizienz aus. Aufgrund des Drainzuleitungswiderstandes und des damit verbundenen Spannungsabfalles über den Matrixspalten liegt an den Pixeln eine mit den Spalten stetig abnehmende effektive Drain-Source-Spannung an. Der Zustand, bei dem die Drain-Source-Spannung so groß wird, daß der Clearpuls die negative Barriere unter der Drain nicht mehr oder schlechter durchbrechen kann, wird daher für Pixel mit kleinerem Zeilenindex eher erreicht.

Weiterhin fällt auf, daß die beiden äußeren Pixel der Zeilen, in denen die Cleareffizienz mit steigender Drain-Source-Spannung nachläßt, eine deutlich bessere Cleareffizienz aufweisen als die restlichen Pixel der Zeile. Wie in Kapitel 3.5.3 schon erwähnt, erfolgt die Kontaktierung der hier untersuchten 12 mittleren Drainspalten am oberen Matrixrand, wohingegen die 4 äußeren Randspalten am unteren Matrixrand kontaktiert werden. Dadurch liegt in den Randspalten für Pixel mit kleinem Zeilenindex eine kleinere effektive Drain-Source-Spannung an. Es kann vermutet werden, daß durch diese niedrige Drain-Source-Spannung das Gebiet unter der Drain nicht vollständig verarmt ist, so daß sich dort eine Elektronenakkumulationsschicht ausbildet, die den Clearkontakt des Pixels mit den Randgebieten der Nachbarpixel leitend verbindet. Im Falle eines Clearpulses liegt damit die Clearspannung nicht nur am punktförmigen Clearkontakt des Nachbarpixels an, sondern auch über die leitende Elektronenschicht am gesamten Randbereich dieses Pixels. Unter Umständen kann dieser großflächige Clearkontakt durch das Nachbarpixel die Abnahme der Cleareffizienz durch die steigende Drain-Source-Spannung kompensieren. Dies scheint nicht generell einen zusätzlichen Clearbeitrag zu erzeugen, sondern nur aufzutreten, wenn die Cleareffizienz des punktförmigen Clearkontaktes des eigenen Pixels stark nachläßt. Die Vermutung des zusätzlichen Clearbeitrages der Randspalten läßt sich durch einen Vergleich von Zeile 6 für $V_{\mathrm{DS}} = \text{-}4{,}4\,\mathrm{V}$ mit Zeile 8 für $V_{\mathrm{DS}} = \text{-}4{,}6\,\mathrm{V}$ aus Abbildung 4.6 unterstützen. In beiden Zeilen liegt eine etwa gleiche Cleareffizienz vor. Da sich der Effekt der gegensätzlichen Drainzuleitung in der Nähe der Matrixmitte aufhebt, liegt für Zeile 6 ($V_{\mathrm{DS}} = \text{-}4{,}4\,\mathrm{V}$) ein wesentlicher Unterschied in der Cleareffizienz zwischen den äußeren und den restlichen Pixeln der Zeile vor, wohingegen der Effekt für Zeile 8 ($V_{\mathrm{DS}} = \text{-}4{,}6\,\mathrm{V}$) verschwindet.

Um die Abhängigkeit der Cleareffizienz von der Drain-Source-Spannung näher zu untersuchen, wurde in Abbildung 4.7 die Cleareffizienz für ein Pixel (Pixel 6/8) in Abhängig-

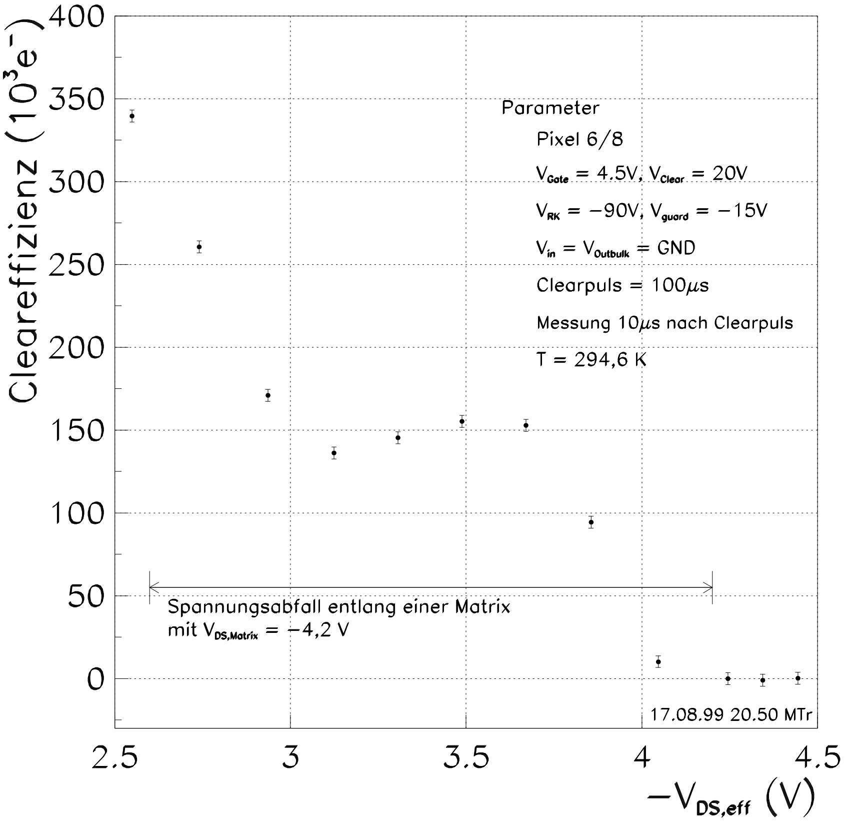

Abbildung 4.7: Abhängigkeit der Cleareffizienz von der effektiv am Pixel anliegenden Drain-Source-Spannung $V_{\mathrm{DS,eff}}$ für Pixel 6/8, Matrix F6.

keit von der am Pixel anliegenden effektiven Drain-Source-Spannung aufgetragen. Die effektive Drain-Source-Spannung des Pixels wurde über den Spannungsabfall entlang der Drainzuleitung aus der an der Matrix anliegenden Drain-Source-Spannung bestimmt. Zunächst nimmt die Cleareffizienz bis ungefähr $V_{\mathrm{DS,eff}} = \text{-}3{,}1\,\mathrm{V}$ mit steigender Drain-Source-Spannung rapide ab. Bis zu einer Drain-Source-Spannung von $V_{\mathrm{DS,eff}} = \text{-}3{,}7\,\mathrm{V}$ ist eine leichte Zunahme der Cleareffizienz zu beobachten. Dieser Teilbereich der effektiven Drain-Source-Spannung, in dem die Cleareffizienz nahezu konstant ist, entspricht dem Spannungsbereich, der an den Pixeln des Matrixausschnittes (8 Zeilen) aus Abbildung 4.5 für $V_{\mathrm{DS}} = \text{-}4\,\mathrm{V}$ anliegt, in der ein homogenes Clear über die Matrix gezeigt wird. Durch die starke Abhängigkeit der Cleareffizienz von der effektiven Drain-Source-Spannung außerhalb dieses Teilstückes folgt eine große Inhomogenität des Clearverhaltens für den Betrieb einer gesamten Matrix. Eine Diskussion der Inhomogenität des Clearverhaltens erfolgt am Ende dieses Abschnittes. Nach Abbildung 4.7 beträgt die Cleareffizienz bei einer effektiven Drain-Source-Spannung von $V_{\mathrm{DS,eff}} = \text{-}4{,}2\,\mathrm{V}$ nur noch $(0{,}05 \pm 3{,}6) \cdot 10^3\,\mathrm{e}^-$. Wird eine mittlere Energie von $\bar{E} = 3{,}61\,\mathrm{eV}$ für die Erzeugung eines Elektron-Loch-Paares im Silizium bei Raumtemperatur angenommen [40], so ergibt dies eine maximale Anzahl von 4986 Elektron-Loch-Paaren, die ein Elektron, das von einer Tritiumquelle ($E_{\max} = 18\,\mathrm{keV}$) emittiert wurde, im Detektor erzeugen kann. Der Puls-

Clear-Mechanismus ist somit ab einer Drain-Source-Spannung von $V_{\mathrm{DS}} =$ -4,2 V bei einer Rückkontaktspannung von $V_{\mathrm{RK}} =$ -90 V nicht mehr in der Lage, ein maximales Tritiumsignal aus dem internen Gate des Pixels zu entfernen. Um eine ausreichende Cleareffizienz zu garantieren, muß die für die Matrix gewählte Drain-Source-Spannung unter $V_{\mathrm{DS,Matrix}} =$ -4,2 V liegen. Mit der Forderung an die minimale Drain-Source-Spannung für den Betrieb der kompletten Matrix im Sättigungsbereich aus Kapitel 3.5.1 ergibt sich der Arbeitsbereich der Drain-Source-Spannung für die Matrix zu:

$$4\,\mathrm{V} \leq -\mathrm{V}_{\mathrm{DS,Matrix}} < 4,2\,\mathrm{V} \;\; (\text{für } V_{\mathrm{RK}} = \text{-}90\,\mathrm{V}).$$

Eine weiterführende Erklärung des Kurvenverlaufes aus Abbildung 4.7 ist auf der Grundlage der durchgeführten Untersuchungen nicht möglich, da für eine detaillierte Klärung des Einflusses der Drain-Source-Spannung auf die Cleareffizienz eine dreidimensionale Simulation des Clearvorganges in Abhängigkeit der Parameter notwendig ist. Ein solches Simulationsprogramm stand im Rahmen dieser Arbeit nicht zur Verfügung.

Im Folgenden soll die Abhängigkeit der Cleareffizienz von der Clearspannung und Cleardauer bei konstanter Drain-Source- und Rückkontaktspannung untersucht werden. Hierzu wird in Anlehnung an die vorherigen Ergebnisse $V_{\mathrm{DS}} =$ -4 V und $V_{\mathrm{RK}} =$ -90 V gewählt. In Abbildung 4.8 ist die Cleareffizienz für Pixel 6/8 gegen die Cleardauer für verschiedene Clearspannungen aufgetragen. Bei dieser Meßreihe wurde nur ein Pixel untersucht, so daß die Meßwerte direkt am Ausgang der OPAMP-Box mit einem Digitaloszilloskop

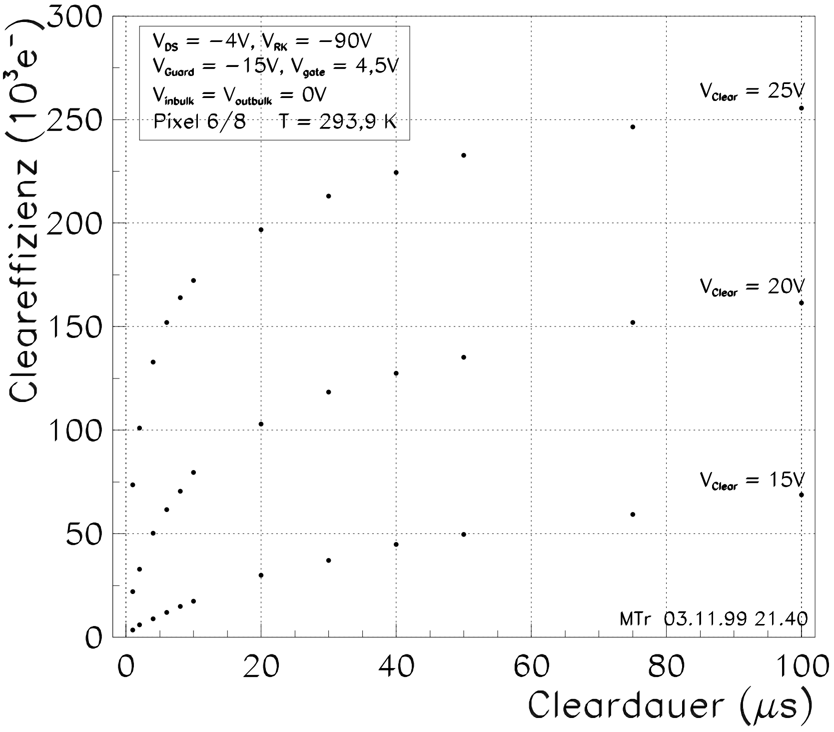

Abbildung 4.8: Abhängigkeit der Cleareffizienz von der Cleardauer mit $V_{\mathrm{Clear}} =$ 15,20,25 V für Pixel 6/8, Matrix F6.

abgelesen und nicht mit dem ADC des CAMRAD-Systems digitalisiert wurden. Der auftretende Meßfehler ist hierbei kleiner als die verwendeten Symbole. Die Wahl der drei Clearspannungen hat folgende Bedeutung. Die maximale mögliche Clearspannung, die durch den Steuerbaustein Switcher geschaltet werden kann, ist durch dessen maximal zulässige Betriebsspannung $V_{\mathrm{DDA}} = 25\,\mathrm{V}$ gegeben. Bei dem CAMRAD-System wird eine Clearspannung von $V_{\mathrm{Clear}} = 20\,\mathrm{V}$ verwendet. Die bei dem DEPFET-Bioscope maximal mögliche Clearspannung beträgt $V_{\mathrm{Clear}} = 15\,\mathrm{V}$.

Abbildung 4.8 bestätigt die Vermutung aus Kapitel 4.1, wonach eine größere Clearspannung eine verbesserte Cleareffizienz zur Folge hat. Ebenfalls kann eine Abnahme der Cleareffizienz durch eine kürzere Cleardauer bestätigt werden. Die gesamte Cleareffizienz nimmt zwar mit kürzerer Cleardauer ab, die Cleareffizienz pro Cleardauer steigt hingegen für kürzere Cleardauern an, wie Abbildung 4.9 zeigt. Dies ist nachvollziehbar,

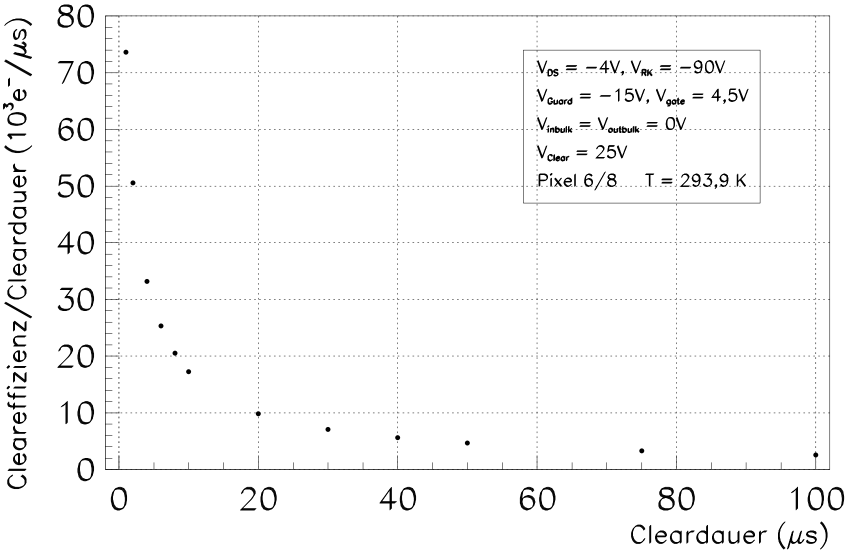

Abbildung 4.9: Abhängigkeit der Cleareffizienz pro Cleardauer von der Cleardauer mit $V_{\mathrm{Clear}} = 20\,\mathrm{V}$ für Pixel 6/8, Matrix F6.

da die Cleareffizienz nicht allein von dem Potential am Clearkontakt, sondern von der Potentialdifferenz zwischen dem Clearkontakt und dem internen Gate abhängt. Je mehr Elektronen sich im internen Gate befinden, um so negativer wird dessen Potential und um so größer wird die Potentialdifferenz zwischen dem Clearkontakt und dem internen Gate bei gleichbleibender Clearspannung. Sinkt infolge eines Clearprozesses die Anzahl der Elektronen im internen Gate kontinuierlich, so verringert sich durch die stetige Abnahme der Potentialdifferenz die Cleareffizienz während des Clearvorganges. Dies wirkt sich um so stärker aus, je länger der Clearvorgang andauert. Die Cleareffizienz hängt somit auch von dem Füllzustand des internen Gates ab. Aus diesem Grund wurde bei den Clearmessungen vor dem Clearpuls eine ausreichend lange Zeit gewartet, so daß das interne Gate durch den Leckstrom der Rückkontaktdiode (Kapitel 5.2) mit Elektronen vollständig gefüllt war. Damit wurde vor jedem Meßzyklus ein definierter Ausgangszustand geschaffen, um die Clearmessungen miteinander vergleichen zu können.

In diesem Abschnitt konnte die Abhängigkeit der Cleareffizienz von den in Kapitel 4.1 in Betracht gezogenen Betriebsparametern gezeigt werden. Gerade die Abhängigkeit der Cleareffizienz von der Drain-Source-Spannung führt in Verbindung mit dem Drainzuleitungswiderstand zu einem stark inhomogenen Clearverhalten in der Matrix. Des weiteren engt die Tatsache, daß der Pulsed-Clear-Mechanismus nur bis zu einer gewissen Drain-Source-Spannung möglich ist, den Arbeitsbereich der Matrix stark ein. Es sollte daher gegebenenfalls über eine alternative Clearmöglichkeit nachgedacht werden. Eine Alternative wäre es, die Halbleiterschichten externes Gate, Transistorkanal und internes Gate als n^+pn-Löschstruktur auszunutzen. Die Elektronen werden dabei durch einen hohen positiven Spannungspuls am externen Gate über einen sogenannten Punch-Through-Effekt aus dem internen Gate entfernt. Eine ausführliche Behandlung des Punch-Through-Mechanismus erfolgt in [21]. Diese Art des Clearvorganges sollte unabhängig von der verwendeten Rückkontakt- und Drain-Source-Spannung sein.

Die Homogenität des untersuchten Pulsed-Clear-Mechanismus kann durch die in Kapitel 3.5.1 vorgeschlagene Verwendung einer Aluminiumbahn als Drainzuleitung verbessert werden. Durch die Verwendung einer Aluminiumzuleitung kann eine homogene Drain-Source-Spannung an den Transistoren der Matrix erreicht werden, was zu einer homogenen Cleareffizienz führt. Die Obergrenze der Drain-Source-Spannung für eine ausreichende Cleareffizienz von $-V_{\mathrm{DS,Matrix}} < 4,2\,\mathrm{V}$ bei $V_{\mathrm{RK}} = \text{-}90\,\mathrm{V}$ bleibt trotz einer Aluminiumzuleitung weiterhin bestehen.

4.2 ^{90}Sr-Radiogramm eines Bleiabsorbers

In diesem Abschnitt soll mittels eines Radiogramms die zweidimensionale Ortsauflösung des Detektors gezeigt werden. Als radioaktive Quelle wird hierfür ^{90}Sr (Strontium-90) verwendet. Bei ^{90}Sr sowie dessen Zerfallsprodukt ^{90}Y handelt es sich um reine β^--Strahler. Bei einem β^--Zerfall wird ein Neutron des Kernes unter Emission eines Elektrons und eines Antineutrinos in ein Proton umgewandelt:

$$\mathrm{n} \rightarrow \mathrm{p}^+ + \mathrm{e}^- + \bar{\nu}_{\mathrm{e}^-}$$

Da die kinetische Energie des Antineutrinos einen zusätzlichen Freiheitsgrad im Vergleich zu einem Zweikörperzerfall darstellt, ist das Energiespektrum der emittierten Elektronen kontinuierlich. Die Endpunktsenergie des Spektrums beträgt bei ^{90}Sr $E_{\mathrm{max}} = 2{,}3\,\mathrm{MeV}$ [7]. Die Daten der verwendeten Quelle können Tabelle 4.1 entnommen werden. Die Aktivität der Quelle zum Zeitpunkt der Verwendung wurde über das radioaktive Zerfallsgesetz aus der Aktivität der Quelle zum Zeitpunkt der Anschaffung bestimmt. Zur Berechnung der Aktivität pro Pixel wurde eine räumlich isotrope Emission der Strahlung sowie ein Abstand zwischen Quelle und Detektor von 2 cm und eine Pixelgröße von $(60\,\mathrm{x}\,60)\,\mu\mathrm{m}^2$ angenommen.

Die Quelle wird so positioniert, daß die emittierte Strahlung durch die Rückseite in den Detektor eindringt. Mit einem Bleiabsorber der Dicke $\mathrm{d} = (1,2 \pm 0,1)$ mm wird die sensitive Fläche des Detektors bis auf den Bereich einer Ecke abgedeckt. Um Kurzschlüsse auf

Halbwertszeit $t_{1/2}$	28,7 a
Endpunktsenergie $E_{\max}$	2,3 MeV
Aktivität A (03/1980)	37 MBeq
Aktivität A^* (07/1999)	23 MBeq
Aktivität pro Pixel (07/99)	16,6 Beq

Tabelle 4.1: Daten der verwendeten ^{90}Sr-Quelle.

der Detektoroberfläche durch den Bleiabsorber zu vermeiden, wird als Isolationsschicht eine 75 μm dicke Kaptonfolie verwendet. Die maximale Bahnlänge von Elektronen der Energie E $\approx$ 2 MeV in Blei beträgt $R_{\mathrm{CSDA}} = 1{,}43$ mm [23]. Die mittlere Reichweite bei der die Intensität der Strahlung auf die Hälfte der ursprünglichen Intensität gesunken ist beträgt $E_{\mathrm{m}} = 0{,}28$ mm [24], so daß davon ausgegangen werden kann, daß ein erheblich kleinerer Anteil der Strahlung den verdeckten Teil des Detektors erreicht als den offenen.

Bei der Auslese der Matrix wird für jedes Pixel der Transistorstrom zweimal gemessen, einmal direkt nach dem Clearpuls und ein zweites Mal nach einer festen Zeitdauer $t = 8$ ms nach dem Clearpuls. Die Stromdifferenz der beiden Messungen ist proportional zu der in dieser Zeitdauer im internen Gate gesammelten Ladungsmenge. Die Wahrscheinlichkeit, daß ein Pixel während dieser sensitiven Zeit von einem ionisierenden Teilchen der ^{90}Sr-Quelle getroffen wird, beträgt nach der errechneten Aktivität pro Pixel aus Tabelle 4.1 13 %. Die einmalige Auslese dieser Stromdifferenzen für alle Pixel der Matrix wird als Bildnahme, die Meßdaten selber werden als Bild bezeichnet. Bei der Datennahme wird nicht der Transistorstrom des Pixels direkt, sondern die entsprechende Ausgangsspannung an dem Ausgang der Stromspannungswandler der OPAMP-Box gemessen. Da die Ausgangsspannung proportional zu dem Transistorstrom ist, ist auch die ermittelte Signaldifferenz in der Ausgangsspannung proportional zu der in dem internen Gate gesammelten Ladungsmenge. Auch ohne Teilchendurchgang wird das interne Gate des Pixels durch thermisch generierte Ladungsträger in der Verarmungszone gefüllt. Im Rahmen statistischer Fluktuationen ist die dadurch entstehende Signaldifferenz konstant. Wird ein Matrixpixel von einem ionisierenden Teilchen getroffen, so führt dies zu einer Erhöhung der Signaldifferenz aufgrund der zusätzlich erzeugten Ladungsträger. Durch die Wahl einer geeigneten Schwelle für die Signaldifferenz kann entschieden werden, ob ein Matrixpixel getroffen wurde. Abbildung 4.10 zeigt die Verteilung der ermittelten Signaldifferenzen für ein nicht durch den Bleiabsorber abgedecktes Pixel, Pixel 5/4. Die Matrix wurde 11000mal ausgelesen. Die Dauer der Datennahme betrug 80 min. Tabelle 4.2 können die Betriebsparameter der Matrix für die Aufnahme entnommen werden. Es wurde eine Drain-Source-Spannung gewählt, die unterhalb des in Kapitel 4.1.2 bestimmten Arbeitsbereiches liegt. Da aufgrund der begrenzten Anzahl an Switcherkanälen die letzten vier Zeilen der Matrix nicht ausgelesen werden, liegt der untersuchte Matrixausschnitt trotzdem im geforderten Sättigungsbereich.

Die Verteilung aus Abbildung 4.10 zeigt hauptsächlich die statistische Verteilung der Signaldifferenzen aufgrund der thermisch generierten Ladungsträger, die durch die Tref-

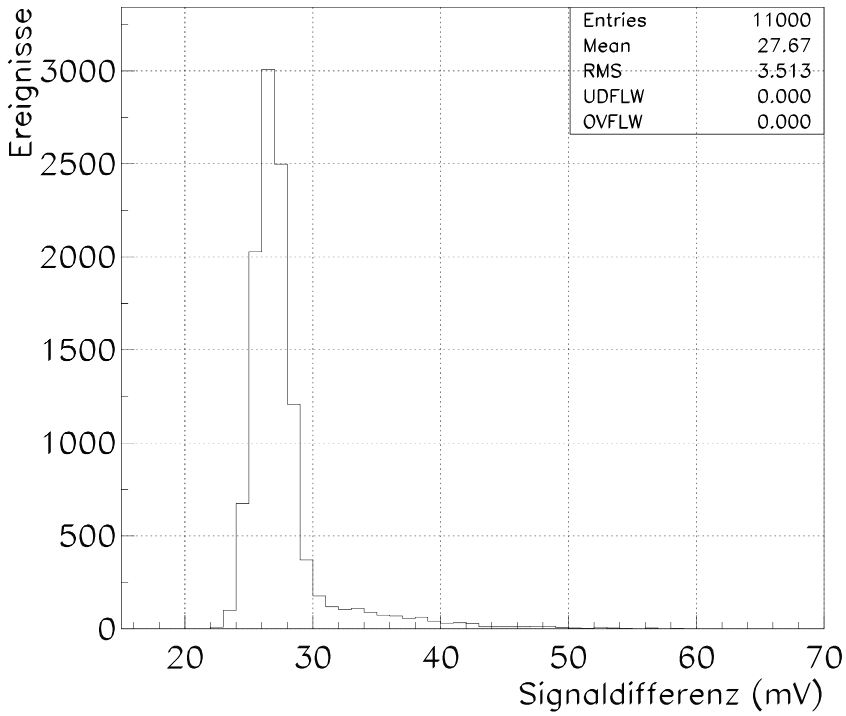

Abbildung 4.10: Verteilung der Signaldifferenzen für Pixel 5/4, Matrix F6 aufgrund von thermisch generierten Ladungsträgern in der Verarmungszone und Trefferereignisse der ionisierenden Strahlung.

ferereignisse der ionisierenden Strahlung für höhere Signaldifferenzen angereichert ist.

Zur Rekonstruktion der Trefferanzahl in jedem Pixel wird ausgenutzt, daß der Großteil der genommenen Daten ohne Trefferereignis ist. Diese trefferlosen Daten können verwendet werden, um den Basisanteil der thermisch generierten Ladungsträger zu bestimmen. Da dieser Anteil während der langen Datennahmezeit durch niederfrequente Störeinflüsse schwanken kann, muß die Ermittlung des Basisanteils in regelmäßigen Zeitabstände erfolgen. Aus diesem Grund wird die gesamte Datenmenge in Pakete unterteilt und der Basisanteil für jedes Paket bestimmt. Es wurden jeweils 250 Bilder zu einem Paket zusammengefaßt. Die Signaldifferenzen der einzelnen Pakete werden in Histogramme mit einer Kanalbreite von 1 mV gefüllt. Um den Einfluß der Treffer zu beseitigen, werden die Inhalte derjenigen Kanäle gelöscht, die unter einer bestimmten Ereignisschwelle liegen. Es wurde eine Schwelle von 10 Ereignissen gewählt. An die verbleibende Verteilung wird mit dem Programmpaket Minuit [15] eine Gaußverteilung ($\chi^2/\mathrm{ndf} = 0{,}5..1{,}2$) angepaßt. Der Mittelwert der Gaußverteilung entspricht dem gemittelten Basisanteil für die Bilder des entsprechenden Paketes. Um einen Basisanteil für jedes Bild zu erhalten, werden die Ergebnisse der Pakete linear interpoliert. Damit ist für jedes Bild der Basisanteil an thermisch generierten Ladungsträgern bestimmt. Ein Ereignis wird als Treffer gewertet, wenn die entsprechende Signaldifferenz des Bildes größer ist als die Summe aus dem ermittelten Basisanteil und einer Schwelle. Die Schwelle wurde mit einem Oszilloskop in einer unabhängigen Messung aus der Hälfte der Rauschbreite des Spannungssignals

Parameter	Wert
Drain-Source-Spannung V_{DS}	-3,9 V
Gatespannung zum Ausschalten einer Zeile V_{gate}	4,5 V
Rückkontaktspannung V_{RK}	-94 V
Substratpotential $V_{\mathrm{inbulk}} = V_{\mathrm{outbulk}}$	0 V
Guardringpotential V_{Guard}	-15 V
Clearpulsspannung V_{Clear}	20 V
Clearpulslänge t_{Clear}	100 μs

Tabelle 4.2: Betriebsparameter der Matrix für das Radiogramm eines Bleiabsorbers.

bestimmt. Es wurde eine Schwelle von 3 mV verwendet. In Abbildung 4.11 sind die gemessenen Signaldifferenzen gegen den Bildindex für Pixel 5/4 in Grün aufgetragen. Die ermittelten Basiswerte mit der Rauschbreite sind in Rot dargestellt.

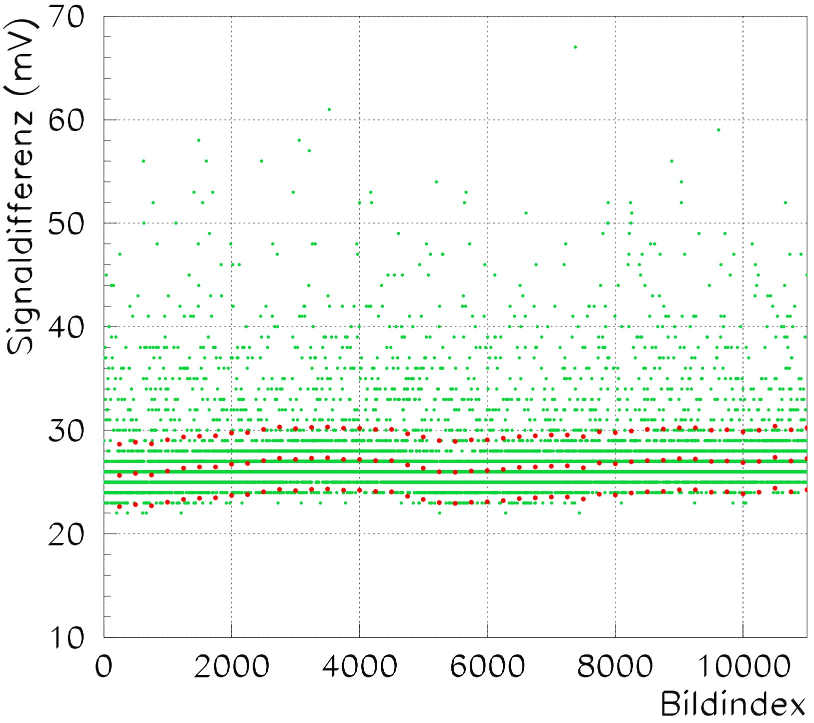

Abbildung 4.11: Ermittlung des Basisanteils an thermisch generierten Ladungsträgern (rot) aus den gemessenen Signaldifferenzen (grün) für Pixel 5/4, Matrix F6.

Abbildung 4.13 zeigt die ermittelten Treffer für die einzelnen Pixel der Matrix für das am Anfang dieses Abschnittes beschriebene Radiogramm. Verglichen mit dem freigelassenen Teil des Detektors, sind in dem abgedeckten Teil deutlich weniger Treffer ermittelt worden. Die Abgrenzung zwischen abgedecktem und freigelassenem Bereich ist nicht scharf. Dies liegt daran, daß die maximale absorbierende Wirkung des Bleis nur für

Teilchen auftritt, die an der oberen Fläche des Absorbers in diesen eindringen (siehe Abbildung 4.12). Fällt ein ionisierendes Teilchen seitlich in den Bleiabsorber ein, verkürzt sich die im Material zurückgelegte Weglänge. Je nach dem Eintrittsort des ionisierenden Teilchens wirkt das Material unterschiedlich absorbierend, so daß im Randbereich des Absorbers mit einer erhöhten Trefferzahl zu rechnen ist. In dem oberen und linken Randbereich der Matrix tritt dieser Effekt nicht auf, da der Bleiabsorber weit über den sensitiven Teil der Matrix hinausging.

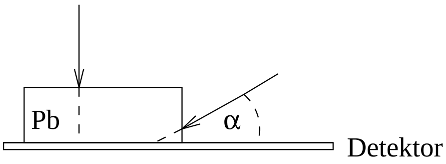

Abbildung 4.12: Verschiedene Strahlengänge durch den Bleiabsorber.

Die Streuung der Treffer in dem freigelassenen Bereich der Matrix[1] ist größer als die im Rahmen der Statistik erwarteten Streuung $\sigma_{\text{Treffer}} = \sqrt{\text{Anzahl der Treffer}}$. Die erwartete Streuung beträgt $\sigma_{\text{Treffer}} = 34$, die Quadratwurzel aus der Varianz der Treffer für die freigelassenen Pixel der Matrix beträgt 80. Diese Streuung, die über die statistisch erwartete hinausgeht, ist unter Berücksichtigung des in Kapitel 2.8 beschriebenen leichten Übersprechens zwischen den einzelnen ADC-Kanälen verständlich. Ein Treffer in einem Matrixpixel und der damit verbundenen Spannungsänderung an dem entsprechenden ADC-Kanal kann zu einer leichten Spannungsänderung an den anderen Kanälen des ADCs führen. Diese Spannungsänderung kann nach dem beschriebenen Algorithmus zu einer Trefferwertung führen, obwohl das entsprechende Matrixpixel gar nicht von einem ionisierenden Teilchen getroffen wurde. Dies bestätigt auch Abbildung 4.11, bei der einige Signaldifferenzen signifikant unterhalb des bestimmten Basisanteils liegen.

---

[1] Es werden Pixel 5/7, 5/6, 5/5, 5/4, 5/3, 6/5, 6/4, 6/3, 7/3 als freigelassen angenommen.

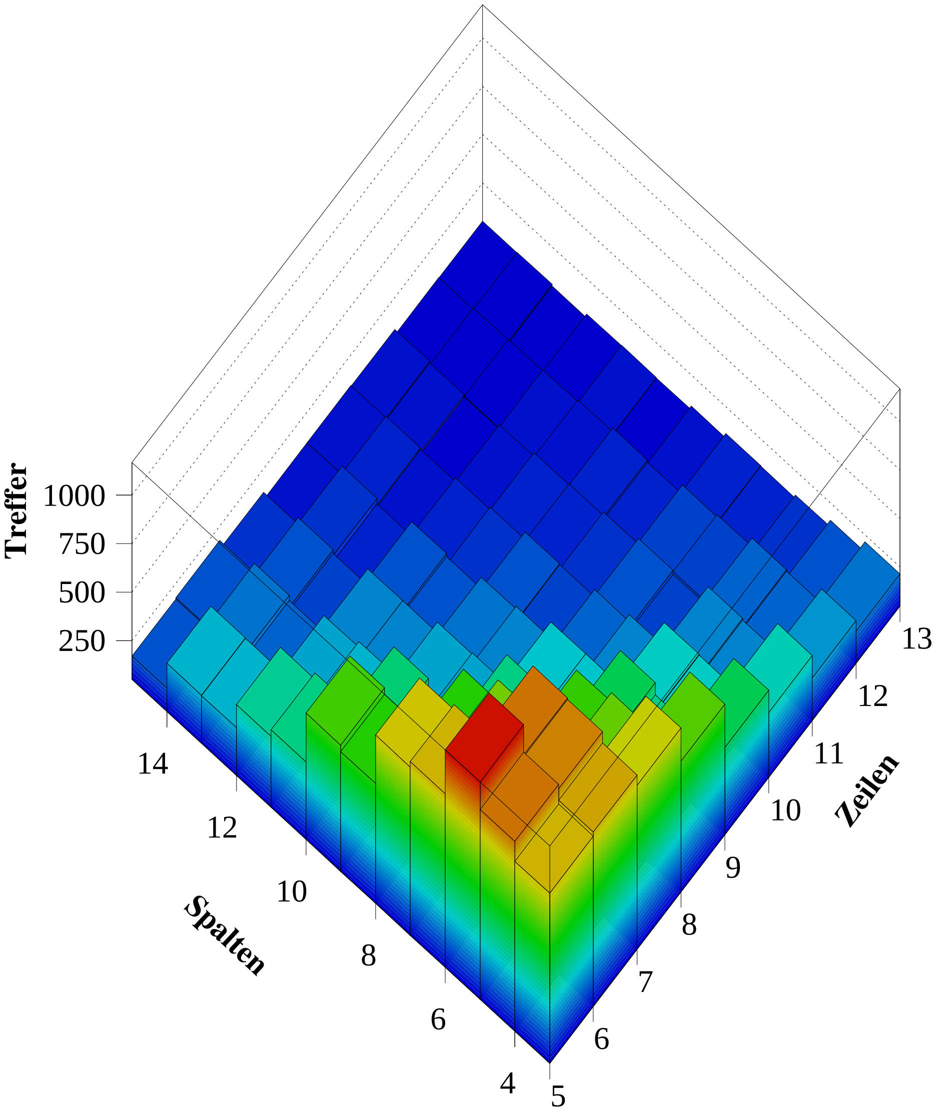

Abbildung 4.13: ^{90}Sr-Radiogramm eines Bleiabsorbers, der einen Teil des Detektors verdeckt.

5 Untersuchung der in Dortmund produzierten DEPFET-Strukturen

Da an der Universität Dortmund am Lehrstuhl für Bauelemente der Elektrotechnik, Prof. Goser, eine Standard-CMOS-Prozeßlinie (CMOS: **C**omplementary **M**etal **O**xide **S**emiconductor) zur Herstellung von Halbleiterbauelementen zur Verfügung steht, wurde ein Versuch unternommen, dort DEPFET-Strukturen herzustellen[1]. In diesem Kapitel werden Untersuchungen an diesen Strukturen vorgestellt.

5.1 Beschreibung der Struktur

Das Layout der Teststruktur ist in Abbildung 5.1 dargestellt und beinhaltet folgende Komponenten:

1. 6 DEPFET-Bildzellen mit unterschiedlichen Transistorgatelängen:
    - Jeweils 2 Transistoren mit 0,8 μm, 3 μm und 5 μm Gatelänge.
2. 8x16 Pixel DEPFET-Matrix, bestehend aus DEPFET-Bildzellen mit 5 μm Gatelänge.
3. 3 Diodenstrukturen:
    - 2 ringförmige Dioden auf der Vorderseite:
        - PPDPN-N (Diode (p^+ des p-Kanals) - Substrat).
        - PPDPN-NDPNH (Diode (p^+ des p-Kanals) - Substrat).
    - 1 quadratische Diode auf der Rückseite:
        - (Diode (p^+ des Rückkontaktes) - Substrat).
4. Teststreifen für die verschiedenen Implantationen (26 μm und 106 μm Streifenbreite):
    - PDPN: p - Kanalimplantation.

---

[1] In Zusammenarbeit mit Dr. Ulrich Hilleringmann.

5.2 Rückseitenleckstrom

Wie in Kapitel 4.1.1 beschrieben, muß das Substrat des DEPFET-Detektors durch Anlegen einer Rückkontaktspannung vollständig verarmt werden, damit der Detektor sensitiv für ionisierende Strahlung wird. Aufgrund von thermisch generierten Ladungsträgern im verarmten Bereich fließt ein Strom, im Folgenden Rückseitenleckstrom genannt, durch die in Sperrrichtung betriebene Diode Substrat-Rückseitenimplantation. Beim Betrieb des Detektors ist es erstrebenswert, diesen Leckstrom so gering wie möglich zu halten. Zum einen kann ein zu großer Leckstrom dazu führen, daß das Fassungsvermögen des internen Gates allein durch den Leckstrom während der Ausleseperiode der Matrix erschöpft wird, so daß der Detektor nicht mehr sensitiv für weitere, durch Ionisation erzeugte Ladungsträger ist. Zum anderen trägt der Rückseitenleckstrom als zusäzliche Rauschkomponente zum Detektorrauschen bei [1].

Abbildung 5.2 zeigt den Meßaufbau, mit dem der Leckstrom der $(1240\,\mathrm{x}\,1240)\,\mu\mathrm{m}^2$ großen Diode auf der Rückseite in Abhängigkeit der angelegten Rückkontaktspannung gemessen wurde. Das Ergebnis der Messung ist in Abbildung 5.3 dargestellt, wobei der Guardring, der die Diodenstruktur umgibt, einmal mit der Erde verbunden und einmal gar nicht kontaktiert wurde. Die Meßfehler sind kleiner als die verwendeten Symbole.

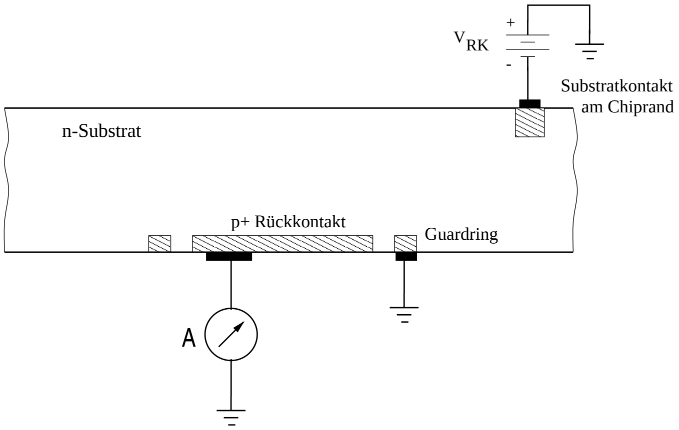

Abbildung 5.2: Meßaufbau zur Bestimmung des Rückseitenleckstromes.

Die Kennlinien zeigen keinen Durchbruch für den untersuchten Spannungsbereich von $V_{\mathrm{RK}} = 0\,\mathrm{V}$ bis $V_{\mathrm{RK}} = \text{-}150\,\mathrm{V}$. Der Leckstrom ist ohne kontaktiertem Guardring durchweg höher als mit geerdetem Guardring, da bei kontaktiertem Guardring die Ladungsträger, die außerhalb des Bereichs der eigentlichen Diodenfläche generiert werden, unberücksichtigt in den Guardring abfließen können. Die Kennlinie mit kontaktiertem Guardring entspricht somit den reinen Volumengenerationsstrom des verarmten Substrats.

Mit einer Diodenfläche $A = 1{,}54\,\mathrm{mm}^2$ ergibt sich ein Volumenleckstrom von:

$$I_{\mathrm{Leck}} = \; 390\,\mathrm{nA/cm}^2$$

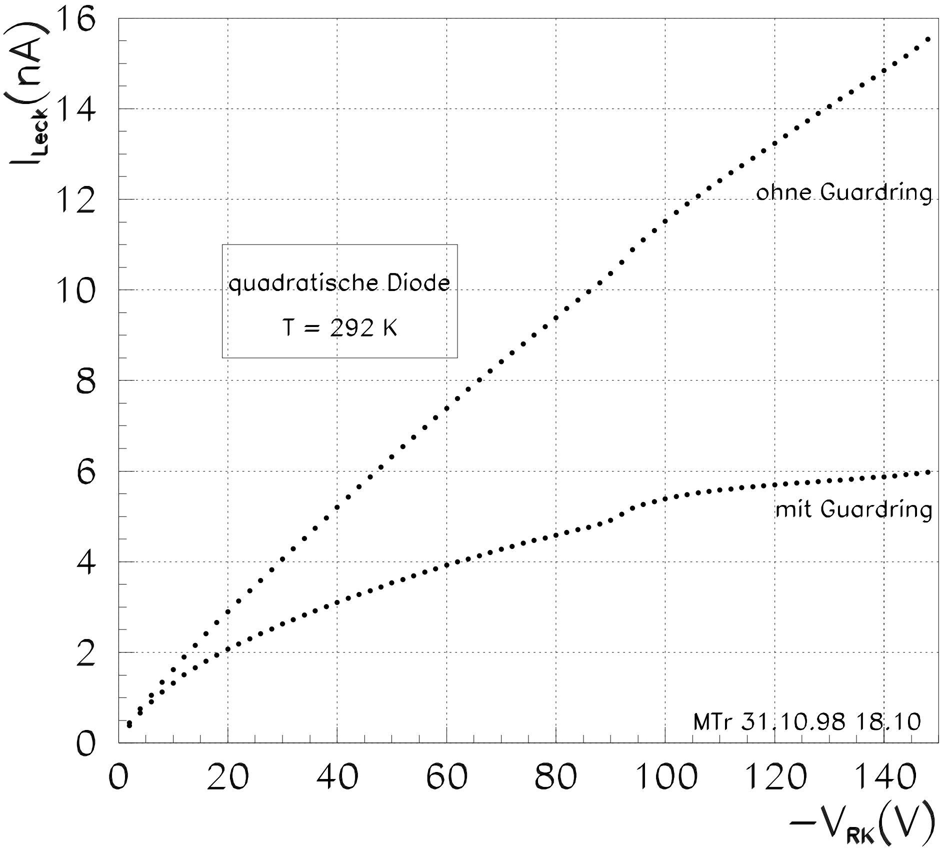

Abbildung 5.3: Leckstrom der quadratischen Rückseitendiode Wafer D431/6, Chip 6/7 mit und ohne kontaktiertem Guardring.

bei einer Rückkontaktspannung von $V_{\mathrm{RK}} =$ -150 V (homogene Verteilung des Leckstromes über die Diodenfläche vorausgesetzt). Die Anzahl der Elektronen n, die während einer Auslesezeit t durch den Leckstrom I_{Leck} in das interne Gate fließen, entspricht:

$$n = \frac{I_{\mathrm{Leck}} \cdot t}{q} . \tag{5.1}$$

q: Elementarladung.

Wird eine Zeitspanne von $t = 1\,\mathrm{ms}$ als Auslesezeit für eine gesamte Matrix angenommen, so ergibt sich nach Gleichung (5.1) eine Ladungsträgeranzahl von ca. 65000 e^-, die während der Auslesezeit durch den Leckstrom in das interne Gate jedes Pixels der Matrix fließt. Dabei wurde eine Pixelgrösse von $(50 \mathrm{x} 50)\,\mu\mathrm{m}^2$ angenommen. Durch die statistische Fluktuation des Leckstromes, beschrieben durch eine Poissonstatistik, folgt für den Anteil des Detektorrauschens durch den Rückseitenleckstrom [1]:

$$ENC_{\mathrm{Rück}} = \sqrt{\frac{I_{\mathrm{Leck}} \cdot t}{q}}. \tag{5.2}$$

Dies ergibt einen Rauschanteil von $ENC_{\mathrm{Rück}} = 255\,\mathrm{e}^-$ aufgrund des ermittelten Rückseitenleckstromes.

Diese Messung wurde nicht nur für diese Struktur, sondern noch für 10 weitere wahllos herausgegriffene Strukturen desselben Wafers durchgeführt. Die Messungen zeigten, daß die Leckströme von 3 weiteren Strukturen[2] ebenfalls unter 400 nA bei $V_{\mathrm{RK}} = -150\,\mathrm{V}$ lagen, wohingegen die restlichen 7 Strukturen[3] Leckströme im μA-Bereich aufwiesen. Da die oben angesprochene Prozeßlinie nicht für die Handhabung doppelseitiger Strukturen ausgelegt ist, kann es bei der Produktion durchaus zu vereinzelten Kratzern auf der Waferrückseite gekommen sein. Diese Beschädigungen des Oberflächenoxids wirken als zusätzliche Generationszentren und können dazu führen, daß der Leckstrom lokal stark variiert.

Um den Leckstrom der produzierten Strukturen qualitativ zu fassen, wurde der Rückseitenleckstrom an einer äquivalenten Teststruktur untersucht, die mit der Prozeßlinie am Halbleiterlabor des Max-Planck-Instituts in München hergestellt wurde. Die Messung ergab einen Leckstrom von $I_{\mathrm{Leck}} = 9\,\mathrm{nA/cm^2}$ bei $V_{\mathrm{RK}} = -150\,\mathrm{V}$ ($\mathrm{T} = 295\,\mathrm{K}$) [8]. Dies entspricht einer generierten Ladungsmenge von 1500 Elektronen pro Pixel während einer Auslesezeit von 1 ms, was zu einem Anteil des Detektorrauschens durch den Leckstrom von $ENC_{\mathrm{Rück}} = 39\,\mathrm{e}^-$ führt.

Verglichen mit der in München hergestellten Struktur weist die Dortmunder Struktur einen zirka 40mal so großen Leckstrom auf. Aus Abbildung 4.7 geht hervor, daß das Fassungsvermögen des internen Gates mindestens $340 \cdot 10^3\,\mathrm{e}^-$ beträgt, so daß selbst durch den höheren Leckstrom bei den Dortmunder Strukturen das Fassungsvermögen des internen Gates nicht durch die leckstrombedingte Ladungsträgererzeugung erschöpft wird. Unter dem Aspekt des Rückseitenleckstromes sind die in Dortmund produzierten DEPFET-Detektoren verwendbar, wobei durch den höheren Leckstrom mit einem erhöhten Detektorrauschen zu rechnen ist.

5.3 Einzeltransistoren mit 5 μm Gatelänge

Bei der Untersuchung der Transistoren mit einer Gatelänge von 5 μm auf der Teststruktur wurde festgestellt, daß weder Übertragungs- noch Ausgangskennlinien meßbar waren. Zwischen Source und Drain des Transistors kam kein Stromfluß zustande, obwohl die Gate-Source- sowie die Gate-Drain-Diode nach einem Funktionstest ein Diodenverhalten aufwiesen. Für dieses Verhalten des Transistors gibt es zwei mögliche Gründe:

1. Aufgrund falsch gewählter Parameter für die Implantation des externen bzw. des internen Gates kann die Kanaldotierung durch die angrenzenden Gateimplantationen vollständig kompensiert werden. In diesem Fall reicht die Gateimplantation durch den gesamten Kanal bis in das Substrat, und der Kanal ist unabhängig von den anliegenden Spannungen dauerhaft abgeschnürt.

2. Eine andere Möglichkeit zur Erklärung des Transistorverhaltens ist ein fehlender p-Kanal aufgrund einer zu schwachen oder zu flachen Kanalimplantation. Auch bei voll-

---

[2] Struktur 6/2, 8/7 und 10/4

[3] Struktur 6/3, 6/4, 6/5, 2/7, 8/3 3/8 und 4/8

ständig fehlendem p-Kanal können sowohl Gate und Drain, als auch Gate und Source ein Diodenverhalten zeigen, da der Kanal an den Kontaktstellen für Source und Drain mit stark p-dotierten Implantationen versehen wird, um eine sperrschichtfreie Kontaktierung der Aluminiumzuleitungen zu erreichen. Folglich bilden diese stark p-dotierten Implantationen auch ohne Kanal über das Substrat mit den Gateimplantationen Diodenstrukturen.

Um zu untersuchen, ob die Kanalimplantation ausreichend stark erfolgte, wurde das Stromspannungsverhalten des in Kapitel 5.1 beschriebenen PDPN-Teststreifens untersucht. Bei diesem Teststreifen handelt es sich um eine einfache Halbleiterschicht, die dieselben Implantationsparameter besitzt, wie der p-Kanal. Da es sich bei einer Halbleiterschicht um einen ohmschen Widerstand handelt, sollte der Teststreifen ein lineares Stromspannungsverhalten aufweisen, wie es Abbildung 5.4 anhand des NIMN-Teststreifens zeigt. Die Meßfehler sind kleiner als die verwendeten Symbole. Den Designparametern zufolge sollte der 26 μm breite PDPN-Teststreifen einen Widerstand von $R = 600\,\mathrm{k}\Omega$ [8] besitzen. Die Messung ergab selbst bei einer Potentialdifferenz von 5 V zwischen den Kontakten des Teststreifens nur einen Leckstrom von einigen nA. Es wurde somit gezeigt, daß die Kanalimplantation fehlt oder zu schwach ausgeprägt ist.

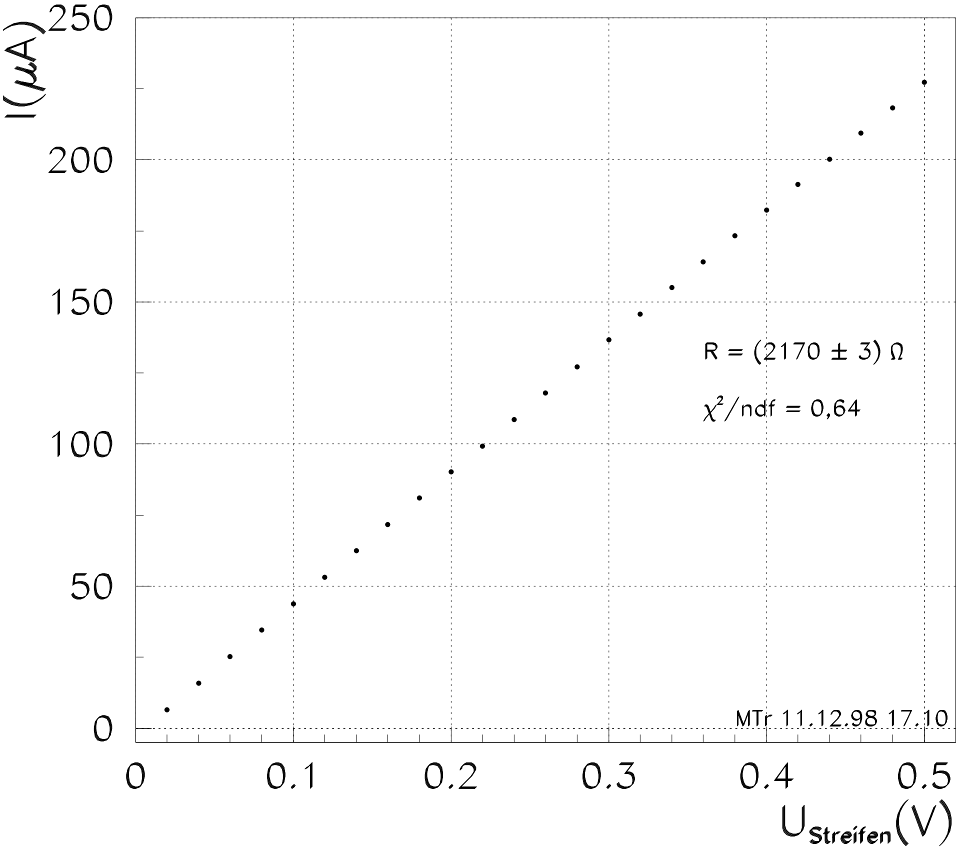

Abbildung 5.4: Stromspannungsverhalten des NIMN - Teststreifens (26 μm Breite) Wafer D431/6, Chip 6/7.

Die Ursache für die mißlungene Kanalimplantation bei diesem ersten Versuch liegt nach Ansicht der Betreiber der Prozeßlinie in einer unzureichenden Parametrisierung ihres Ionenimplanters für das spezielle Wafermaterial, das bei der Herstellung der Strukturen als Basismaterial verwendet wurde [42]. Eine Auflistung der Implantationsschritte sowie deren Parameter kann in Tabelle 5.1 eingesehen werden.

Schritt	Dotierstoff	Dotierung [cm^{-2}]	U_{Implant} [keV]	Transistorelement
1	Bor	$5 \cdot 10^{11}$	50	Kanal
2	Phosphor	$1 \cdot 10^{12}$	660	Substratverstärkung
3	Arsen	$1 \cdot 10^{15}$	60	Gate
4	Bor	$5 \cdot 10^{14}$	20	p+ Kontakte
5	Bor	$1 \cdot 10^{12}$	400	Clear
6	Phosphor	$7 \cdot 10^{11}$	660	deep-n
7	Bor	$5 \cdot 10^{14}$	30	Rückseite

Tabelle 5.1: Implantationschritte zur Herstellung der Dortmunder Teststruktur.

6 Ausblick DEPFET-Bioscope

In diesem Kapitel soll das DEPFET-Bioscope vorgestellt werden, das in Zusammenarbeit mit den Universitäten Bonn, Bochum und dem Halbleiterlabor des Max-Planck-Instituts in München aufgebaut wird. Das DEPFET-Bioscope soll als Autoradiographiesystem eingesetzt werden, mit dem die Echtzeituntersuchung an mit Tritium markierten Proben gelingen soll (Kapitel 1.4). Hierbei wird eine 64x64 Pixel große Pulsed-Clear-DEPFET-Matrix als Detektor verwendet.

Das Konzept und der Aufbau des DEPFET-Bioscopes ist in Abbildung 6.1 dargestellt [32]. Es besteht aus einem PC mit einer PCI-Karte, einer DDC-Karte (Digital DEPFET-Card), einer ADC-Karte, einer Platine, die die Spannungsversorgung der einzelnen Komponenten übernimmt (Power Supply Card) und einem Keramik-Hybrid [6].

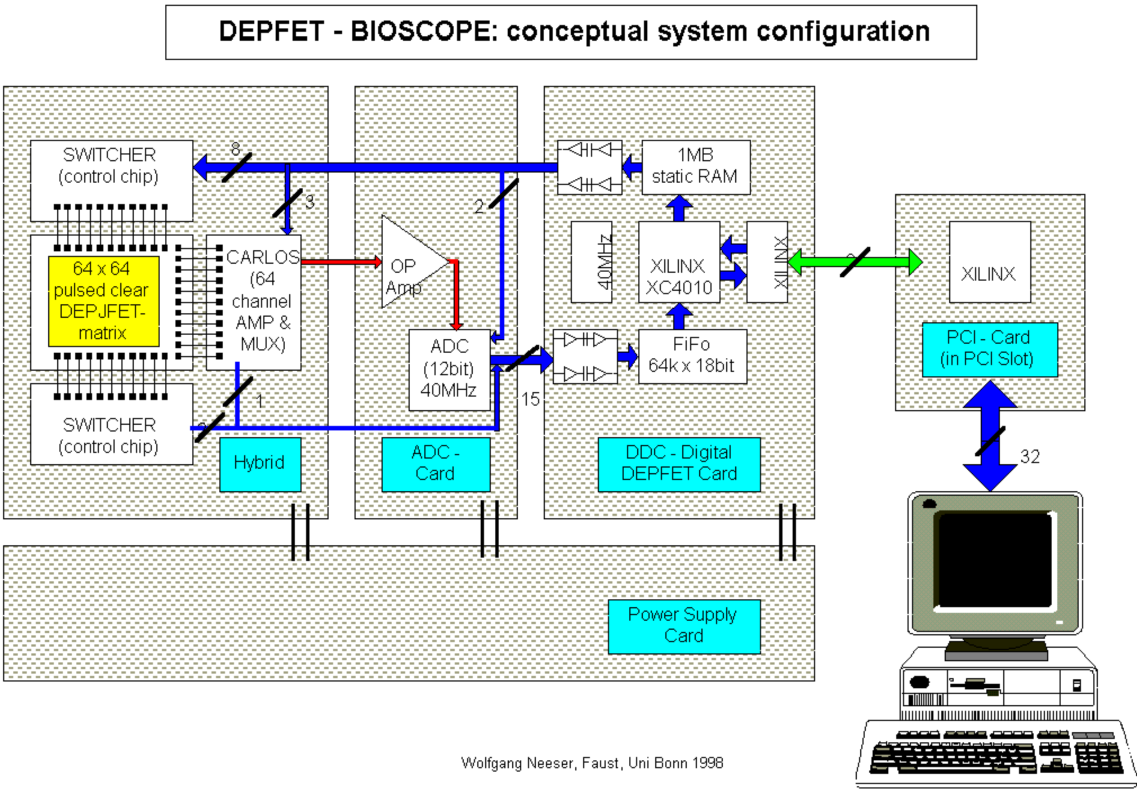

Abbildung 6.1: Konzept des DEPFET-Bioscopes [32].

Wie bei dem CAMRAD-System wird für die Ansteuerung der Gate- und Clearkontakte der DEPFET-Matrix der Steuerbaustein Switcher verwendet. Für die Auslese der Matrix wurde ein spezieller Auslesebaustein, CARLOS (**C**urrent **A**mplifying **R**eadout Chip For **L**ow N**o**ise **S**ensors) [22] entwickelt. Es handelt sich dabei um einen extrem rauscharmen Stromverstärker, der die 64 Stromsignale der Matrix verstärkt und anschließend an einem Ausgangskanal mit einer Frequenz bis zu 10 MHz seriell ausgibt. Der Auslesebaustein, die DEPFET-Matrix und die Ansteuerbausteine befinden sich zusammen auf dem Keramik-Hybrid und sind über kurze Bonddrähte miteinander verbunden. Durch diese Integration erfolgen eine extrem störunempfindliche Ansteuerung der Matrix und rauscharme Weiterverarbeitung der Signale.

Das Ausgangssignal von CARLOS wird auf der ADC-Karte zunächst mit einem Operationsverstärker weiter aufbereitet und anschließend mit einem 12bit ADC digitalisiert. Um auch hier die Zuleitungswege kurz zu halten, wird das Keramik-Hybrid in einen Sockel auf der ADC-Karte gesteckt.

Die Verarbeitung der gesamten digitalen Signale in dem System wird von der DDC-Karte übernommen. Um die digitalen Daten des ADCs zwischenzuspeichern, befindet sich auf der DDC-Karte ein 144 kB großer FIFO-Speicher (**F**irst **I**n **F**irst **O**ut). Die Ansteuersequenz der Switcher, von CARLOS und des ADCs für den Betrieb und die Auslese der Matrix werden in einem 1 MB großen Schreib- und Lesespeicher (RAM) geschrieben, der sich ebenfalls auf der DDC-Karte befindet.

Um das RAM mit Steuersequenzen zu beschreiben und die Daten aus dem FIFO-Speicher auszulesen, dient die PCI-Einsteckkarte in einem PC, die mit der DDC-Karte über diverse XILINX-Bausteine kommuniziert.

Durch die Hochintegration des Systems und der Verwendung von speziell dafür entwickelten Ansteuer- und Auslesebausteinen wird das Rauschverhalten der signalverarbeitenden Elektronik des Systems den Rauscheigenschaften des DEPFETs gerecht. Des weiteren kann mit dem System eine schnelle Ansteuerung und Auslese der Matrix erreicht werden, so daß die Auslesezeit für die gesamte Matrix in der Größenordnung von 1 ms liegt. Bei einer Clearpulslänge von $t_{\mathrm{Clear}} < 10\,\mu$s führt dies zu einer kleinen Detektionstotzeit von unter 1 %, was für den Echtzeitnachweis geringer Konzentrationen von radioaktiven Isotopen bei der Autoradiographie unerläßlich ist.

7 Zusammenfassung

Im Rahmen dieser Diplomarbeit wurde ein Halbleiterdetektor untersucht, der die erste Signalverstärkerstufe in Form eines Feldeffektransistors in dem eigentlichen Halbleitersensor integriert. Aufgrund der hervorragend niedrigen Rauscheigenschaften soll dieser Detektor, DEPFET (**DEP**leted **F**ield **E**ffect **T**ransistor) genannt, in Form einer 64x64 Pixel Matrix Einsatz in einem Autoradiographiesystem finden. Mit diesem System soll nicht nur ein ortsaufgelöster, sondern auch ein zeitaufgelöster Nachweis von radioaktiven Markierungsstoffen mit niedriger Endpunktsenergie wie Tritium gelingen.

In der vorliegenden Arbeit wurde eine 16x16 Pixel Matrix mit gepulstem Löschvorgang untersucht. Für die Untersuchungen wurde ein eigenständiges System aufgebaut, mit dem erstmalig eine DEPFET-Matrix betrieben wurde, die 1998 im Halbleiterlabor des Max-Planck-Instituts in München hergestellt wurde. Mit diesem System wurden statische Messungen im undepletierten und dynamische Messungen im depletierten Zustand der Matrix durchgeführt.

Die statischen Messungen trugen zum detaillierten Verständnis der Matrix bei und dienten der Bestimmung der Betriebsparameter. Die Untersuchung der Homogenität der Matrix führte zu einer Verbesserung des Layouts der DEPFET-Matrizen. So wird durch eine Verbreiterung der Sourcezuleitung bei einer neuen DEPFET-Produktion wesentlich zur Steigerung der Homogenität der Signalströme beigetragen. Ein weiterer Schritt zur Verbesserung der Homogenität wäre der Einsatz einer zweiten Aluminiumlage, um die Drainzuleitungen zu den einzelnen Pixeln der Matrix, die bisher durch stark p-dotierte Implantationen erfolgten, durch Aluminiumbahnen zu ersetzen. Dieser Schritt wurde bisher noch nicht unternommen, da eine zweite Aluminiumlage im Rahmen der derzeitigen Prozeßlinie nicht zur Verfügung steht.

Im Rahmen der dynamischen Messungen wurde die Effizienz des gepulsten Löschvorganges (Pulsed-Clear-Mechanismus) in Abhängigkeit der Kanalspannung, der Clearpulshöhe und der Cleardauer untersucht. Auch hierbei kann der Einsatz einer zweiten Aluminiumlage für die Drainzuleitungen wesentlich zur Steigerung der Homogenität der Cleareffizienz beitragen. Des weiteren wurde eine alternative gepulste Clearmöglichkeit vorgeschlagen, die in Anlehnung an den Clearvorgang bei einem Continuous-Clear-DEPFET Ladungsträger über das externe Gate entfernt. Abschließend wurden anhand eines Radiogramms mit einer ^{90}Sr-Quelle die zweidimensionale Ortsauflösung des Detektors und die Funktionstüchtigkeit des gesamten Detektorsystems gezeigt.

Es wurden Untersuchungen an DEPFET-Strukturen vorgestellt, die mit einer Standard-

CMOS-Prozeßlinie an einem Lehrstuhl für Elektrotechnik der Universität Dortmund hergestellt wurden. Verglichen mit den DEPFET-Strukturen der Münchner Produktion zeigten diese Strukturen einen größeren Leckstrom der Rückseitendiode, was zu einem erhöhten Rauschbeitrag durch den Rückseitenleckstrom führt.

Mit der Inbetriebnahme der einzelnen Komponenten des DEPFET-Bioscopes stehen neue Wege auf dem Gebiet der digitalen Echtzeit-Autoradiographie offen. Um mit diesem System zukünftig Autoradiogramme zu erstellen, muß damit zunächst eine DEPFET-Matrix betrieben und ein Programm zur effektiven Datennahme entwickelt werden.

A DEPFET-Layout

Abbildung A.1 zeigt ein Pixel aus der 16x16 Pixel Matrix F6. In der Mitte des Pixels befindet sich die Source, umgeben von der ringförmigen Gateimplantation. Der Rest des Pixels ist die Drain. Am oberen Rand ist eine der beiden Clearimplantationen, die jedes Pixel besitzt, zu erkennen.

B Switcherplatine

Abbildung B.1 und B.2 zeigen das Layout und den Bestückungsplan der Switcherplatine im Originalmaßstab. Mit der 60poligen Steckerleiste J1 werden die Spannungsversorgungen und die Steuersignale zugeführt. Die Steckerleisten J5 (Gateanschluß) und J4 (Clearanschluß) führen zu der Feinstleiterplatine. Für die Widerstände $R_{\mathrm{Bias,Cl}}$ und $R_{\mathrm{Bias,Ga}}$ wurden $470\,\mathrm{k}\Omega$ gewählt, so daß die Pegelschieber der Switcherausgänge mit dem Strom $I_{\mathrm{Bias}} = 48\,\mu\mathrm{A}$ betrieben wurden. Die Steckerleisten J6 und J7 werden entweder durch Jumper-Stecker verbunden oder dienen zur Kontrolle des Pegelschieberstromes I_{Bias}. Die Kontaktlöcher Br1, Br2 und Br3 werden durch Drahtbrücken verbunden. Die Steckerleisten J2 und J3 werden nicht verwendet.

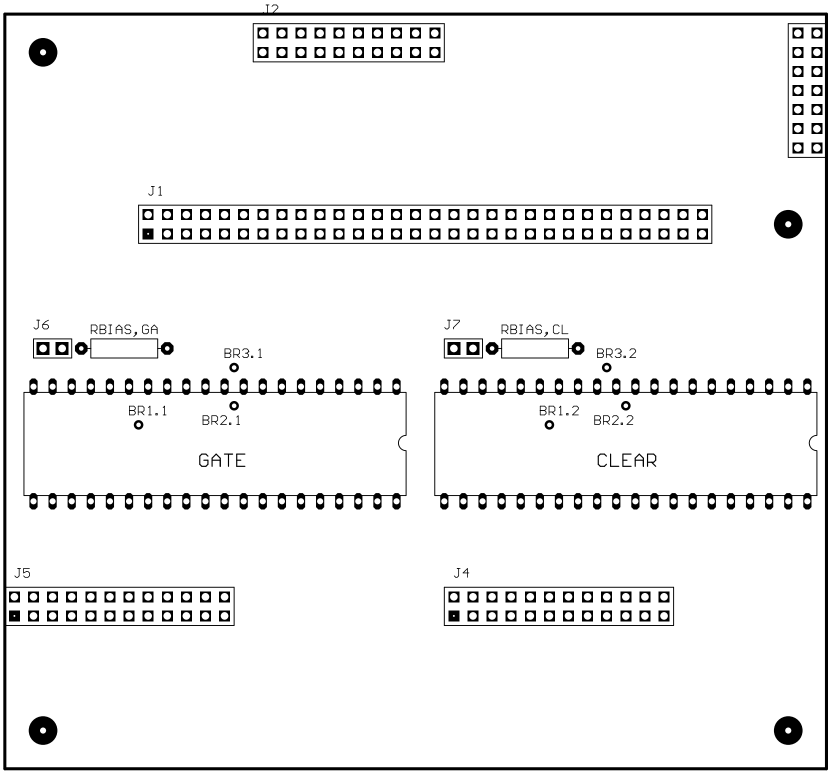

Abbildung B.1: Bestückungsplan der (100 x 110) mm^2 großen Switcherplatine.

Nr.	Belegung	Nr.	Belegung
1	Rückseitenkontakt (Matrix)	23	ser_in SR1 (Gate-Switcher)
2	Rückseitenkontakt (Matrix)	25	Clock (Gate-Switcher)
3	V1 (Gate-Switcher)	31	V1 (Clear-Switcher)
5	V0 (Gate-Switcher)	33	V0 (Clear-Switcher)
7	V_{DDA} (Switcher)	37	Inbulk (Matrix)
9	V_{SS} (Switcher)	39	Clear Zeilen 1,2,15,16 (Matrix)
11	V_{DD} (Switcher)	41	Guardring (Matrix)
13	Gate Zeilen 1,2,15,16 (Matrix)	43	sel_ser_in SR1 (Clear-Switcher)
15	Outbulk (Matrix)	45	enable_dec (Clear-Switcher)
17	Source (Matrix)	47	ser_in SR1 (Clear-Switcher)
19	sel_ser_in SR1 (Gate-Switcher)	49	Clock (Clear-Switcher)
21	enable_dec (Gate-Switcher)		

Tabelle B.1: Anschlußbelegung der Steckerleiste J1 (Zuleitung) der Switcherplatine.

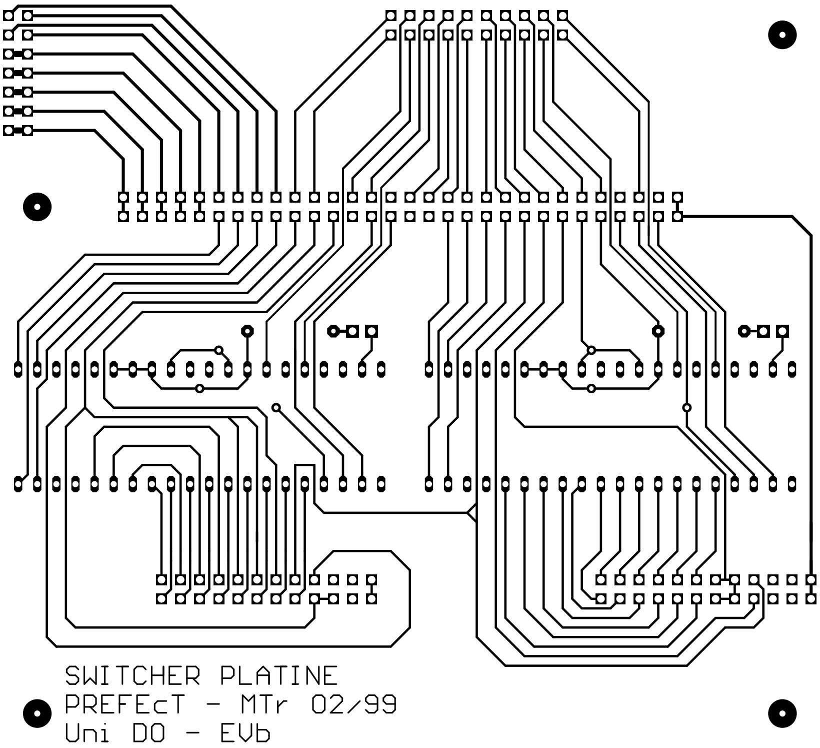

Abbildung B.2: Layout (Lötseite) der (100 x 110) mm^2 großen Switcherplatine.

Nr.	Belegung	Nr.	Belegung
1	Rückseitenkontakt	13	Gateanschluß 14. Zeile
2	Rückseitenkontakt	14	Gateanschluß 3. Zeile
3	-	15	Gateanschluß 13. Zeile
4	-	16	Gateanschluß 4. Zeile
5	-	17	Gateanschluß 12. Zeile
6	-	18	Gateanschluß 5. Zeile
7	Outbulk	19	Gateanschluß 11. Zeile
8	Source (gerade Zeilen)	20	Gateanschluß 6. Zeile
9	Gateanschluß 16. Zeile	21	Gateanschluß 10. Zeile
10	Gateanschluß 1. Zeile	22	Gateanschluß 7. Zeile
11	Gateanschluß 15. Zeile	23	Gateanschluß 9. Zeile
12	Gateanschluß 2. Zeile	24	Gateanschluß 8. Zeile

Tabelle B.2: Anschlußbelegung der Steckerleiste J5 (Gatestecker) der Switcherplatine.

Nr.	Belegung	Nr.	Belegung
1	-	13	Clearanschluß 5. Zeile
2	-	14	Clearanschluß 16. Zeile
3	-	15	Clearanschluß 6. Zeile
4	-	16	Clearanschluß 15. Zeile
5	Clearanschluß 1. Zeile	17	Clearanschluß 7. Zeile
6	-	18	Clearanschluß 14. Zeile
7	Clearanschluß 2. Zeile	19	Clearanschluß 8. Zeile
8	Guardring	20	Clearanschluß 13. Zeile
9	Clearanschluß 3. Zeile	21	Clearanschluß 9. Zeile
10	Source (ungerade Zeilen)	22	Clearanschluß 12. Zeile
11	Clearanschluß 4. Zeile	23	Clearanschluß 10. Zeile
12	Inbulk	24	Clearanschluß 11. Zeile

Tabelle B.3: Anschlußbelegung der Steckerleiste J4 (Clearstecker) der Switcherplatine.

IC-Pin	Switcher-Funktion	IC-Pin	Switcher-Funktion
1	Clock, Schieberegister SR1	16	monitor_clk SR1
2	enable_dec	17	-
3	-	18	-
4	serial_in SR2	19	$\mathrm{I}_{\mathrm{Bias}}$
5	select_ser_in SR2	20	inV3
6	enable 2	21	inV2
7	load_latch SR1	22	inV1
8	select_latch SR 1	23	inV0
9	enable 1	24	$\mathrm{V}_{\mathrm{DDA}}$
10	load_latch SR2	25..36	Ausgänge 26..37
11	select_latch SR 2	37	-
12	V_{DD}	38	Clock SR2
13	V_{SS}	39	select_ser_in SR1
14	serial_out SR1	40	ser_in SR1
15	serial_out SR2		

Tabelle B.4: Pinbelegung der verwendeten Switcher im DIL40-Gehäuse.

C Technische Daten und verwendete Geräte

Spannung	Gerät	Geräteausgang
$V_{\mathrm{Clear\_on}}$	Toellner TOE8733	Kanal 1
$V_{\mathrm{Clear\_off}}$	Toellner TOE8733	Kanal 3
V_{SA}	Toellner TOE8733	Kanal 2
V_{Guard}	HP E3610A	-
$V+_{\mathrm{Opamp}}$	ISOTECH IPS 2303D	Kanal 1
$V-_{\mathrm{Opamp}}$	ISOTECH IPS 2303D	Kanal 2
$V_{\mathrm{Gate\_on}}$	TOE8733	Kanal 1
$V_{\mathrm{Gate\_off}}$	TOE8733	Kanal 3
V_{DS}	TOE8733	Kanal 2
V_{VDDA}	ISOTECH IPS 2303D	Kanal 1
V_{VDD}	ISOTECH IPS 2303D	Festspannung
V_{RK}	TOE8742	Kanal 2
$V_{\mathrm{Kalibration}}$	TOE8742	Kanal 2

Tabelle C.1: Liste der benötigten Betriebsspannungen und der verwendeten Spannungsquellen.

Crate	Gerät	Bezeichnung
NIM	NIM- nach TTL-Wandler	Le Croy 688AL
	ODER-Gatter	OR Modell 429
	Pulser	Cern N2255
	Pulslängendiskriminator	Le Croy 821
CAMAC	CAMAC-Controller	Le Croy 8901A
	12 bit ADC	Le Croy 2249A
	Output-Register	SEN OR 2088

Tabelle C.2: Liste der verwendeten NIM- und CAMAC-Module.

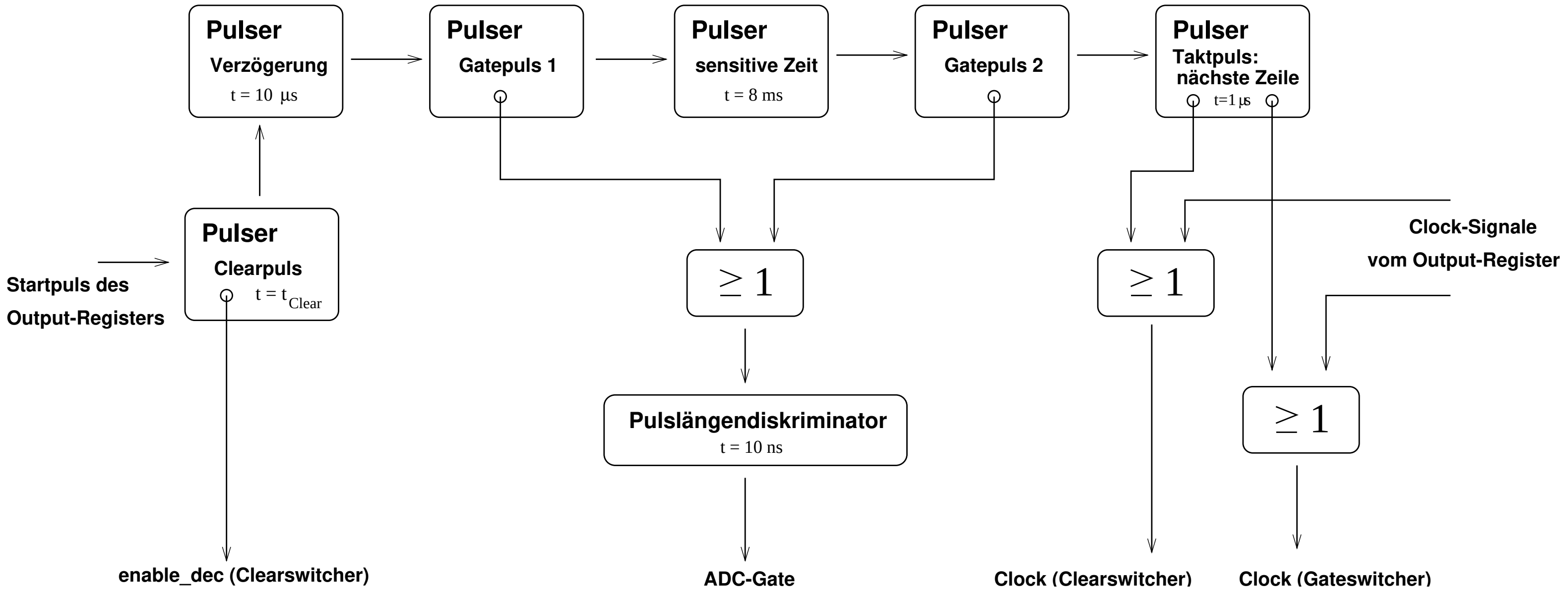

Abbildung C.1: Schematischer Aufbau der Pulserkaskade zur zeitlichen Koordination des Clearpulses mit der Datennahme durch die ADCs.

Abbildungsverzeichnis

Tabellenverzeichnis

Literaturverzeichnis

[1] P. Klein; Entwicklung, Bau und Test eines Halbleiter-Bildzellendetektors für den Einsatz in der Teilchenphysik, Dissertation, Universität München (1996)

[2] W. Neeser; Test und Inbetriebnahme von DEPJFET-Detektoren, Diplomarbeit, Universität Bonn (1996)

[3] T. Aurisch; Untersuchungen an DEPJFET-Matrizen mit gepulstem und kontinuierlichem Löschvorgang, Diplomarbeit, Universität Bonn (1997)

[4] M. Löcker; Messungen an Einzelbildzellen und an einer Prototypmatrix, Diplomarbeit, Universität Bonn (1999)

[5] I. Schäfer; Das Auslesesystem eines DEPFET-Detektorsystems und erste Messungen, Diplomarbeit, Universität Dortmund (1998)

[6] M. Böcker; Entwicklung und Aufbau eines DEPFET-Detektorsystems und erste Resultate, Diplomarbeit, Universität Dortmund (1999)

[7] M. Overdick; Digital autoradiographie using silicon strip detectors, Dissertation, Universität Bonn (1998)

[8] Peter Klein, private Mitteilungen

[9] G. Cowan; Statistical Data Analysis, Oxford University Press, New York (1998)

[10] P. Horowitz, W. Hill; The Art of Electronics, Cambridge University Press, Cambridge (1980)

[11] S. M. Sze; Physics and Technology of Semiconductor Devices, Wiley, New York (1985)

[12] S. M. Sze; Physics of Semiconductor Devices, 2nd edition, John Wiley, New York (1981)

[13] U. Tietze, Ch. Schenk; Halbleiter-Schaltungstechnik, 10. Auflage, Springer Verlag (1993)

[14] J. Wüstehube; Feldeffekt-Transistoren, Valvo, Hamburg (1968)

[15] F. James, M. Roos; Minuit, Function Minimization and Error Analysis, Cern Program Library D506 (1989)

[16] D. Seitzer, G. Pretzl, N. Hamdy; Electronic Analog-to-Digital Converters, J. Wiley, New York (1983)

[17] Wolfgang Neeser, private Mitteilungen

[18] E. Gatti, P. Rehak; Semiconductor drift chamber: an application of a novel charge transport scheme, NIM A225 (1984) 608

[19] G. C. Dacey, I. M. Ross; Unipolar Field-Effect Transistor, Proc. IRE, 41, 970 (1953)

[20] G. Folger, K. S. Kölbig; Upper Tail Probability of Chi-Squared Distribution, Cern Program Library G100 (1971)

[21] N. Hörnel; Test, Inbetriebnahme und Weiterentwicklung von Silizium-Pixel-Detektoren, Diplomarbeit, Universität München (1995)

[22] W. Neeser et al; A current amplifying readout chip for low noise sensors: CARLOS 1.0, zukünftige Veröffentlichung in NIM A (1999)

[23] Landolt-Börnstein; Abschirmung gegen hochenergetische Strahlung, Band 11, Springer Verlag (1990)

[24] H. Reich; Dosimetrie ionisierender Strahlung, Teubner Verlag (1990)

[25] G. Gajewski et al.; TOSCA-Handbuch, Karl Weierstraß-Institut für Mathematik, Berlin (1987)

[26] H. Ryssel; Range Distribution in Ion Implantation Techniques, Springer Verlag (1982)

[27] W. Neeser et al; DEPFET - a pixel device with integrated amplification, zukünftige Veröffentlichung in NIM A (1999)

[28] J. Kemmer, G. Lutz; New Detector Concepts, NIM A253 (1987) 365

[29] J. Kemmer et al; Experimental Confirmation of a new Semiconductor Detector Principle, NIM A288 (1990) 92

[30] G. Cesura et al; New pixel detector concepts based on junction field effect transistor on high resistivity silicon, NIM A377 (1996) 521

[31] PSPICE; http://www.orcad.de

[32] W. Neeser; N.N., Dissertation (in Vorbereitung), Universität Bonn

[33] J. L. Chu et al; Thermionic injection and space-charge-limited current in reach-through p^+np^+ structures, Journal of Applied Physics 43(8) (1972) 3510

[34] K. Kanaya, S. Okayama; Penetration and energy-loss of electrons in solid targets, Journal of Applied Physics D5 (1972) 43

[35] C. Grupen; Teilchendetektoren, Wissenschaftsverlag (1993)

[36] H. Frauenfelder, E. M. Henley; Subatomic Physics, Prentice-Hall, London (1974)

[37] E. Gatti, P. F. Manfredi; Processing the Signals from Solid-State Detectors in Elementary Particle Physics, Rivista del Nuovo Cimento, Vol.9, serie 3 (1986) No.1

[38] H. A. Fischer, G. Werner; Autoradiographie, Walter de Gryter & Co, Berlin (1971)

[39] W. Neeser et al; The DEPFET pixel BIOSCOPE, zukünftige Veröffentlichung in IEEE TNS 1999

[40] D. A. Neamen; Semiconductor Physics and Devices, IRWIN, Boston (1992)

[41] R. Hartmann et al; Low energy response of silicon pn-junction detector, NIM A377 (1996) 191

[42] Das Basismaterial für die Herstellung der DEPFET-Strukturen in Dortmund wurde von dem Halbleiterlabor des Max-Planck-Instituts in München dankenswert zur Verfügung gestellt.

Danksagung

An dieser Stelle möchte ich all den Menschen danken, die mich bei meiner Arbeit unterstützt haben.

Herr Prof. Dr. P. Buchholz, der es mir ermöglichte, an diesem interessanten Projekt mitzuarbeiten. Er verstand es, mir den nötigen Freiraum zur Entfaltung dieser Arbeit zu geben und mich gleichzeitig durch regelmäßige Diskussionen vor sicheren Sackgassen zu bewahren.

Herr Dr. Peter Klein. Er führte mich durch die Welt des DEPFET-Detektors. Mit seinen Diskussionen und Anregungen trug er sehr zum Gelingen dieser Arbeit bei.

Mein Dank gilt den Mitarbeitern der Arbeitsgruppe PREFEcT und des Lehrstuhles EV. Stellvertretend danke ich Jörn Vocht für die gute und freundschaftliche Zusammenarbeit.

Ebenfalls möchte ich mich bei den Mitarbeitern des Lehrstuhles EIV bedanken, die jederzeit für eine Diskussion offen waren und im Notfall mit Geräten aushalfen. An dieser Stelle möchte ich Herrn Prof. Dr. C. Gößling danken, daß er sich als Koreferent für diese Arbeit bereit erklärte.

Für die Gastfreundschaft möchte ich der Bonner FAUST-Gruppe danken, im besonderen Wolfgang Neeser, Johannes Ulrici, Mario Löcker und Peter Fischer für die gute Zusammenarbeit. Herrn Walter Ockenfels danke ich für das draufgängerische Bonden des 12 Kanal-Switchers.

Auch ohne den Einsatz von Frau S. Kemmer wäre diese Arbeit recht matrixlos gewesen.

Ich danke Iris Luhle für die Latex-Begleitung.

Für das Korrekturlesen dieser Arbeit danke ich Herrn W. Maulwurf, Ulrich Husemann und Peter Klein.

Nicht zuletzt gilt mein Dank meinen Eltern, die mich während meines Studiums in vielerlei Hinsicht unterstützt haben.

Um niemanden zu vergessen, danke ich hiermit jedem, der mich ebenfalls bei meiner Arbeit unterstützt hat und in dieser Kürze keine Erwähnung fand.

> *Eine Theorie sollte so einfach wie möglich sein,*
> *aber nicht einfacher.*
> Albert Einstein

Erklärung
Hiermit versichere ich, daß ich diese Arbeit selbständig verfaßt und keine anderen als die angegebenen Quellen und Hilfsmittel benutzt sowie Zitate kenntlich gemacht habe.

Dortmund, den 28.12.1999