

UNIVERSITÄT SIEGEN

BACHELORARBEIT

**Automatisierung und Integration von
Qualitätskontrollen in die ATLAS
ITk-Pixelmodul-Testsysteme –
VI-Scan und Source Scan**

Nils Benedikt Kregel

*Arbeit zur Erlangung des akademischen
Grades Bachelor of Science*

in der

Experimentellen Teilchen- und Astroteilchenphysik
Department Physik

Gutachter

Prof. Dr. Markus Cristinziani

Version vom
10. November 2022

Danksagung

An dieser Stelle möchte ich allen Personen danken, die mir das Anfertigen dieser Arbeit ermöglicht haben.

Zuerst möchte ich mich bei Prof. Dr. Markus Cristinziani bedanken, der es mir überhaupt erst ermöglicht hat, diese spannende Arbeit in seiner Arbeitsgruppe durchzuführen.

Zu sehr großem Dank bin ich gegenüber Dr. Qader Dorosti verpflichtet, der mich als Betreuer während dieser Arbeit begleitet und mich auch über die Inhalte dieser Arbeit hinaus im wissenschaftlichen Arbeiten weitergebracht hat. Seine Tür stand mir im wahrsten Sinne des Wortes stets offen und ohne ihn wäre diese Arbeit nicht denkbar gewesen.

Ebenso bedanke ich mich bei Dr. Alexey Petrukhin und Nico Malinowski, die mir mit ihrem enormen Wissen rund um die Pixelmodule sehr viel geholfen haben. Auch sie hatten stets ein offenes Ohr für meine Fragen.

Außerdem gilt mein Dank noch meinen hilfreichen Kommilitonen Noah Siegemund, Linus Henke und Julius Busse, die mich alle auf verschiedene Art und Weise unterstützt haben.

Inhaltsverzeichnis

1	Einleitung	1
2	Der ATLAS Detektor	3
2.1	Der Aufbau des ATLAS Detektors	3
2.2	Der Innere Detektor	4
2.2.1	Ursprünglicher Aufbau des Inneren Detektors	4
2.2.2	Geplanter Aufbau nach dem HL-LHC Update	6
2.3	Die Pixelmodule	8
2.3.1	Stromversorgung der Chips – Grundlage des VI-Scans	10
2.3.2	Funktionsweise der Detektion – Grundlage des Source Scans	13
3	Der VI-Scan	16
3.1	Erarbeitung des VI-Scans	16
3.1.1	Testverfahren, Anforderungen und Aufbau	16
3.1.2	Umsetzung in Python	18
	Einführung in PyVISA	18
	Bedienen des Skripts	19
	Funktionsweise des Skripts	21
	Sicherheitsmaßnahmen	23
3.1.3	Vergleich zum vorher eingesetzten Verfahren	25
3.2	Vergleich der Ramp-Down- und der On-Off-Methode	26
3.3	Auswirkungen der Kühlung	28
3.4	Ermittlung der Stabilisierungszeit	30
3.4.1	Ramp-Down Analyse	31
3.4.2	On-Off Analyse	33
3.4.3	Andere Module	35
3.5	Auswirkungen des Wire-Sensing	36
4	Der Source Scan	39
4.1	Aufbau und Testanforderungen	39
4.2	Durchführung	40
4.3	Ergebnisse	42
5	Zusammenfassung und Ausblick	45
	Literatur	47

Abbildungsverzeichnis

1.1	High Luminosity LHC Planung	2
2.1	Atlas Detektor Aufbau	3
2.2	Schematischer Aufbau des Inneren Detektors	5
2.3	Aufbau des Inneren Detektors	6
2.4	Anordnung der Module im neuen ITk	7
2.5	Aufbau des neuen ITk	8
2.6	Aufbau eines Hybrid-Pixelmoduls	9
2.7	Ablauf der Pixelmodul-Produktion	9
2.8	Serieller Spannungsregulator	10
2.9	Shunt Regulator	11
2.10	Schaltskizze des Shunt-LDO-Regulator des RD53A Chips	12
2.11	Chip-Load-Modell	12
2.12	Planarer und 3D Sensor	13
2.13	Aufbau des Pixelmodul-Sensors	15
3.1	Schema des VI-Scan Testaufbaus	17
3.2	Power-Adapter-Karte im Testaufbau	17
3.3	Pixelmodul im Testaufbau	17
3.4	Funktionsweise des VI-Scan Skripts	21
3.5	Ergebnis des VI-Scan Skripts	23
3.6	Vergleich von Python und Labview im VI-Scan	25
3.7	Simulation von Ramp-Down und Ramp-Up des Modells	26
3.8	Vergleich der VI-Scan Messmethoden	27
3.9	Vergleich der Methoden mit Kühlung	28
3.10	Vergleich der On-Off-Methode mit und ohne Kühlung	29
3.11	Vergleich der Ramp-Down-Methode mit und ohne Kühlung	29
3.12	Beispielplots der Step-by-Step Analyse	30
3.13	Ramp-Down Transientenanalyse Überblick	31
3.14	Ramp-Down Transientenanalyse Geradenanpassung	32
3.15	Ramp-Down Nullstelle der Transiente	33
3.16	On-Off Transientenanalyse Überblick	34
3.17	Transient in einzelnen Schritten der On-Off-Methode	34
3.18	Signal der On-Off-Methode	35
3.19	Zeitschranke der On-Off-Methode	35
3.20	Anschlüsse der Power-Adapter-Karte	36
3.21	Vergleich der Ramp-Down-Methode mit und ohne Wire-Sensing	37
3.22	Vergleich der On-Off-Methode mit und ohne Wire-Sensing	38
4.1	Source Scan Aufbau	41
4.2	Ergebnis der Source Scan Auswertung	42
4.3	Inaktive Pixel in der Source Scan Auswertung	43
4.4	Ausschnitte der Ergebnisse der Source Scan Auswertung	44

Kapitel 1

Einleitung

Im Bestreben, die fundamentalsten Teilchen und deren Wechselwirkungen zu untersuchen, setzen Physiker und Physikerinnen leistungsstarke Beschleuniger und hochauflösende Detektoren ein. Der bisher leistungsstärkste Beschleuniger der Welt ist der LHC (*Large Hadron Collider*), welcher sich ungefähr 100 Meter unter der Umgebung Genfs befindet und einen Umfang von fast 27 Kilometern umspannt. Hierbei handelt es sich hauptsächlich um einen Proton-Proton-Speicherring, in dem gegenläufige Protonen auf eine Schwerpunktsenergie von 13,6 TeV beschleunigt und an einem der vier großen Detektoren zur Kollision gebracht werden. Mit Hilfe dieser Detektoren werden dann die in der Kollision erzeugten Teilchen beobachtet und aus diesen Daten werden Erkenntnisse über die Physik der Elementarteilchen gewonnen. Dabei wird vor allem das Standardmodell der Teilchenphysik überprüft und es wird nach Indizien gesucht, die auf Physik jenseits des Standardmodells hinweisen. Einer der großen Detektoren am LHC ist der ATLAS Detektor (*A Toroidal LHC Apparatus*), welcher zusammen mit dem CMS Detektor im Jahre 2012 das Higgs-Boson nachweisen konnte.

In den kommenden Jahren soll der LHC zum HL-LHC (*High Luminosity LHC*) aufgerüstet werden und Luminositäten erreichen, die einer fünf- bis siebenfachen Nominalluminosität entsprechen (Abbildung 1.1) [1]. Die Luminosität setzt sich aus der Anzahl der Teilchenbegegnungen pro Fläche und Zeit zusammen und ist somit ein wichtiges Maß für die Leistungsstärke eines Beschleunigers. Durch eine höhere Luminosität werden mehr Wechselwirkungen beobachtet und mit Hilfe dieser erhöhten Statistik können eventuell neue Entdeckungen gemacht werden oder zumindest bestehende Erkenntnisse genauer untersucht werden. Mit dieser großen Verbesserung gehen jedoch viele technische Herausforderungen einher, wobei u.a. auch die Detektoren in Belastbarkeit und Auflösungsvermögen angepasst werden müssen. So wird zum Beispiel der im Folgenden erklärte Innere Detektor im ATLAS Detektor vollständig ersetzt.

Ein Bestandteil dieses Inneren Detektors sind die Pixelmodule, an deren Herstellung auch die Universität Siegen beteiligt ist. Momentan befindet sich die Arbeit in der Vorproduktionsphase, bei der Prototypen hergestellt und getestet werden. Bei der Arbeit mit diesen und mit den finalen Pixelmodulen in kommender Zeit ist das Ausführen von verschiedenen Tests wichtig. Im Rahmen dieser Arbeit wurde zum einen die Automatisierung und Integration des VI-Scans in das ITk-Testsystem erarbeitet, in dem die Stromversorgung

der Chips geprüft wird, und zum anderen der Source Scan durchgeführt, in dem das Modul mit einer Strontium-90-Quelle bestrahlt wird.

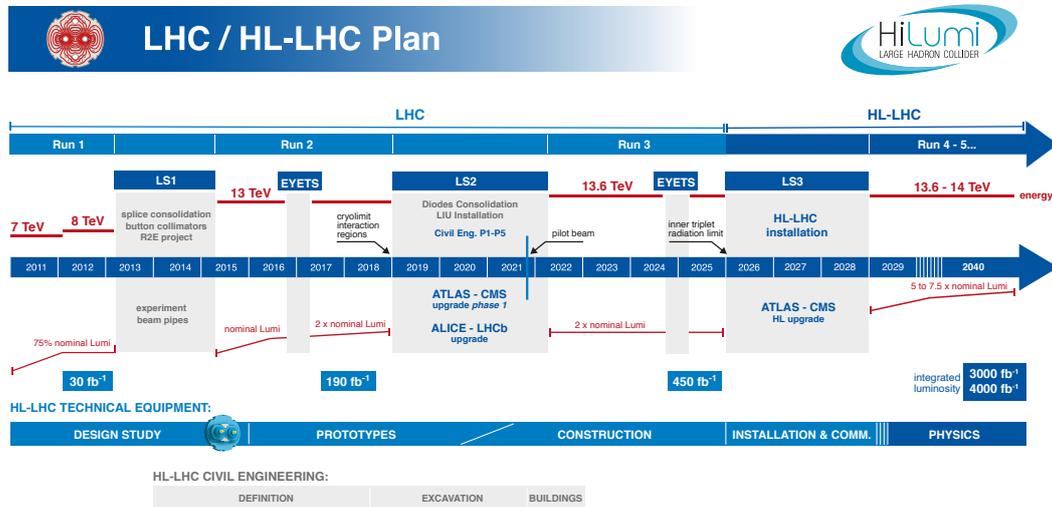


ABBILDUNG 1.1: Der Plan für den High Luminosity LHC [1].

Kapitel 2

Der ATLAS Detektor

2.1 Der Aufbau des ATLAS Detektors

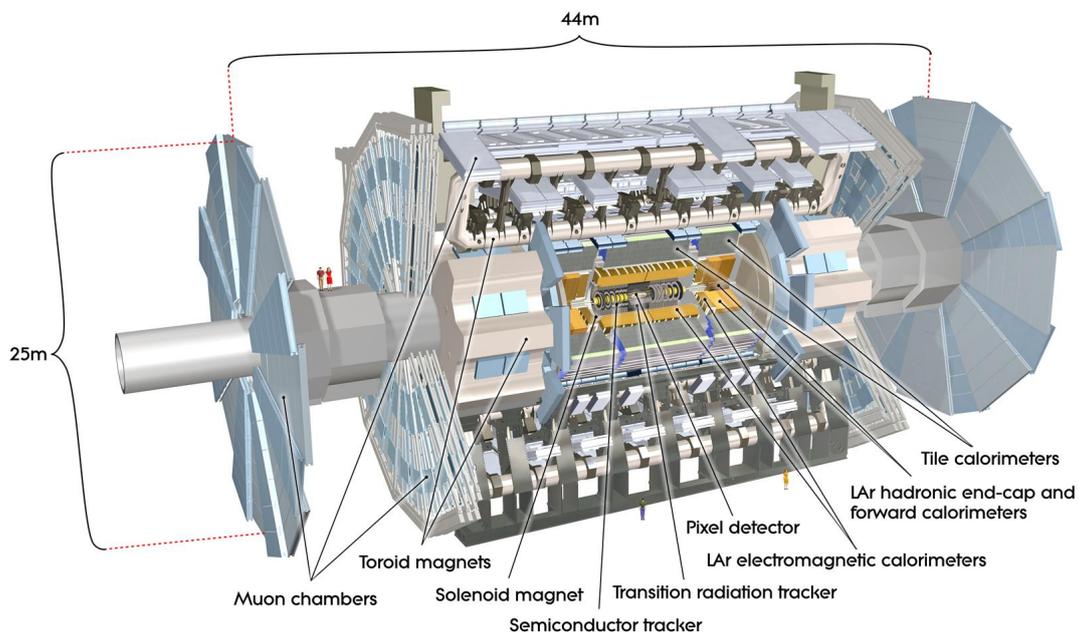


ABBILDUNG 2.1: Der Aufbau des ATLAS Detektors [2].

Als einer der großen Detektoren am LHC werden im Mittelpunkt des ATLAS Detektors die Protonenbündel zur Kollision gebracht und die dabei erzeugten Teilchen beobachtet. Der ATLAS Detektor ist mit Hilfe seiner verschiedenen Detektorsysteme (Abbildung 2.1) in der Lage, die Trajektorien, Impulse und Energien der erzeugten Teilchen zu bestimmen und sie somit auch zu identifizieren. ATLAS ist einer der zwei Mehrzweckdetektoren am LHC und untersucht somit ein breites Spektrum an physikalischen Fragen. Das genauere Ausmessen des Higgs-Bosons, die Suche nach supersymmetrischen Teilchen oder die Untersuchung der CP-Verletzung sind als Beispiele zu nennen.

Der im nächsten Abschnitt genauer beleuchtete innere Teil des Detektors befindet sich am nächsten an dem Strahlrohr und wird benutzt, um die Trajektorie von geladenen Teilchen auszumessen, den Kollisionspunkt zu bestimmen und Elektronen zu identifizieren. Durch das angelegte Magnetfeld

werden die geladenen Teilchen auf eine kreisförmige Trajektorie gebracht, deren Krümmung gemessen wird, um den Impuls dieser Teilchen zu bestimmen. Das hierzu genutzte homogene Magnetfeld wird vom Solenoidmagneten erzeugt. Mit dem angelegten Magnetfeld B und der gemessenen Krümmung r ergibt sich dann der Impuls p mit $p[\text{GeV}/c] = 0,3 \cdot B[\text{T}] \cdot r[\text{m}]$.

Auf diesen inneren Teil folgt das elektromagnetische Kalorimeter (ECAL), welches die Energien der hauptsächlich elektromagnetisch wechselwirkenden Teilchen misst (Elektronen und Photonen), indem diese ihre Energie an das Detektormaterial abgeben. Das als Absorbermaterial benutzte Blei wechselt sich mit flüssigem Argon ab, welches als Nachweismedium benutzt wird. Das im Argon gemessene Signal ist proportional zur Energie der Teilchen. Da Photonen ebenso wie Elektronen elektromagnetische Schauern auslösen, die das ECAL misst, werden durch dieses Kalorimeter also nicht nur geladene Teilchen erfasst.

Auf das elektromagnetische folgt das hadronische Kalorimeter (HCAL). Die meisten Hadronen geben nur einen kleinen Teil ihrer Energie im ECAL ab, so dass es ein größeres Kalorimetersystem benötigt, welches ungefähr zehn hadronischen Wechselwirkungslängen entspricht. Im Barrelbereich (zylindrisch um das Strahlrohr) werden hier Eisenabsorber im Wechsel mit Plastikszintillatoren eingesetzt. In Vorwärtsrichtung, an den Endkappen, ähnelt es dem ECAL, da Flüssigargon, Kupfer und Wolfram genutzt werden.

Die bei den Wechselwirkungen erzeugten Myonen vermögen es durch das ECAL und das HCAL durchzukommen ohne absorbiert zu werden, daher wird eine weitere Schicht um das HCAL benötigt: Das Myonenspektrometer. Hier wird das toroidale Luftspulen-Magnetsystem eingesetzt, welches dem ATLAS seinen Namen verleiht. Mit diesem wird wie im Inneren Detektor der Impuls der geladenen Myonen gemessen.

Einige Teilchen entgehen den verschiedenen Detektorsystemen. Dazu zählen z.B. fast alle Neutrinos, da sie nur äußerst selten mit Materie wechselwirken. Über die Impuls- und Energieerhaltung müssen also zusätzlich Komponenten des Ereignisses rekonstruiert werden, die dem Detektor selbst entgehen.

2.2 Der Innere Detektor

Jedes der zuvor beschriebenen Detektorsysteme besteht aus mehreren Subsystemen. Da sich diese Arbeit mit den Pixelmodulen beschäftigt, die im Inneren Detektor verbaut sind, wird dieser im Folgenden ausführlicher beschrieben.

2.2.1 Ursprünglicher Aufbau des Inneren Detektors

Der Innere Detektor ist durch die vorliegende Zylindersymmetrie aufgebaut wie ein Fass, welches um das Strahlrohr liegt und dessen Mittelpunkt der Kollisionspunkt bildet. Somit wird hier – wie auch in anderen Teilen des ATLAS Detektors – zwischen dem *Barrel* (dt. Fass), welches symmetrisch um das Strahlrohr liegt, und den Endkappen, welche im Analogon Boden und Deckel bilden, unterschieden (Abbildungen 2.2 und 2.3).

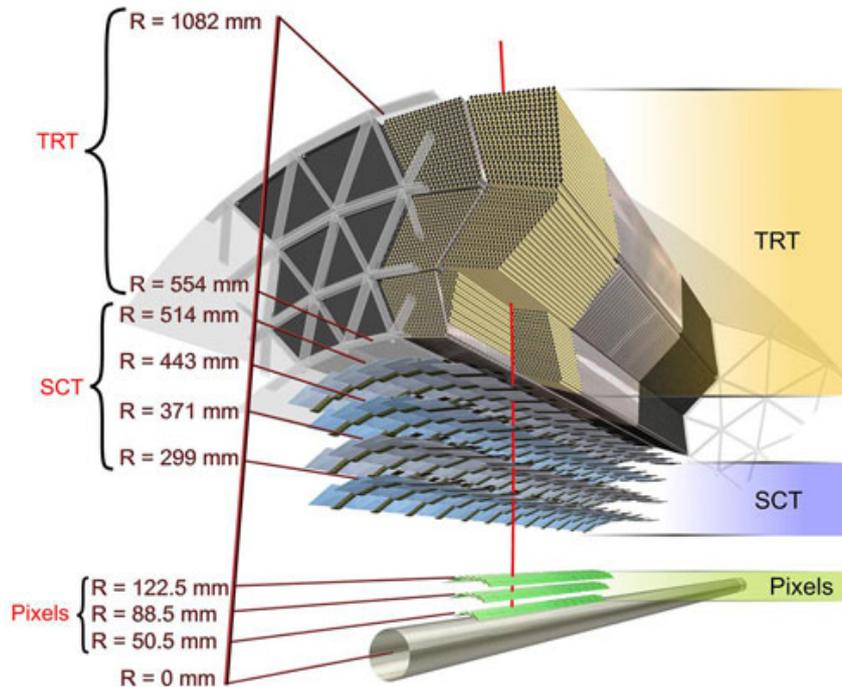


ABBILDUNG 2.2: Schematischer Aufbau des Inneren Detektors [3].

Der äußere Teil des Inneren Detektors ist der Übergangsstrahlungsdetektor (*Transition Radiation Tracker*, Abk. TRT). Dieser besteht aus 300.000 dünnwandigen Driftröhren, welche Strohhalme (*straws*) genannt werden und einen Durchmesser von 4 Millimeter haben. In der Mitte dieser Röhren befindet sich jeweils ein Draht aus Wolfram. Sie sind mit einem Gasgemisch befüllt, sodass geladene Teilchen, die durch die Driftröhre gehen, das Gas ionisieren und somit ein elektrisches Signal hinterlassen. Dadurch können die Trajektorien dieser Teilchen und zusätzlich durch die Übergangsstrahlung auch die Art der Teilchen bestimmt werden (z.B. Unterscheidung zwischen Elektronen und Pionen) [3]. Übergangsstrahlung tritt auf, wenn ein relativistisches Teilchen zwischen Medien mit unterschiedlichem Brechungsindex übergeht. Die Intensität dieser Strahlung ist proportional zum Lorentzfaktor, sodass bei bekannter Energie die Teilchenmasse ermittelt werden kann und somit auch um welches Teilchen es sich handelt.

Von dem TRT umschlossen sind die beiden Subsysteme, welche nicht auf Gas, sondern auf Halbleitern basieren. Dafür wird Silizium eingesetzt. Der äußere der beiden ist der Siliziumstreifen-Detektor (*Semi Conductor Tracker*, Abk. SCT), welcher aus mehreren Lagen von Siliziumstreifen besteht und die Spur eines Teilchens mit ungefähr 30 Mikrometern auflösen kann [3]. Dabei beruhen Halbleiterdetektoren auf dem Detektionsprinzip, welches in Abschnitt 2.3.2 genauer erläutert wird.

Am nächsten am Wechselwirkungspunkt liegt der Pixeldetektor. Dieser besteht aus vier Zylindern und aus jeweils drei Scheiben an den Endkappen,

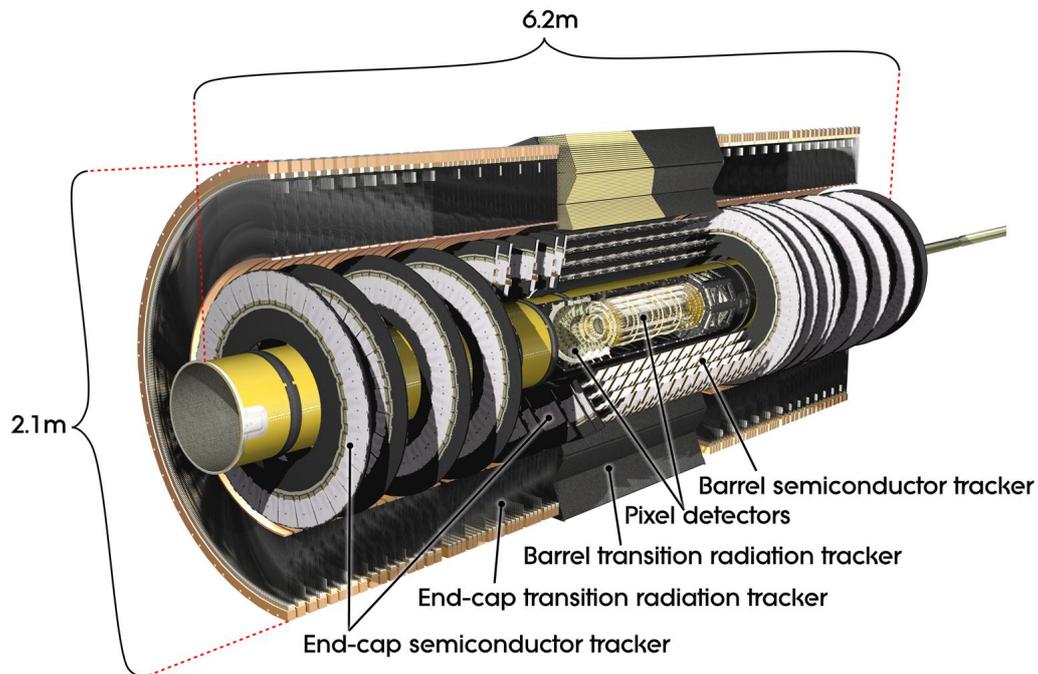


ABBILDUNG 2.3: Aufbau des Inneren Detektors [3].

auf denen zweidimensional segmentierte Pixelsensoren aus Silizium angebracht sind. Mit jenen Pixeln sind hochpräzise Messungen der Spuren möglich, sodass eine Genauigkeit von etwa 14 Mikrometern erreicht wird [3]. Diese hohe Genauigkeit ist vor allem notwendig, um einzelne Spuren so nahe am Wechselwirkungspunkt überhaupt zu unterscheiden. Außerdem ist der Pixeldetektor mit der innersten B-Schicht (*B-layer*) für eine gute Rekonstruktion der Vertices und für gutes *b-Tagging* essenziell [4].

2.2.2 Geplanter Aufbau nach dem HL-LHC Update

Um der erhöhten Strahlungsbelastung standzuhalten und um den erhöhten Auflösungskriterien zu genügen, die der HL-LHC mit sich bringen wird, muss der gesamte innere Teil von ATLAS ausgetauscht werden. Der neue innere Spurdetektor (*Inner Tracker*, Abk. ITk) wird dabei nur noch auf Halbleitern basieren. Auf einen Gasdetektor ähnlich dem TRT wird verzichtet (Abbildung 2.5). Weiterhin werden sowohl Streifen als auch Pixel aus Silizium zum Einsatz kommen, deren Anordnung in Abbildung 2.4 dargestellt ist.

Die Anforderungen an den neuen ITk sind hoch. Es muss für eine ausreichend gute Leistung gesorgt werden, während im Durchschnitt bis zu 200 Wechselwirkungen gleichzeitig stattfinden können. Durch die hohe Strahlungsbelastung müssen Defekte im Detektor miteinkalkuliert werden. Gleichzeitig versucht man jedoch auch den Detektor kosteneffizient und auch recheneffizient zu gestalten, indem man die benötigte Menge an Silizium gering hält und indem man die Rechenleistung für Rekonstruktion minimiert, um das Rechenbudget für ATLAS zu entlasten [5].

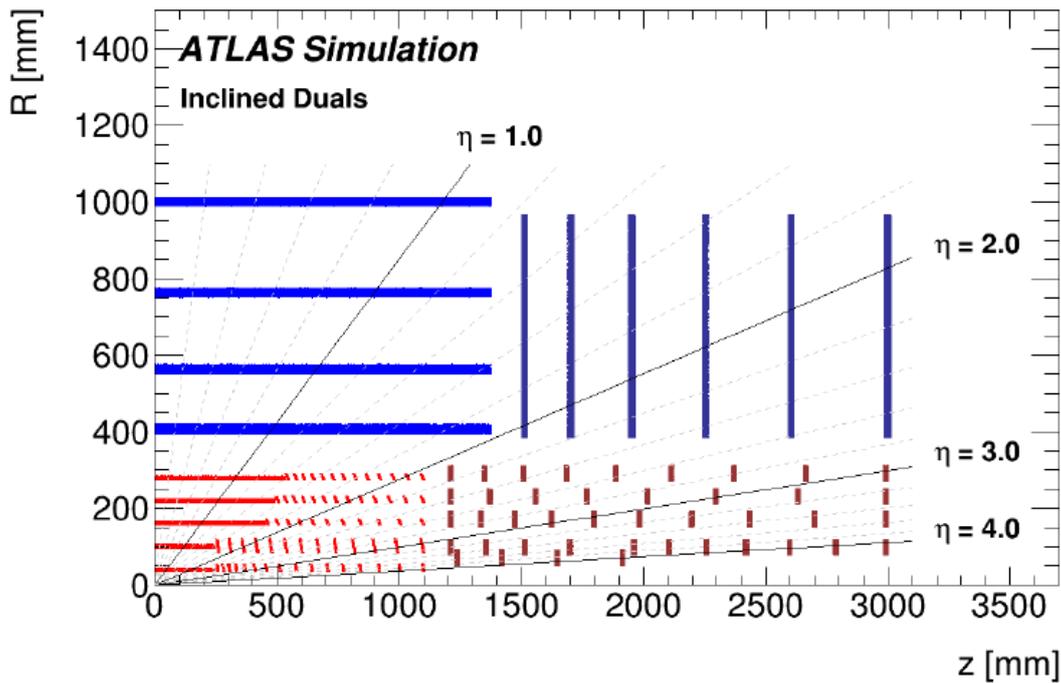


ABBILDUNG 2.4: Die geplante Anordnung der Module des neuen ITk im ATLAS [5]. Die z-Achse liegt entlang des Strahls und R beschreibt den radialen Abstand. Der Ursprung ist der Kollisionspunkt. Die Pixel sind in rot, die Streifen in blau eingezeichnet, wobei die jeweils dunkleren Farben für die Teile in den Endkappen stehen. Es ist ein Quadrant des neuen Layouts zu sehen.

Die beiden inneren von den fünf Lagen des neuen Pixeldetektors sind durch eine innere Stützröhre (*Inner Support Tube*, Abk. IST) abgetrennt und sind darauf ausgelegt, ausgetauscht zu werden, um für die hohe Strahlenbelastung vorzusorgen. So wurde schon 2014 die einführbare B-Schicht (*Insertable-B-Layer*, Abk. IBL) dem jetzigen Pixeldetektor hinzugefügt, um die Effizienz des Detektors trotz Strahlungsschäden weiterhin ausreichend hoch zu halten. Schon in dem IBL wurde auf verbesserte Designs der Module zurückgegriffen, um den damaligen Anforderungen gerecht zu werden. Ebenso ist der Pixeldetektor vom Streifendetektor durch die Pixel-Stützröhre (*Pixel Support Tube*, Abk. PST) getrennt. Für das neue Design des ITk greift man selbstverständlich auf die gewonnene Erfahrung und das angesammelte Fachwissen zurück, um sich den neuen Anforderungen anzupassen. Zum Beispiel sorgt man für eine hohe Abdeckung und Auflösung, indem die Anordnung der Module mit Hilfe von Simulationen optimiert wurde, sodass man möglichst viele Treffer von einem durchlaufenden Teilchen erhält.

Anstelle des Winkels zur Strahlachse θ wird die Pseudorapidität η in der Betrachtung der Abdeckung benutzt. Sie berechnet sich aus $\eta = -\ln \tan(\theta/2)$ und wird bevorzugt, da bei Hadron-Hadron-Kollisionen der Teilchenfluss in einem Intervall von η ungefähr konstant ist. Bei sehr hohen Energien ($m \ll p$) entspricht diese Pseudorapidität ungefähr der Rapidität. Der Streifendetektor deckt den Bereich $|\eta| < 2,7$ ab und der Pixeldetektor erweitert die Abdeckung sogar bis $|\eta| < 4$. Beide Systeme zusammen ergeben für $|\eta| < 2,7$

dreizehn Treffer, außer im Übergang zwischen dem Barrel und den Endkappen im Streifendetektor, dort sind es elf Treffer. Der neue Pixeldetektor wird für mindestens neun Treffer im Bereich bis $|\eta| < 4$ sorgen [5].

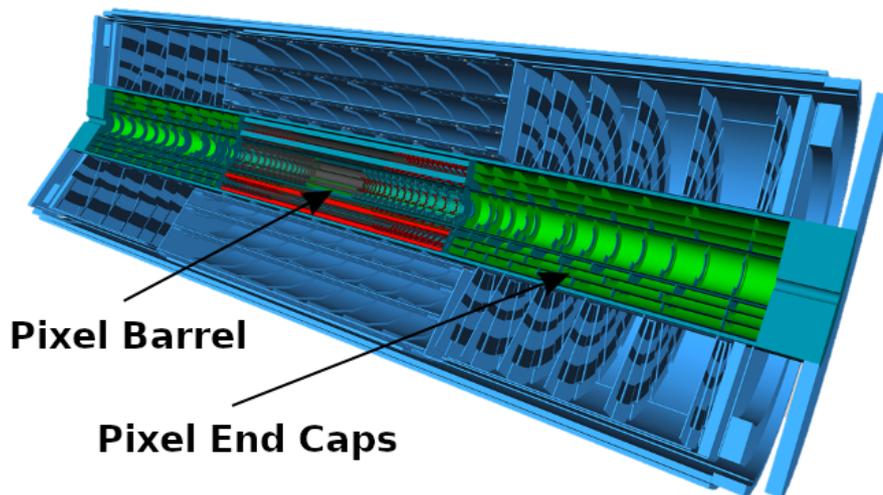


ABBILDUNG 2.5: Computersimulation des Aufbaus des neuen ITk [6].

2.3 Die Pixelmodule

Die Pixelmodule bilden die grundlegende Einheit, aus denen der Pixeldetektor besteht. Das grundlegende Konzept, auf denen die Pixelmodule basieren, ist der Hybrid-Pixeldetektor. In diesem bestehen die Pixelmodule aus einem Sensor und Front-End-Chips, welche über Bump-Bonds verbunden sind und das blanke Modul ausmachen (*bare module*, Abk. BM). Im Gegensatz dazu wären in einem monolithischen Ansatz Sensor und Auslese auf demselben Substrat. Auf die Rückseite des Sensors wird ein PCB Modul-Flex geklebt, welches über Wire-Bonds mit den Front-End-Chips verbunden wird und welches die Verbindung zum einzelnen Modul von außen ermöglicht. Dieser grundlegende Aufbau ist in Abbildung 2.6 gezeigt, wobei zur Zeit nicht mehr mit den FE-I4 Chips, sondern mit den RD53A und RD53B Chips gearbeitet wird. Der Sensor besteht aus Silizium und wird in Abschnitt 2.3.2 näher erläutert. Jeder Pixel ($50\ \mu\text{m} \times 50\ \mu\text{m}$) des Sensors ist über ein Bump-Bond mit den Front-End-Chips verbunden. Die Wire-Bonds, welche die Front-End-Chips mit der flexiblen Leiterplatte verbinden, sind $25\ \mu\text{m}$ im Durchmesser [5].

Verschiedene Arten von Modulen kommen zum Einsatz: Single-, Dual- und Quad-Module mit einem, zwei oder vier Front-End-Chips. Die geeigneten Bereiche der innersten Lage des Barrels werden mit Single-Modulen bestückt (ungefähr $2\ \text{cm} \times 2\ \text{cm}$). Die Dual-Module (ungefähr $4\ \text{cm} \times 2\ \text{cm}$) werden in der inneren Lage und in weiteren geeigneten Teilen des Pixeldetektors verbaut. Die Quad-Module (ungefähr $4\ \text{cm} \times 4\ \text{cm}$) werden im flachen Teil der

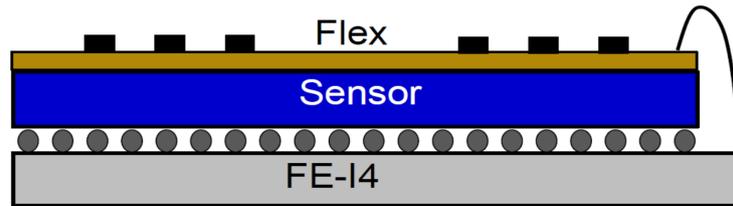


ABBILDUNG 2.6: Schematischer Aufbau eines Hybrid-Pixelmoduls [6].

äußeren Lagen im Barrel und in den Ringen der Endkappen verbaut. Weiterhin werden für die verschiedenen Bereiche im Pixeldetektor insgesamt neun unterschiedliche Varianten des Modul-Flex benötigt. Im Vergleich zu dem aktuellen Silizium-basierten Teil des Inneren Detektor ist die aktive Fläche zehnmal größer [5]. Um die Anzahl von ein wenig über 10.000 Modulen von verschiedenen Typen zu bewältigen, benötigt es eine Konstruktionsinfrastruktur, in der bis zu zehn Standorte gleichzeitig Module zusammensetzen und testen. Einer dieser Standorte ist die Universität Siegen.

Durch die sehr spezielle Anwendung der Pixelmodule sind diese nicht einfach auf dem Markt verfügbar und werden ebenso nicht komplett industriell gefertigt. Somit wirken mehrere Forschungseinrichtungen, die an der ATLAS-Kollaboration beteiligt sind, mit und setzen die verschiedenen Teile der Module zusammen und testen diese. In Siegen gehört dazu vor allem das Kleben von den PCBs auf das BM und das Wirebonden. In Abbildung 2.7 ist der vollständige Ablauf des Zusammensetzens abgebildet, in dem auch die elektrischen Tests erwähnt werden, zu denen die in dieser Arbeit behandelten VI- und Source Scans gehören.

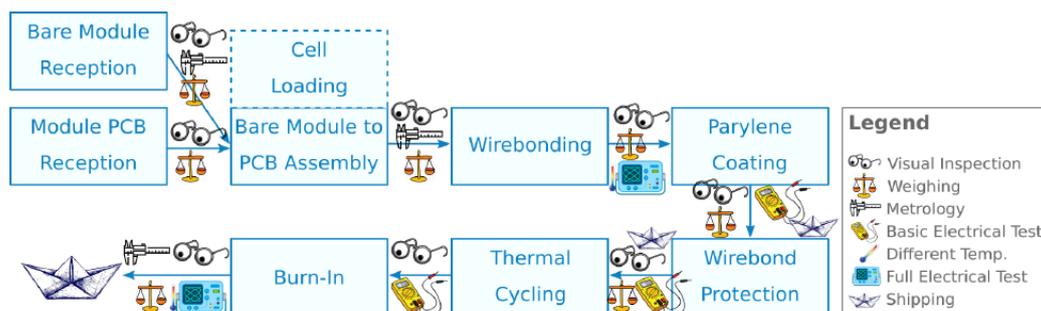


ABBILDUNG 2.7: Der Arbeitsablauf der Pixelmodul-Produktion laut der RD53A Anleitung [7].

Die Pixelmodule bestehen aus komplexer Elektronik und verschiedene Themengebiete sind für das komplette Verständnis der Module relevant, sodass im Folgenden nur jene Aspekte der Module erklärt werden, die dem Verständnis von VI- und Source Scan dienen. Der VI-Scan überprüft die Regulatoren, welche dafür sorgen, dass die Front-End-Chips eine korrekte Stromzufuhr erhalten. Mit Hilfe des Source Scans wird überprüft, ob und wie gut die Detektion durch die einzelnen Pixel funktioniert.

2.3.1 Stromversorgung der Chips – Grundlage des VI-Scans

Die Leistungsverteilung für den Pixeldetektor im ITk muss so ausgelegt sein, dass möglichst wenig Volumen im Detektor dafür benötigt wird und die Effizienz der Leistungsverorgung möglichst hoch ist. Der Verlust in den Kabeln soll unter 30 % bleiben. Durch die hohe Anzahl an Modulen wird das jedoch zu einer Herausforderung. Um die Verkabelung also zu reduzieren, werden mehrere Module verbunden und in Reihe versorgt [5].

Bisher ist geplant, acht Module in Reihe zu verbinden und gemeinsam zu versorgen. Dies wird durch die zwei in den Front-End-Chips verbauten Shunt-Low-Dropout-Regulatoren (SLDO) ermöglicht. Diese nehmen einen konstanten Strom aus der seriellen Versorgung auf und geben die benötigte Leistung an die analogen und digitalen Schaltkreise ab. Somit bleiben die Spannung, welche über ein Modul abfällt, und die Referenzspannung jedes Moduls zeitlich konstant. Der Ausfall der ganzen Gruppe im Falle eines defekten Moduls wird von einem Schutz-Chip (PSPP) verhindert, der den aufgenommen Strom misst und im Notfall das einzelne Modul isoliert. Die Chips werden mit einer niedrigen Spannung versorgt. Die Versorgung der Sensoren verläuft dagegen parallel und über Hochspannung [5].

Der SLDO-Regulator ist eine Kombination aus einem Low-Dropout-Linear-Voltage-Regulator (LDO) und einem Shunt-Regulator, kann jedoch auch als reiner LDO eingesetzt werden. Bei einem Low-Dropout-Linear-Voltage-Regulator wird die Ausgangsspannung unabhängig von Eingangsspannung und Last konstant gehalten. Das Low-Dropout steht dafür, dass es zwischen Eingangs- und Ausgangsspannung nur eine kleine Differenz geben kann. Die Dropout-Spannung ist dabei die minimale Differenz zwischen Ein- und Ausgang.

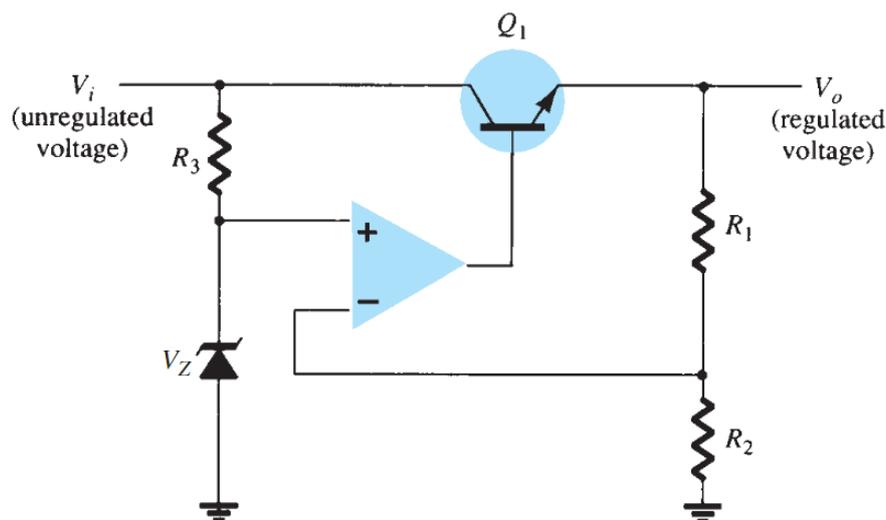


ABBILDUNG 2.8: Aufbau eines seriellen Spannungsregulators [8].

Bei den meisten Low-Dropout-Regulatoren handelt es sich um serielle Regulatoren, in denen ein variabler Widerstand wie etwa ein Transistor mit der Last in Reihe geschaltet ist. Ein grundlegender Aufbau so eines Regulators

ist in Abbildung 2.8 zu sehen. Hier wird ein Operationsverstärker eingesetzt, der die Referenzspannung der Zener-Diode mit der Feedback-Spannung von den Messwiderständen R_1 und R_2 vergleicht. Sollte die Ausgangsspannung nun variieren, passt sich der Transistor an, um sie konstant zu halten [8].

Bei Shunt-Regulatoren ist der variable Widerstand mit der Erde verbunden und die gewünschte Spannung wird parallel abgegriffen. Der prinzipielle Aufbau eines Shunt-Regulators ist in Abbildung 2.9 abgebildet. Dort dient ebenso eine Zener-Diode als Referenzspannung und ein Operationsverstärker wird eingesetzt, um die Spannung zwischen R_1 und R_2 mit dieser Referenzspannung zu vergleichen. Der Transistor, welcher hier als Shunt-Element eingesetzt wird, zieht entsprechend Strom von der Last weg, sodass die gewünschte Ausgangsspannung an der Last verbleibt [8].

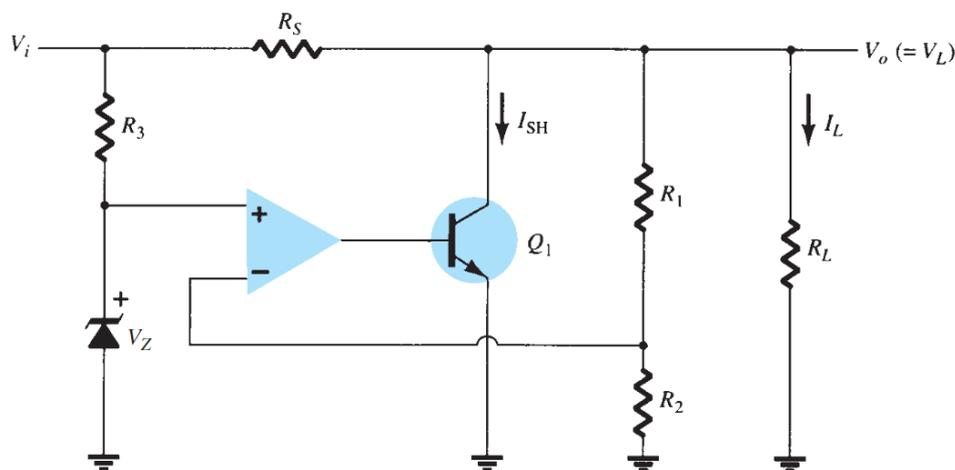


ABBILDUNG 2.9: Aufbau eines Shunt-Regulators [8].

Da die Shunt-LDO Struktur des RD53A Chips, der in dieser Arbeit hauptsächlich untersucht wurde, sehr komplex ist, wird sie hier nicht vollständig erklärt. Jedoch kann man in der vereinfachten Schaltskizze (Abbildung 2.10) aus dem RD53A-Manual [9] das grundlegende Prinzip des LDO-Regulators wiederfinden.

Der grundlegende Teil der Schaltung, welcher einem LDO entspricht, besteht aus dem Verstärker A1, dem PMOS Transistor M1 und dem Spannungsteiler bestehend aus R_1 und R_2 . Die unregulierte Versorgungsspannung wird in einem auf Spannungen basierendem Versorgungssystem an V_{in} angelegt und die Ausgangsspannung V_{DD} beträgt das doppelte der an A1 angelegten Referenzspannung. Geht man nun von einem Versorgungssystem mit konstanter Stromversorgung aus, fließt dieser Versorgungsstrom in den V_{in} -Pin und an M1 wird für einen Spannungsabfall zwischen Ein- und Ausgang gesorgt, sodass man an V_{DD} ebenso die gewollte Spannung abgreifen kann. Für den Shunt bietet der Transistor M4 einen zusätzlichen Weg für den Strom zur Erde. Detaillierte Erklärungen dieser Schaltung und der übrigen Bauelemente sind in [9] zu finden.

Im Chip-Load-Modell (Abbildung 2.11) wird der Shunt-LDO-Regulator als ein effektiver Widerstand R_{effektiv} in Reihe mit einem Spannungsoffset V_{offset}

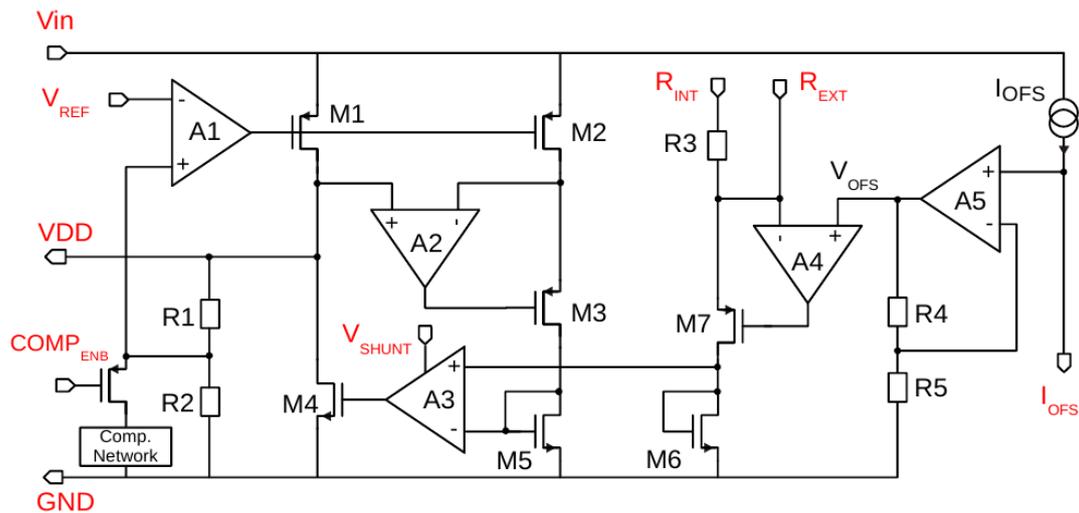


ABBILDUNG 2.10: Eine vereinfachte Darstellung der Schaltung für den Shunt-LDO-Regulator eines RD53A Chips [9].

angesehen. Dabei hängen diese beiden Parameter von der Lage des minimalen und des maximalen Arbeitspunktes ab, die mit einer Gerade verbunden wurden. Die minimale Spannung ist dabei jene Spannung, bei der der Strombedarf des Chips gedeckt ist, ohne dass zusätzlicher Strom von dem Shunt-Regulator verschoben werden muss. Sie beträgt 1,4 V, die angelegt werden und zu einer 1,2 V Spannung im Kern des Chips führen. Für einen verlässlichen Arbeitspunkt versorgt man den Chip jedoch mit einem höheren Strom als der Kern des Chips verbraucht, wobei nicht genau festgelegt ist wie viel höher (typischerweise 10 % – 20 %). Der Leistungsverbrauch beläuft sich dann auf $P = I_{in}^2 R_{effektiv} + I_{in} V_{offset}$ [9].

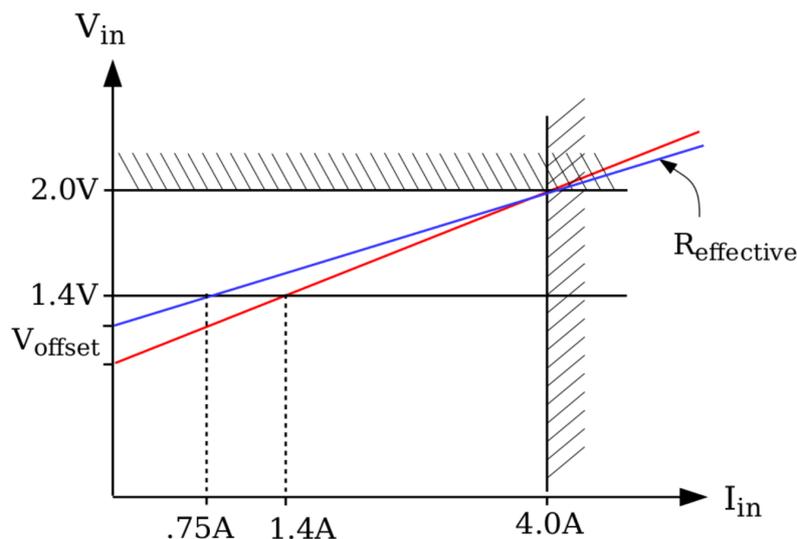


ABBILDUNG 2.11: Spannung und Strom im Chip-Load-Modell. Die schattierten Bereiche sind die der maximalen Werte. Die Steigung der Geraden sind die effektiven Widerstände eines RD53A Chips (blau) und eines Chips voller Größe (rot) [9].

Im SLDO-VI-Scan werden die Einschaltpunkte der Chips auf einem Modul untersucht. Dazu wird die Spannung gegen den Strom, mit dem man das Modul versorgt, aufgetragen. Eine Spannungsgrenze von 2 V wird gesetzt und das Stromintervall von 0 A bis 5 A untersucht. Dabei wird ein Sprung in der Spannung auf den Spannungsoffset zu erkennen sein, wenn sich die Chips einschalten. Idealerweise ist nur ein Sprung an der richtigen Stelle zu beobachten, somit laufen die Chips gleichzeitig an. Im entsprechenden Testdokument [7] wird von Bandabständen (*bandgaps*) gesprochen, da hier eine Bandabstandreferenz als Referenzspannung für die Regulatorer eingesetzt wird. Mit dieser basiert die Referenzspannung auf der Bandlücke im genutzten Halbleitermaterial, somit variiert die Spannung je nach eingesetztem Material.

2.3.2 Funktionsweise der Detektion – Grundlage des Source Scans

In Abbildung 2.13 ist das grundlegende Prinzip der Detektion abgebildet, welches im Pixeldetektor zum Einsatz kommt. Der Sensor ist im Wesentlichen eine vollständig verarmte PIN-Diode, also eine Diode aus einem p-dotierten, einem intrinsischen und einem n-dotierten Halbleitermaterial. Die Verarmungszone erstreckt sich vom p-n-Übergang oben bis zum n-n-Übergang unten und um diese aufrechtzuerhalten benötigt es eine entsprechend hohen Verarmungsspannung [5]. Die Verarmungszone ist frei von ungebundenen Ladungsträger, da sich die Elektronen und die Löcher der Dotierung rekombiniert haben. Hierbei handelt es sich um die planare Variante des Sensors. Zusätzlich zu dieser wird ebenso eine dreidimensionale Variante eingesetzt werden, bei der die Elektroden, welche die Ladung aufsammeln, senkrecht zur Sensoroberfläche orientiert sind und (fast) durch den ganzen Sensor gehen (vgl. Abbildung 2.12).

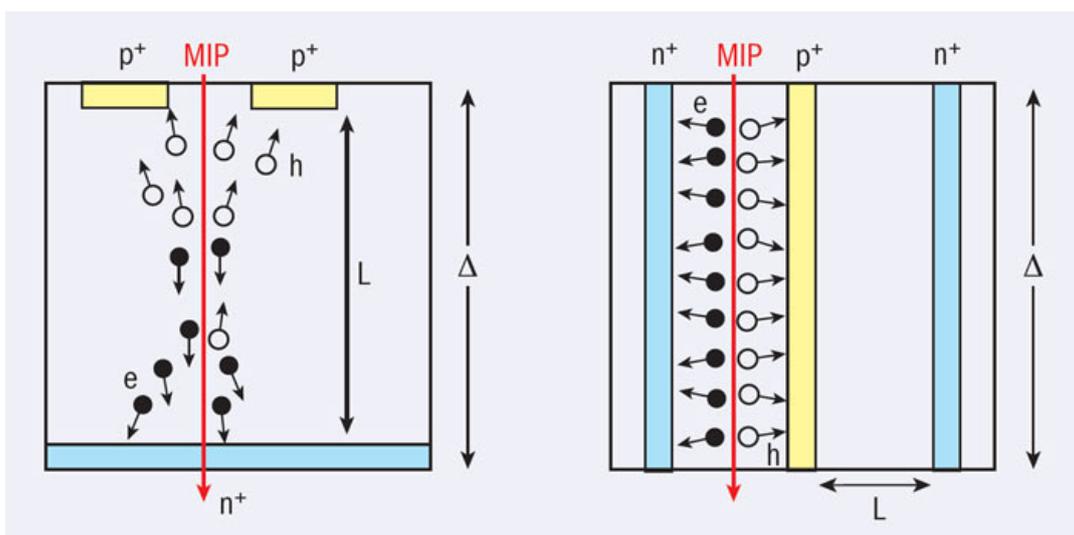


ABBILDUNG 2.12: Schematische Querschnitte von dem planaren und dem dreidimensionalen Aufbau eines Sensors [10].

Wenn nun ein geladenes Teilchen den Sensor durchquert, werden Elektronen-Loch-Paare erzeugt. Die negativ geladenen Elektronen werden dann von den n^+ angezogen und über den jeweiligen Kanal zum Front-End-Chip weitergeleitet, der das Signal dann weitergehend bearbeitet. Weiterhin ist zu erkennen, dass die einzigen Pixel durch p-dotiertes Material (*p-Spray*) getrennt sind, währenddessen teilen sich alle Pixel jedoch das gleiche p^+ -Material [5].

Im Source Scan wird das Modul mit einer Strontium-90-Quelle bestrahlt, welche Elektronen emittiert (β^- -Strahler). Diese Elektronen haben ausreichend Energie, um den beschriebenen Prozess auszulösen und führen somit dazu, dass das Modul Treffer registriert, die über den erwarteten Untergrund hinausgehen. Weist die gemessene Trefferanzahl (*Occupancy*) eines Pixels auf dem Modul während der Bestrahlung gar keine oder unerwartet viele Ereignisse auf, so handelt es sich wahrscheinlich um fehlerhafte Pixel.

Sollte ein Pixel trotz ausreichender Bestrahlung keine Treffer aufweisen, kann es sich z.B. um einen kaputten Bump-Bond handeln. Pixel, die verglichen mit den anderen Pixeln deutlich mehr Treffer anzeigen, werden heiße Pixel (*hot pixel*) genannt. Die überproportionale Trefferanzahl kann ebenso durch verschiedene Gründe auftreten. Bei schlechter Isolierung eines Bump-Bonds kann Strom aus dem Sensor in die Auslesezone fließen. Ebenso kommt es in der internen Ausleseelektronik zu Fehlern, die dazu führen, dass ein Pixel feststeckt (*stuck pixel*), sodass ein Treffer mehrmals ausgelesen wird. Außerdem kann Rauschen in der Elektronik zusätzliche Fehltreffer erzeugen. Mit dem Source Scan können solche Pixel identifiziert werden. Wie man weiterhin mit diesen verfährt, wird in Abschnitt 4.3 erklärt.

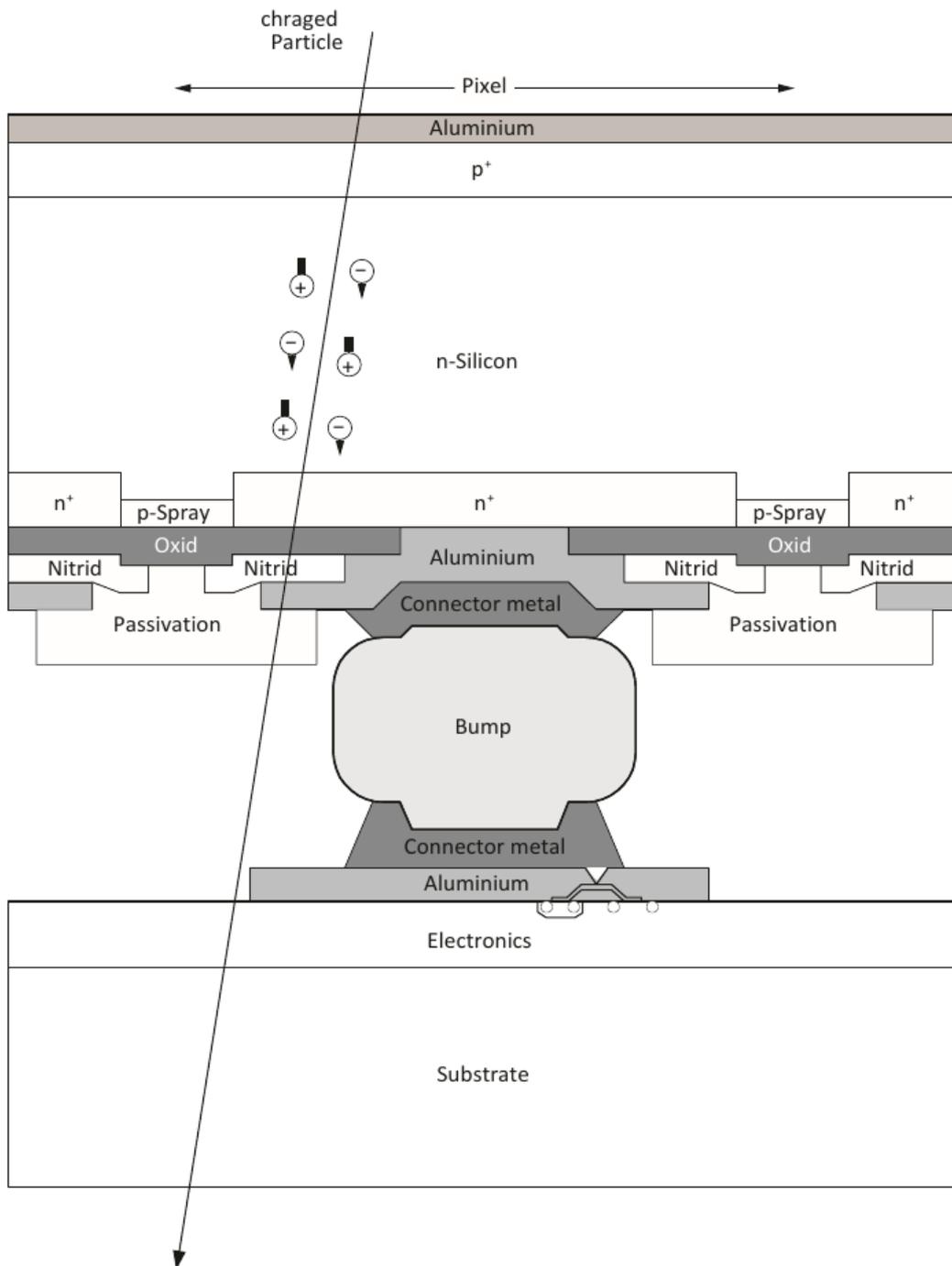


ABBILDUNG 2.13: Der Querschnitt eines Sensors verbunden mit einem Front-End-Chip. Oben sieht man den n-n Sensor, welcher von einem geladenen Teilchen durchlaufen wird. In der Mitte ist die Verbindung über einen Bump gezeigt und unten ist der Front-End angedeutet. [11]

Kapitel 3

Der VI-Scan

3.1 Erarbeitung des VI-Scans

Wie in Abschnitt 2.3 erwähnt, ist die Universität Siegen an der Herstellung der Pixelmodule beteiligt, die in dem neuen ATLAS ITk Pixeldetektor verbaut werden. In diesem Prozess ist wiederholtes Testen der Module notwendig (in Abbildung 2.7 dargestellt). Der VI-Scan ist einer dieser Tests und dient zur Überprüfung der in Abschnitt 2.3.1 beleuchteten Shunt-LDO-Regulatoren, welche die Stromversorgung der Chips regeln. In diesem Scan soll überprüft werden, ob die Regulatoren funktionsfähig sind und die Chips korrekt anlaufen.

Dieser Test wurde zuvor von dem Elektronikentwicklungslabor auf dem Emmy-Noether-Campus [12] durchgeführt, welches die Arbeitsgruppe bei der Arbeit mit den Pixelmodulen unterstützt. Die VISA (*Virtual Instrument Software Architecture*) Implementation von LabVIEW wurde benutzt, um mit dem eingesetzten Netzteil zu kommunizieren [13]. Die Aufgabe im Rahmen dieser Abschlussarbeit bestand darin, den Scan in Python umzusetzen, damit er mit den Testsystemen ausgeführt werden kann, mit denen auch die übrigen elektrischen Test durchgeführt werden.

Dazu wurde die PyVISA Bibliothek von Python benutzt, die ebenso auf VISA basiert und eine Kommunikation mit Instrumenten ermöglicht [14]. Diese Kommunikation geschieht über *Standard Commands for Programmable Instruments* (SCPI). Die übrigen im Code benutzten Bibliotheken sind sehr grundlegend, dementsprechend wird im weiteren Verlauf der Arbeit nur auf den Teil des Codes besonders eingegangen, der die Kommunikation mit dem Netzteil ausführt. Mit dem verbundenem Netzteil werden bestimmte Stromstärken durchlaufen und Messpunkte in Strom und Spannung genommen, um die für den Test erforderliche VI-Kurve darzustellen. In dieser soll ein Sprung in der Spannungskurve zu erkennen sein, welcher am Ein- bzw. Ausschalt- punkt der Front-End-Chips liegt.

3.1.1 Testverfahren, Anforderungen und Aufbau

Die Anforderungen für den Test sind im RD53A-Module-Testing-Document [7] zu finden. Die Temperatur soll bei Raumtemperatur bis zu 40 °C liegen und sie soll nicht genauer beobachtet werden, da sich das Verhalten der SLDO-Regulatoren in diesem Bereich nicht mit der Temperatur ändere und

da es zu lange dauern würde, die Temperatur in jedem Schritt zu regeln. Des Weiteren soll eine Spannungsgrenze von 2,0 V eingerichtet werden. Dann soll das Modul mit einem Strom von 1,25 A pro Front-End-Chip versorgt werden (5 A für die in dieser Arbeit untersuchten Quad-Module) und die Spannung gemessen werden, während in 100 mA Schritten der Strom bis auf 0 A verringert wird. Dabei soll entweder der Output des Netzteils bei jedem Schritt aus- und wieder eingeschaltet werden (laut Testdokument bevorzugt) oder der Strom soll einfach kontinuierlich heruntergeregelt werden. Diese beiden Methoden werden im Folgenden als On-Off- und als Ramp-Down-Methode betitelt. Unabhängig von der gewählten Methode sollte im Spannung-Strom-Diagramm (in der VI-Kurve) ein Sprung in der Spannung zu erkennen sein. Die Kriterien, unter denen ein Modul als funktionsfähig hinsichtlich des VI-Scans aufgefasst werden kann, sind im Testing Document als „*to be revisied*“ betitelt und sind nach Einschätzung mit der in dieser Arbeit gewonnenen Erfahrung nicht als korrekt anzusehen bzw. nicht korrekt formuliert. Dies betrifft die Angaben bei welchem Strom und bei welcher Spannung das Einschalten der Chips zu beobachten sein soll. Dass alle Front-End-Chips (FEs) in einem Strombereich von 0,3 A angehen sollen, ist ein sinnvolles Kriterium. Aus dem RD53A Manual [9] können die Grenzen für ein Spannungsintervall von ungefähr 0,8 V bis 1,3 V entnommen werden, die im weiteren Verlauf benutzt wurden.

Um den Test durchzuführen, wird das zu testende Modul über ein Flachbandkabel mit der Power-Adapter-Karte und diese mit dem Netzteil verbunden. Dieses wird wiederum mit dem Computer verbunden, auf dem man den Test laufen lassen möchte. In dieser Arbeit wurde das Netzteil HMP4040 von Rohde & Schwarz benutzt, welches über USB mit dem Computer verbunden wurde. Der Aufbau ist in Abbildung 3.1 schematisch dargestellt und in Abbildungen 3.2 und 3.3 sind die Power-Adapter-Karte und ein Pixelmodul dargestellt.

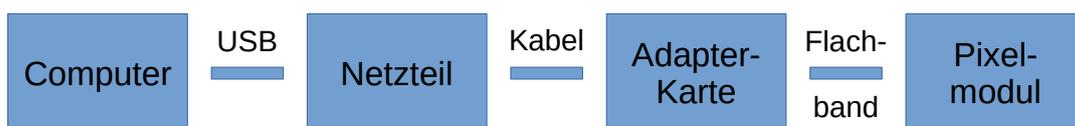


ABBILDUNG 3.1: Eine schematische Darstellung des benutzten Aufbaus.

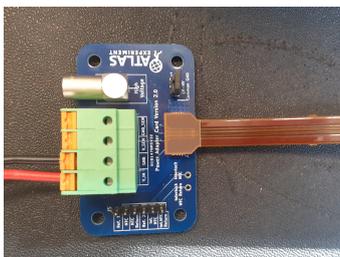


ABBILDUNG 3.2: Die mit dem Netzteil verbundene Power-Adapter-Karte.

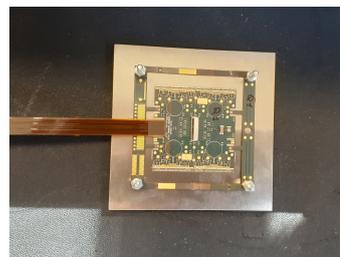


ABBILDUNG 3.3: Das mit der Power-Adapter-Karte verbundene Pixelmodul.

3.1.2 Umsetzung in Python

Die Aufgabe wurde umgesetzt, indem ich mich zunächst mit den Grundlagen von PyVISA und Python im Allgemeinen auseinandergesetzt habe. Viele der Einzelteile des fertigen Codes lassen sich auch mit einem Netzteil ausprobieren, an dem nichts angeschlossen ist. Danach wurden Widerstände mit dem Netzteil verbunden und erste Versionen des Scans an diesen durchgeführt, um die grundlegende Funktionsweise des Tests zu erarbeiten. Erst nachdem Sicherheitsmaßnahmen festgelegt, implementiert und überprüft wurden, sind Scans mit einem richtigen Modul durchgeführt worden. Daraufhin wurden einige Untersuchungen durchgeführt, die in den folgenden Abschnitten erläutert werden. Zum Schluss wurde noch eine Bedienungsanleitung angefertigt, um das zukünftige Arbeiten mit dem Scan zu vereinfachen [15].

Einführung in PyVISA

Um mit Hilfe von PyVISA mit Instrumenten zu kommunizieren, muss zunächst die entsprechende Bibliothek importiert werden. Danach wird ein *Resource Manager* initialisiert, der die verschiedenen verbundenen Instrumente verwaltet, hier `rm` genannt. Im folgenden Beispiel wird darauf das Netzteil `power` initialisiert, indem der Resource Manager mit dem entsprechenden VISA-Namen des Instruments auf das Instrument zugreift. Ist das Instrument erst einmal angelegt, kann man über `write` und `query` mit diesem kommunizieren. Mit `write` wird nur ein Befehl übermittelt, mit `query` jedoch auch eine Antwort des Instruments zurückgesendet, die sofort als Wert übergeben wird. Die Argumente dieser Befehle sind SCPI-Kommandos. Welche SCPI-Kommandos von dem Instrument genutzt werden, kann in der jeweiligen Dokumentation zum Instrument nachgeschlagen werden. In dem Beispielcode wird als Beispiel für eine `query`-Abfrage das Kommando `*IDN?` übergeben, welches dafür sorgt, dass das Instrument seinen Namen (z.B. HMP4040), die Seriennummer und die installierte Version der Firmware zurückgibt. Dieser String wird direkt der Variable `id` übergeben und später mit `print` in die Kommandozeile ausgegeben. Als Beispiel für ein `write` wurde hier das Kommando `OUTPUT ON` gewählt, welches den Output von einem zuvor ausgewähltem Kanal des Netzteils anstellt.

```
import pyvisa

rm = pyvisa.ResourceManager()
power = rm.open_resource("ASRL/dev/ttyACMO::INSTR")
id = power.query("*IDN?")
power.write("OUTPUT ON")

print(id)
```

Die VISA-Namen aller verbundenen Instrumente werden ausgegeben, indem man dem *Resource Manager* befiehlt, die mit dem Computer verbundenen Instrumente aufzulisten. Falls mehrere Instrumente verbunden sind und dementsprechend eine Liste mit mehreren VISA-Namen ausgegeben wird, können die einzelnen Instrumente mit Anwenden von *IDN? unterschieden werden oder die Identifikation eines Instruments geht aus dem VISA-Namen selbst hervor, der je nach Art der Verbindung und Typ des Instruments anders lautet. Folgender Beispielcode kann benutzt werden, um eine Liste der verfügbaren Instrumente auszugeben.

```
import pyvisa
rm = pyvisa.ResourceManager()
print(rm.list_resources())
```

Im Skript für den VI-Scan werden einige SCPI-Kommandos eingesetzt, die dem Code [16] zu entnehmen sind und in dem Dokument für das HMP4040 [17] nachgeschlagen werden können.

Bedienen des Skripts

Um den Test mit Hilfe des Skripts auszuführen, muss man das `VI-scan.py` Programm in der Kommandozeile ausführen und die entsprechenden Argumente übergeben. Welche Argumente notwendig bzw. möglich sind, lässt sich über `VI-scan.py -h` in Erfahrung bringen, welches die folgende Übersicht in die Kommandozeile ausgibt:

```
usage: VI-scan.py [-h] [--channel channel] [--start start_curr]
[--end end_curr] [--step curr_step] [--N no_measurements]
[--interval Vmin Vmax] [-oo] [-s] [-sbs] [-nl] name
```

This python script automates the VI-Scan for the ATLAS pixel-modules. PyVISA is used to communicate with the connected power supply via SCPI commands. Please make sure that the overvoltage protection of the used channel stored in profile 1 of the power supply is set to 2.1 V. By default the scan ramps down the current, but you can choose to turn the output off and on in every step. Please look out for errors while the script is running, because if the script stops due to an error you may have to manually turn off the output of the power supply to prevent damage to the module. If you need further instruction look for the manual written for this script on the TWiki.

positional arguments:

name The name of the module.

optional arguments:

```
-h, --help          show this help message and exit
--channel channel   Used channel of the power supply as an
integer. Default is set to 4.
--start start_curr  Starting point for the current, select
one lower than or equal to 5 A (The current is decreased over
the course of the scan). Default is set to 5 A.
--end end_curr      End point for the current, select one
greater than or equal to 0 A. Default is set to 0 A.
--step curr_step    Step size in which the current is
decreased. Default is set to 0.1 A.
--N no_measurements Number of measurements taken in every
current step. Default is set to 10.
--interval Vmin Vmax The accepted starting point interval
shown in the plot. Default is set to 0.87 V, 1.30 V.
-oo, --on_off       Decides if you want to turn the output on
and off in every current step. There is an additional sleep
timer of 0.5 s for which the output will be off.
-s, --showplot      Decides if the plot is shown immediately
after the scan is done (the pdf is saved either way).
-sbs, --stepbystep  Decides if you want to make histograms
and plot I(t) and V(t) out of all the individual measurements
in every current step (unnecessary for regular use).
-nl, --nolines      If given, the lines of the accepted
starting point interval are not shown in the plot.
```

Der Name des zu testenden Moduls muss als positionelles Argument übergeben werden, die übrigen Argumente sind alle optional. Es wird erklärt, was die Argumente machen und ebenso welche Standardwerte das Skript benutzt, falls die optionalen Argumente nicht übergeben werden. Eine beispielhafte Eingabe von `python3 VI-scan.py Module-A --channel 1 --start 4.8 --end 0.3 --step 0.1 --N 20 --interval 0.8 1.2 -oo -s -sbs` in die Kommandozeile führt einen Scan von „Module-A“ aus. Dazu wird der Kanal 1 des Netzteils benutzt, der Strom wird von 4,8 A auf 0,3 A in 0,1 A Schritten heruntergeregt, wobei `-oo` übergeben wurde, sodass die On-Off-Methode eingesetzt wird und der Output des Stroms bei jedem Schritt aus- und wieder eingeschaltet wird. Es wird 20 mal pro Schritt gemessen und da `-sbs` übergeben wurde, werden alle Daten gespeichert, nicht nur die zusammengefassten Punkte von jedem Schritt. Der Plot wird nicht nur gespeichert, sondern durch `-s` auch direkt nach Ausführen des Skripts angezeigt und auf diesem Plot erscheinen bei 0,87 V und 1,30 V horizontale Linien, um die Kriterien für den Sprung in der Spannung anzuzeigen.

Ausführlichere Informationen zur Bedienung und zu möglicher Anpassung des Scans sind in der Betriebsanleitung zu finden. Ebenso wurden zur einfacheren Nutzung des Skripts einige Hilfsskripts angefertigt: Zwei Skripts, von denen das eine die verbundenen VISA-Ressourcen auflistet und das andere den Identifikationsstring einer dieser Ressourcen ausgibt, und ein Skript welches eine Transientenanalyse ausführt (mehr dazu in Abschnitt 3.4).

Funktionsweise des Skripts

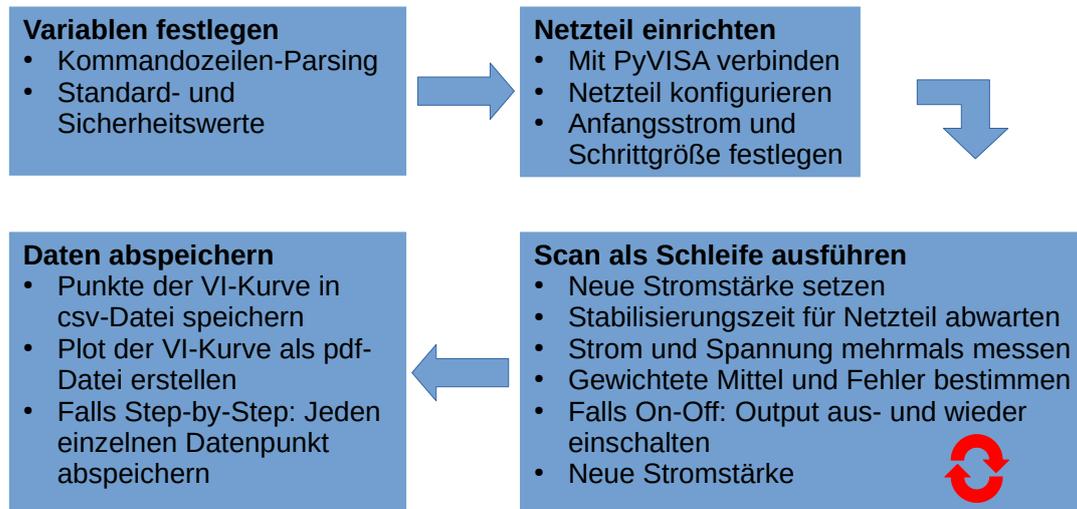


ABBILDUNG 3.4: Die Funktionsweise des Skripts in schematischer Darstellung.

In Abbildung 3.4 ist der Ablauf des Skripts schematisch dargestellt. Zu Beginn werden die später genutzten Variablen festgelegt. Einige Parameter des Test können dabei vom Benutzer ausgewählt werden, wobei andere Werte, die für die Sicherheit des Tests sorgen oder die Standardwerte für Testparameter, im Code festgelegt sind und nur im Code selbst geändert werden können. Die vom Benutzer eingegebenen Werte, welche mit Kommandozeilen-Parsing übergeben werden (mit der Hilfe der `argparse` Bibliothek [18]), wurden im vorigen Abschnitt gezeigt. Zu den Sicherheitswerten zählen vor allem Grenzen für Strom und Spannung, sowie die Zeit, welche nach dem Setzen eines neuen Stroms gewartet wird, damit sich das Netzteil stabilisiert, und die Zeit, welche in der On-Off-Methode festlegt, wie lange das Netzteil ausgeschaltet bleibt. Die Standardwerte werden genutzt, falls der Benutzer das jeweilige optionale Argument nicht angibt. Einige von diesen sind durch Erfahrung bestimmt worden, zum Beispiel dass zehn Messungen pro Stromschritt ausreichend sind, oder werden durch die aktuellen Testparameter bestimmt, so zum Beispiel dass der Test von 5 A bis 0 A durchgeführt werden soll. Bei Änderung der Testparameter wird in der Bedienungsanleitung erklärt, wie man Sicherheits- und Standardwerte einfach anpassen kann. Ebenso werden Listen angelegt, in denen die Datenpunkte für Strom und Spannung abgespeichert werden.

Nach dem Festlegen aller Variablen wird das Netzteil verbunden und für den Scan eingerichtet. Wie man ein Instrument mit PyVISA verbindet, wurde im vorigen Abschnitt gezeigt. Nachdem das Netzteil verbunden ist, wird es mit Hilfe eines Selbsttests überprüft, bei dessen Fehlschlag das Skript gestoppt werden würde. Danach wird der vorher festgelegte Kanal des Netzteils und das entsprechende Einstellungsprofil des Netzteils aufgerufen, welches den Überspannungsschutz (*Overvoltage Protection*, Abk. OVP) enthält, der im nächsten Abschnitt näher erläutert wird. Nachdem der OVP überprüft wird, werden die Spannung (welche im hier genutzten *current mode* als

Grenze fungiert) und der Strom festgesetzt, sowie die Schrittgröße der Stromänderung. Die Schrittgröße wird festgesetzt, da der Strom nicht jedes Mal über einen Zahlenwert neu gesetzt wird, sondern es wird nur der Startwert als Zahl gesetzt und dann in jedem Schritt der Befehl gegeben, den Strom um die definierte Schrittgröße zu verringern. Danach wird der Output des ausgewählten Kanals angeschaltet.

Dann startet der eigentliche Scan in einer Schleife, die $(I_{\text{Start}} - I_{\text{Ende}})/I_{\text{Schritt}} + 1$ mal durchläuft, um sowohl den Start- als auch den Endpunkt zu vermessen. Falls die On-Off-Methode genutzt wird, wird zum Ende jedes Schrittes der Output ausgeschaltet, sodass zu Anfang erst 0,5 s verstreichen und dann der Output wieder angeschaltet wird. Unabhängig von der gewählten Methode werden dann die Listen angelegt, welche jeden einzelnen Messpunkt des momentanen Stromschrittes enthalten werden, und es wird eine Zeit von 1 s abgewartet, damit sich das Netzteil auf den neu eingestellten Strom einstellen kann. Nach dieser Stabilisierungszeit werden dann so oft der Strom und die Spannung gemessen, wie zuvor festgelegt, und die Werte werden in die temporären Listen für den momentanen Stromschritt eingetragen. Aus diesen Werten werden dann die gewichteten Mittel gebildet und die entsprechenden Fehler berechnet, welche dann in die im ersten Teil angelegten Listen für die wirklichen Messpunkte eingetragen werden. Sollte On-Off eingesetzt werden, wird nun der Output wieder ausgeschaltet. Zuallerletzt wird in jedem Schritt dann der Befehl gegeben, im Strom einen Schritt nach unten zu gehen. Sollte die Step-by-Step Option ausgewählt worden sein, werden nicht nur die gewichteten Mittel und Fehler gespeichert, die einen Messpunkt für einen Stromschritt ausmachen, sondern auch noch alle einzelnen Werte, die in einem Stromschritt genommen wurden. Ebenso werden die Zeiten gespeichert, zu denen die einzelnen Messungen in einem Stromschritt genommen wurden. Dies ist nützlich für Untersuchungen des Verhaltens in einem Stromschritt und wurde in den folgenden Untersuchungen zum VI-Scan eingesetzt.

Sind nun alle Messwerte genommen, wird ein Ordner angelegt, in dem die Dateien der Ergebnisse abgespeichert werden. Zunächst jedoch werden die Daten mit Hilfe der sigfig Bibliothek [19] wissenschaftlich gerundet. Die Daten werden dann in einen *Dataframe* der pandas Bibliothek [20] geschrieben und mit Hilfe dieser in einer csv-Datei abgespeichert. Außerdem wird mit der matplotlib Bibliothek [21] direkt ein Plot aus den Daten erstellt und als pdf-Datei abgespeichert. Sollte die Step-by-Step Analyse gewünscht sein, wird nun noch ein Unterordner erstellt, in dem für jeden Stromschritt die einzelnen Messpunkte von Strom und Spannung in einer csv-Datei abgespeichert werden und es werden automatisch für jeden Schritt Plots erstellt, die den zeitlichen Verlauf von Strom und Spannung darstellen und die Histogramme von Strom und Spannung zeigen. Der durch den Scan erhaltene Plot ist in Abbildung 3.5 dargestellt und in der Tabelle 3.1 wird ein Auszug der in der csv-Datei gespeicherten Datenpunkte gezeigt. Ein Beispiel für die Plots, welche das Skript mit aktivem Step-by-Step liefert, ist in Abbildung 3.12 zu sehen. Der Code des Skripts ist in [16] zu finden.

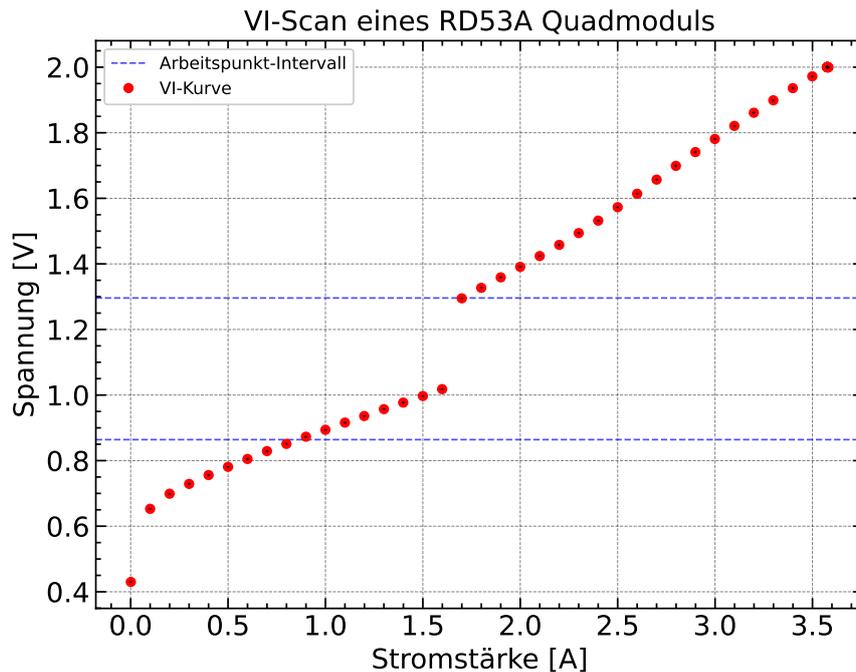


ABBILDUNG 3.5: Der automatisch erstellte Plot des ausgeführten VI-Scans. Es ist zu beachten, dass die Datenpunkte mit Fehlerbalken versehen sind, welche jedoch sehr klein und somit schwer zu erkennen sind.

Stromstärke [A]	Stromstärke σ [A]	Spannung [V]	Spannung σ [V]
3,499	0,002	1,972	0,002
3,399	0,002	1,936	0,002
3,299	0,002	1,899	0,002
3,199	0,002	1,861	0,002
3,099	0,002	1,821	0,002
2,999	0,002	1,781	0,002

TABELLE 3.1: Auszug der in einer csv-Datei gespeicherten Werte im VI-Scan Skript.

Sicherheitsmaßnahmen

Die Sicherheit im Umgang mit dem Modulen hat höchste Priorität, nicht nur die Sicherheit der schwer zu ersetzenden Module, sondern auch von den sonst genutzten Geräten und vor allem von den beteiligten Personen. Dementsprechend wurden einige Maßnahmen diskutiert und implementiert.

Der wichtigste Aspekt ist die Begrenzung der Spannung, welche vom Netzteil ausgegeben wird. Wenn man es im *current mode*, also im Modus in dem der Strom gesetzt wird, einsetzt, dann fungiert die am Netzteil eingestellte Spannung als eine Grenze. Deshalb wird im Scan die Spannung auf 2 V gesetzt und der Wert ist außerhalb des Codes nicht zu beeinflussen. Somit stellt das Netzteil höchstens einen Strom ein mit dem 2 V erreicht werden,

was in Abbildung 3.5 an der Anhäufung der Punkte oben rechts zu erkennen ist. Es ist zu erwähnen, dass die Spannung manchmal über 2 V hinausgehen kann. Um außerhalb der Software eine Sicherheitsinstanz zu bilden, wird zusätzlich der OVP des Netzteils eingesetzt. Dieser wird nicht in der Software gesetzt, sondern muss vom Benutzer manuell am Netzteil im entsprechend genutzten Profil des Netzteils auf 2,1 V gesetzt werden. Der OVP wird im Skript lediglich überprüft, sollte jedoch trotzdem immer vom Benutzer selbst überprüft werden. Der OVP liegt um 0,1 V höher als die eigentlich einzuhaltende Grenze, da diese um einige Millivolt vom Gerät überschritten werden kann. Falls der OVP ausgelöst wird, wird der Output des Netzteil ausgestellt und muss manuell zurückgesetzt werden.

Eine zusätzliche Maßnahme bildet die Überprüfung des eingegebenen Stroms. Falls der Benutzer Anfangs- und Endstrom selbst wählt, dürfen diese nicht außerhalb des Intervalls liegen, welches vom Test vorgesehen ist, sonst wird das Skript mit einem Hinweis darauf beendet und der Scan wird nicht ausgeführt. Dies ist durch den Spannungsschutz redundant, aber bietet zusätzliche Sicherheit. Eine Maßnahme, die zum Schutze des Netzteils dient, ist die Zeitspanne, in welcher der Output des Netzteils bei der On-Off-Methode ausgeschaltet bleibt. Da in der Zeit im Test nichts Weiteres passiert, könnte man sie so gering wie möglich wählen, sie wird aber auf 0,5 s gesetzt, um das Netzteil zu schonen. Weiterhin wird im Skript bei der Konfiguration des Netzteils nicht nur der OVP überprüft, sondern auch der Selbsttest des Netzteils eingesetzt.

Aus Sicherheitsgründen ist es ebenso wichtig, dass der Benutzer die gesamte Dauer des Tests (typischerweise zwei Minuten) anwesend bleibt. Es kann nämlich durch Fehler bei der Datenübertragung dazu kommen, dass die Timeout-Zeit für eine Antwort von dem Netzteil überschritten wird. Dann hört das Skript auf zu laufen, der Output des Netzteils wird jedoch nicht ausgeschaltet. Diese Art von Timeout-Fehler wurde im Laufe dieser Arbeit beobachtet und versucht zu beheben. Im Skript wird eine Timeout-Zeit von 5000 s gegeben, die auf jeden Fall für die Operationen des Netzteils ausreicht, trotzdem tritt der Fehler auf. Daher wird vermutet, dass der Fehler in der Datenübertragung liegt, also an einem beschädigten USB-Kabel oder -Port. Die tatsächliche Ursache konnte nicht ermittelt werden.

Eine mögliche Quelle für Schäden am Modul kann bei diesem Test die Laufzeit sein, denn laut den Anforderungen (vgl. Abschnitt 3.1.1) wird der Test ohne Kühlung durchgeführt. Die typische Dauer des in dieser Arbeit erarbeiteten Scans liegt bei etwas über zwei Minuten, was für den Betrieb eines Moduls ohne Kühlung unbedenklich ist. Sollte man den Test aber mehrmals direkt hintereinander laufen lassen oder so abändern, dass er um einiges länger dauert, kann es zu Schäden am Modul durch Überhitzung kommen. Um dem vorbeugen zu können, wurde ebenso untersucht, ob nicht ein Test mit Kühlung auch die gewünschten Daten ergibt. Die Untersuchungen dazu finden sich in Abschnitt 3.3 und wurden mit dem Fazit abgeschlossen, dass ein Einsetzen der Kühlung zu unerwünschten Messungen führt. Sollte man diesen Test über einen längeren Zeitraum laufen lassen wollen, könnte man eine Kühlung einsetzen, die die Temperatur auf Raumtemperatur hält und die

Temperaturverteilung auf dem Modul möglichst homogen hält.

3.1.3 Vergleich zum vorher eingesetzten Verfahren

Um zu überprüfen, ob das erarbeitete Skript den VI-Scan auch korrekt ausführt, wurde das Modul Si-RD53A-Q2 getestet und das Ergebnis mit dem des vorigen Testverfahrens verglichen, welches von dem Elektronikentwicklungslabor eingesetzt wurde. Dort wurde der Test mit Hilfe von LabVIEW durchgeführt und es wurde die Ramp-Down-Methode eingesetzt. Der Vergleich ist in Abbildung 3.6 zu sehen und deutet darauf hin, dass die neue Testmethode mit der alten übereinstimmt. In höheren Strombereichen sind zwar Abweichungen zu erkennen (bis maximal 0,06 V), die aber durch den unterschiedlichen Aufbau erklärt werden können (verschiedene Kabel und anderes Netzteil). Die Werte um den Sprung in der Spannung, welcher für den VI-Scan ausschlaggebend ist, stimmen sehr gut überein.

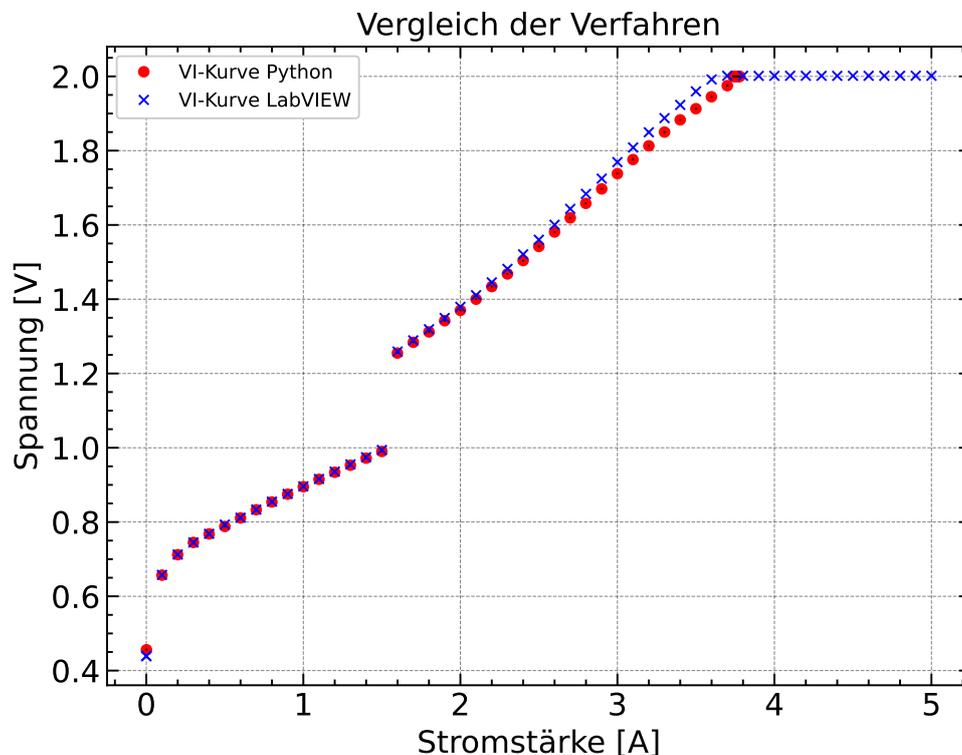


ABBILDUNG 3.6: Vergleich der neuen Testmethode mit der zuvor eingesetzten.

Es ist anzumerken, dass im zuvor eingesetzten Testverfahren die Stromstärke nicht gemessen wurde, sondern der einzustellende Strom aufgetragen ist. Daher kommt es zu der konstanten Linie der LabVIEW-Daten bei hohen Strömen, die im neuen Testverfahren nicht zu sehen ist, da dort der durch die Spannungsgrenze von 2 V begrenzte Strom gemessen wird. Durch diese Übereinstimmung kann das in Python umgesetzte Testverfahren als funktionstüchtig angesehen werden. Im Folgenden werden einige Aspekte des VI-Scans genauer untersucht.

3.2 Vergleich der Ramp-Down- und der On-Off-Methode

Wie in Abschnitt 3.1.1 erläutert, kann der Test sowohl mit der Ramp-Down-Methode als auch mit der On-Off-Methode durchgeführt werden, wobei die On-Off-Methode bevorzugt wird. Im Vergleich der Methoden ist ein Unterschied in den VI-Kurven deutlich zu sehen. Es stellt sich die Frage, warum sich unterschiedliche Kurvenverläufe ergeben, wenn der Output des Netzteils in jedem Messschritt aus- und wieder eingeschaltet wird im Vergleich zum Ramp-Down, in dem der Output durchgehend an bleibt.

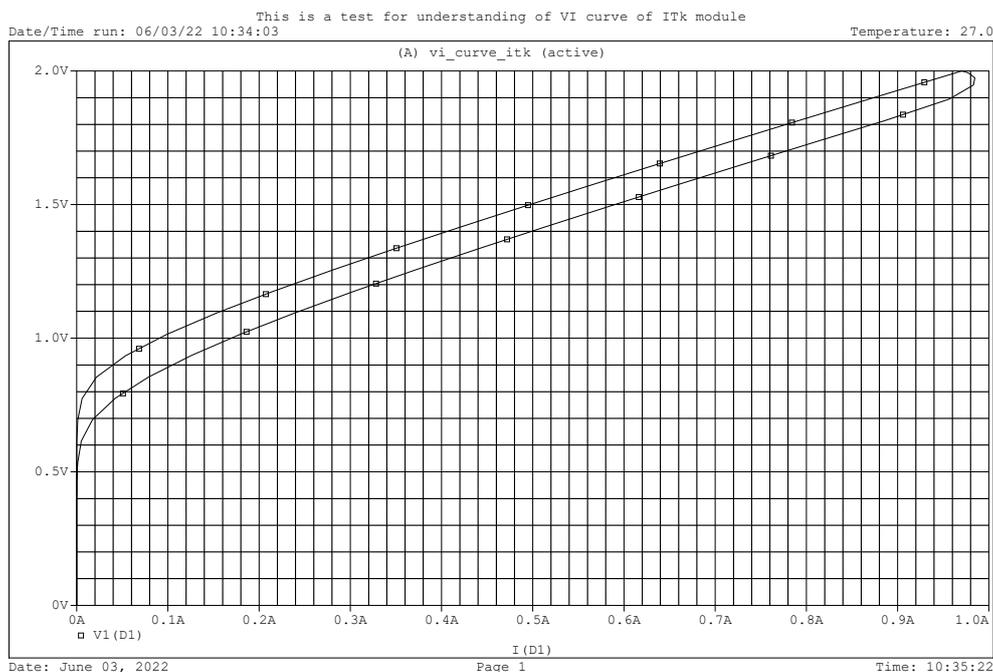
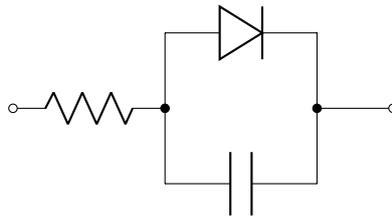


ABBILDUNG 3.7: Simulation der VI-Kurve des obigen Modellschaltkreises [22].

Um eine Antwort auf diese Frage zumindest zu motivieren, kann ein vereinfachter Schaltkreis betrachtet werden, der aus einem Widerstand in Reihe mit einer Parallelschaltung von Diode und Kapazität besteht (vgl. Abbildung 3.7). Durch die Kapazität liegen die VI-Kurven für ein Erhöhen des Stroms und für ein Verringern des Stroms nicht aufeinander, wie in Abbildung 3.7 zu sehen. Die On-Off-Methode wurde nicht in der Simulation umgesetzt, sondern es handelt sich um einen Ramp-Down und einen Ramp-Up. Selbstverständlich ist die in den Modulen verbaute Elektronik komplexer, aber um

das grundlegende Prinzip des Unterschieds zu verstehen, sollte die Simulation eine Anschauung geben.

Bei der On-Off-Methode wird der Strom insgesamt ebenso von höheren zu niedrigeren Stromstärken gesenkt, jedoch geht das Netzteil beim erneuten Anschalten in jedem Schritt jeweils von 0 V bzw. 0 A an den gewünschten Messpunkt heran. Somit sollte eine Überlagerung des Verhaltens bei einem Ramp-Down und einem Ramp-Up zu sehen sein. Um dies zu verifizieren, wurde ein Modul mit allen drei Methoden vermessen. Dabei sei anzumerken, dass ein Ramp-Up laut [7] nicht als Methode in Frage kommt, sondern hier lediglich zum Verständnis der Unterschiede zwischen Ramp-Down und On-Off durchgeführt wurde. Die Ergebnisse des Vergleichs sind in Abbildung 3.8 zu sehen und bestätigen die Vermutung, dass sich beim On-Off das Verhalten von Ramp-Down und -Up überlagern.

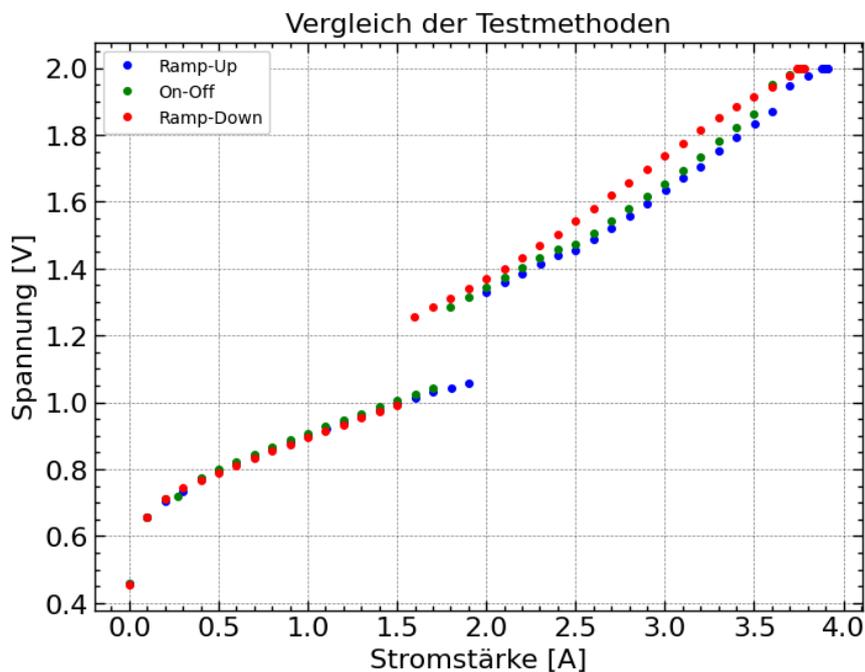


ABBILDUNG 3.8: Der Vergleich der Ramp-Down-, Ramp-Up- und On-Off-Methoden. Es ist deutlich zu erkennen, dass die On-Off-Methode einer Überlagerung von Ramp-Down und Ramp-Up entspricht. Es wurde das Modul Si-RD53A-Q2 getestet.

Obwohl die On-Off-Methode bevorzugt eingesetzt werden soll und auch die zu erwartenden Messungen liefert, wurde im Scan dem Benutzer die Wahl zwischen den Methoden gelassen, falls sich die Vorgaben in Zukunft nochmal ändern sollten. Die zuvor in Siegen durchgeführten VI-Scans (Abschnitt 3.1.3) wurden mit der Ramp-Down-Methode ausgeführt.

Identische Untersuchungen wurden bereits für Chips der Generation RD53B durchgeführt, jedoch nur mit Single-Modulen, im Gegensatz zu dem hier untersuchten Quad-Modul der RD53A Generation. Bei diesen Untersuchungen wurde kein Unterschied zwischen den eingesetzten Methoden beobachtet [23].

3.3 Auswirkungen der Kühlung

Wie in Abschnitt 3.1.2 erwähnt, wäre es ggf. nützlich den Test gekühlt auszuführen, obwohl es in den Anforderungen nicht vorgegeben ist. Um die Effekte einer Kühlung auf den VI-Scan zu untersuchen, wurde das Pixelmodul mit Hilfe des im Testaufbau für die elektrischen Tests schon vorhandenen Peltier-Elements gekühlt, während der VI-Scan durchgeführt wurde. Diese Tests wurden mit denen in Abschnitt 3.2 verglichen, da diese ohne Kühlung bei Raumtemperatur durchgeführt wurden.

Die Kühlung selber zeigt eine Temperatur von 10 bis 11 °C an. Wie sich die tatsächliche Temperatur auf dem Modul jedoch mit und ohne Kühlung verhält ist nicht bekannt. Beim Testen ohne Kühlung wird sich das Modul durch den Betrieb der Elektronik auch deutlich über Raumtemperatur erhitzen. Eine genauere Betrachtung der Temperatur oder vielleicht sogar der Temperaturverteilung während des Tests wäre interessant, wurde im Rahmen dieser Arbeit aber nicht durchgeführt.

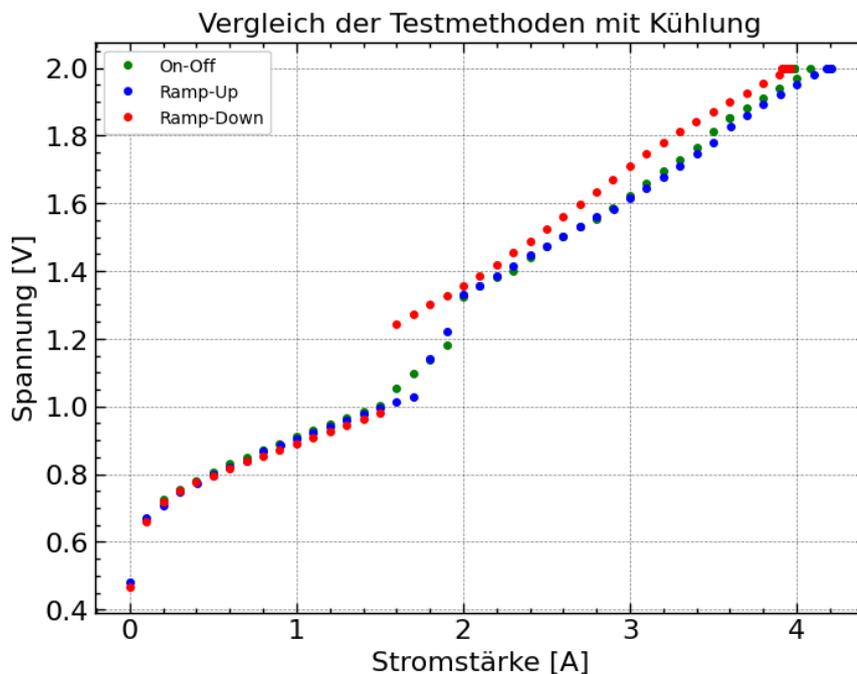


ABBILDUNG 3.9: Der Vergleich der Ramp-Down-, Ramp-Up- und On-Off-Methoden mit eingesetzter Kühlung. Es wurde das Modul Si-RD53A-Q2 getestet.

Wie man in Abbildung 3.9 erkennt, wird der Ramp-Down zumindest im Verlauf der VI-Kurve nicht von der Kühlung beeinflusst. Der Ramp-Up verhält sich jedoch anders. Der Spannungssprung wird verschmiert, was sich wiederum auch in der On-Off-Methode äußert, wie durch die in Abschnitt 3.2 erarbeiteten Feststellungen zu erwarten. Der Vergleich der jeweiligen Methoden mit oder ohne Kühlung (Abbildungen 3.10 und 3.11) zeigt kaum Abweichungen auf, bis auf den undeutlichen Spannungssprung in der On-Off-Methode.

Da die On-Off-Methode durch die Anforderung des Testing Document [7] bevorzugt wird und mit eingeschalteter Kühlung Ergebnisse liefert, die nicht

zu den Erwartungen passen, wurde im weiteren Verlauf der Arbeit auf das Einsetzen der Kühlung verzichtet und es wird generell davon abgeraten, eine Kühlung zu nutzen.

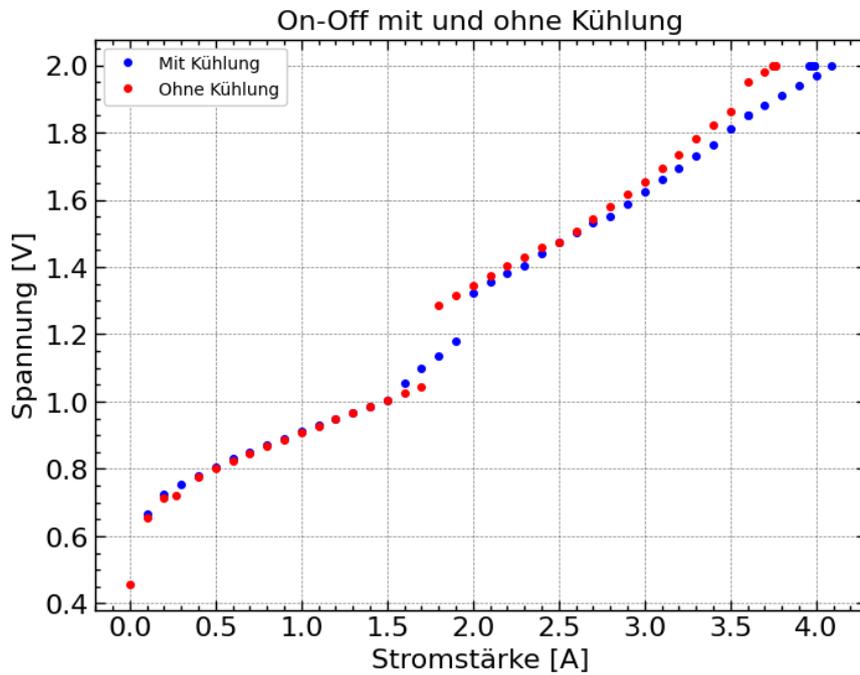


ABBILDUNG 3.10: Der Vergleich der On-Off-Methode mit und ohne Kühlung.

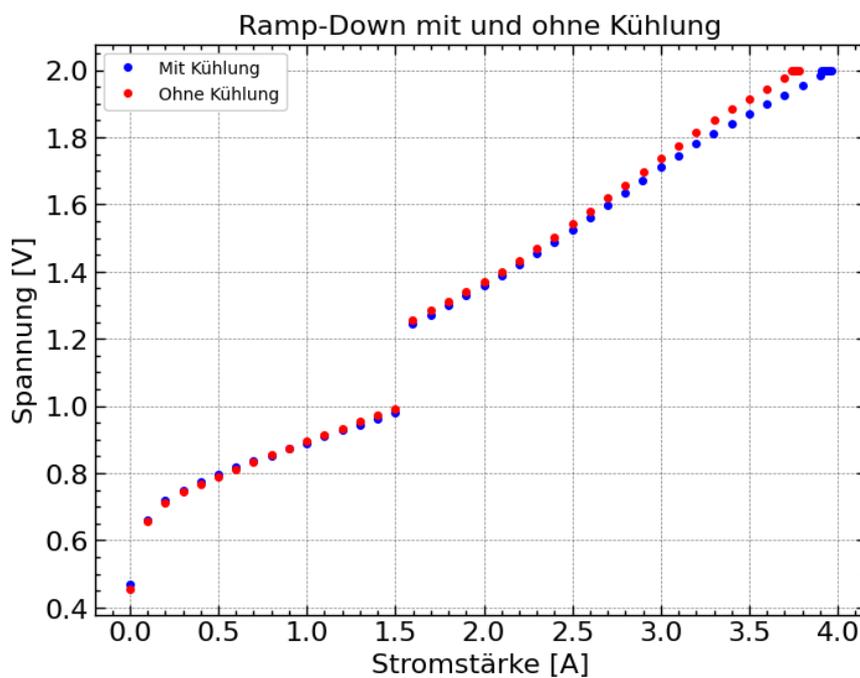


ABBILDUNG 3.11: Der Vergleich der Ramp-Down-Methode mit und ohne Kühlung.

3.4 Ermittlung der Stabilisierungszeit

Damit sich das Netzteil auf den jeweils neu gesetzten Arbeitspunkt einstellen kann, wird im Skript vor den Messungen eine Zeitspanne lang gewartet. Bei der Wahl dieser Zeitspanne soll zum einen natürlich stets ein verlässlicher Test beibehalten werden, sodass sich das Netzteil auf jeden Fall stabilisiert hat, zum anderen aber auch ein schneller Test umgesetzt werden, der nicht unnötig viel Zeit in Anspruch nimmt.

Um eine passende Stabilisierungszeit zu wählen, ist also eine quantitative Betrachtung des Verhaltens in der Zeit nötig. Dafür wird die im Scan implementierte Step-by-Step Analyse genutzt, die nicht nur jeden Messpunkt auf der VI-Kurve abspeichert, sondern auch alle einzelnen Messungen in einem Stromschritt. Zusätzlich zu den Messungen von Strom und Spannung werden auch die Zeiten, zu denen die Messungen genommen wurden, abgespeichert, wobei der Referenzpunkt zu Anfang des jeweiligen Stromschritts liegt. Falls man die Step-by-Step Option auswählt, werden ebenso automatisch die Histogramme von Strom und Spannung aller Stromschritte und die Plots der Zeitentwicklung erstellt und abgespeichert, wie in Abbildung 3.12 zu sehen ist.

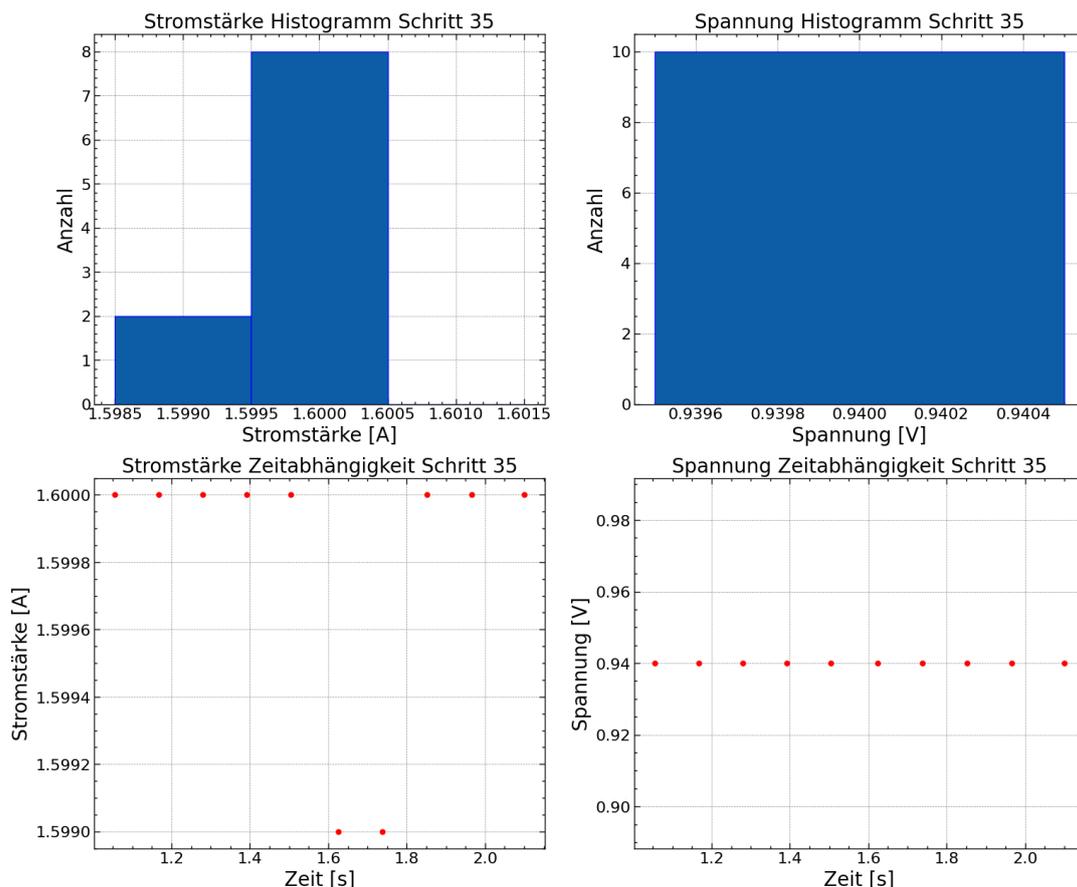


ABBILDUNG 3.12: Ein Beispiel der Plots, welche in der Step-by-Step Analyse erstellt werden. Das Binning der Histogramme stimmt dabei mit der Auflösung des Netzteils in Stromstärke und Spannung überein.

Nun lässt sich die Transiente des Netzteils nach der Verringerung des Stroms untersuchen, indem man die Stabilisierungszeit entfernt und direkt nach der Verringerung des Stroms anfängt zu messen. Hier wurde jedoch noch eine niedrige Stabilisierungszeit von 0,1 s gewählt, da es sonst vermehrt zu den in Abschnitt 3.1.2 erwähnten Datenübertragungsfehlern kam.

Da sich die Transiente des Netzteils in den beiden verschiedenen Messmethoden durchaus unterscheiden könnte, wurden beide untersucht. In beiden Analysen wurde 50 mal pro Stromschritt gemessen, um den Zeitverlauf gut darstellen zu können. Zunächst wurden die Daten aus allen Schritten zusammengefasst, indem der gemessene Strom vom Soll-Strom abgezogen wurde. Hier ist es wichtig anzumerken, dass in den jeweiligen Scans, die zu diesem Zwecke genutzt wurden, einige Stromschritte ausgelassen werden mussten. Die ersten paar Schritte sind klar verzerrt, da dort der eingestellte Strom durch die Limitierung der Spannung auf 2,0 V nicht erreicht werden kann. Auch der letzte Schritt ist verzerrt, da der minimale Output des Netzteils 1 mA beträgt. Beide Analysen wurden mit dem Modul Si-RD53A-Q2 durchgeführt.

3.4.1 Ramp-Down Analyse

In der Ramp-Down-Methode sind die verschiedenen Stromschritte vergleichbar, da das Netzteil seinen Output jeweils um 0,1 A verringern muss. In Abbildung 3.13 sind die Differenzen der Stromstärken zur Soll-Stromstärke ΔI von mehreren Stromschritten dargestellt. Es handelt sich um insgesamt 1800 Messpunkte. Die ersten 14 und der letzte Stromschritt wurden ausgelassen. Ebenso wurden die Fehler auf die einzelnen Messungen nicht dargestellt, da sie im Vergleich recht groß sind ($\sim 0,02$ A) und die Plots unkenntlich gemacht hätten. Bei den Berechnungen wurden sie jedoch berücksichtigt.

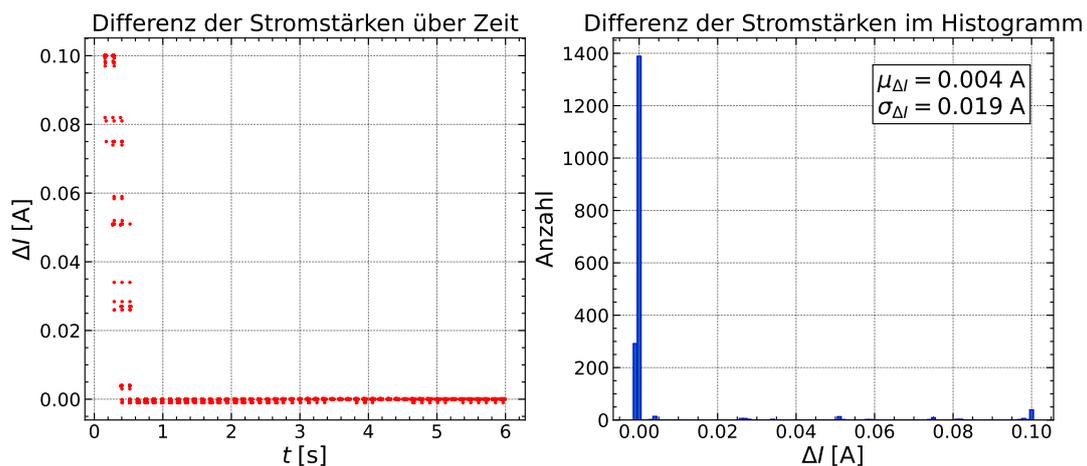


ABBILDUNG 3.13: Die zusammengefassten Daten der Stromabweichungen in der Ramp-Down-Methode in einem Plot und im Histogramm.

Nach der Betrachtung von Abbildung 3.13 lässt sich ein lineares Verhalten der Stromverringerng um 0,1 A im Netzteil vermuten. Daher wurden die

Datenpunkte, welche nicht im gewünschten Bereich um 0,0 A in der Differenz liegen, genauer betrachtet. Dazu wurden alle Punkt über 0,015 A gezählt. Dort sind klare Stufen von Werten zu erkennen, die auf fast genau dem gleichen Wert von ΔI liegen. Diese wurden zu Punkten zusammengefasst. Mit diesen kombinierten Punkten wurde dann eine orthogonale Regression durchgeführt, um eine Gerade an die Punkte anzupassen. In Abbildung 3.14 sieht man das Ergebnis der Kombination der benutzten Datenpunkte und der Regression. Die Fehler in ΔI der kombinierten Punkte sind sehr gering und dementsprechend in den Plots nicht zu erkennen. Die hierdurch ermittelten Parameter der Geraden sind ebenso in der Abbildung zu finden und das χ^2 bestätigt, dass die Gerade sehr gut zu den Datenpunkten passt.

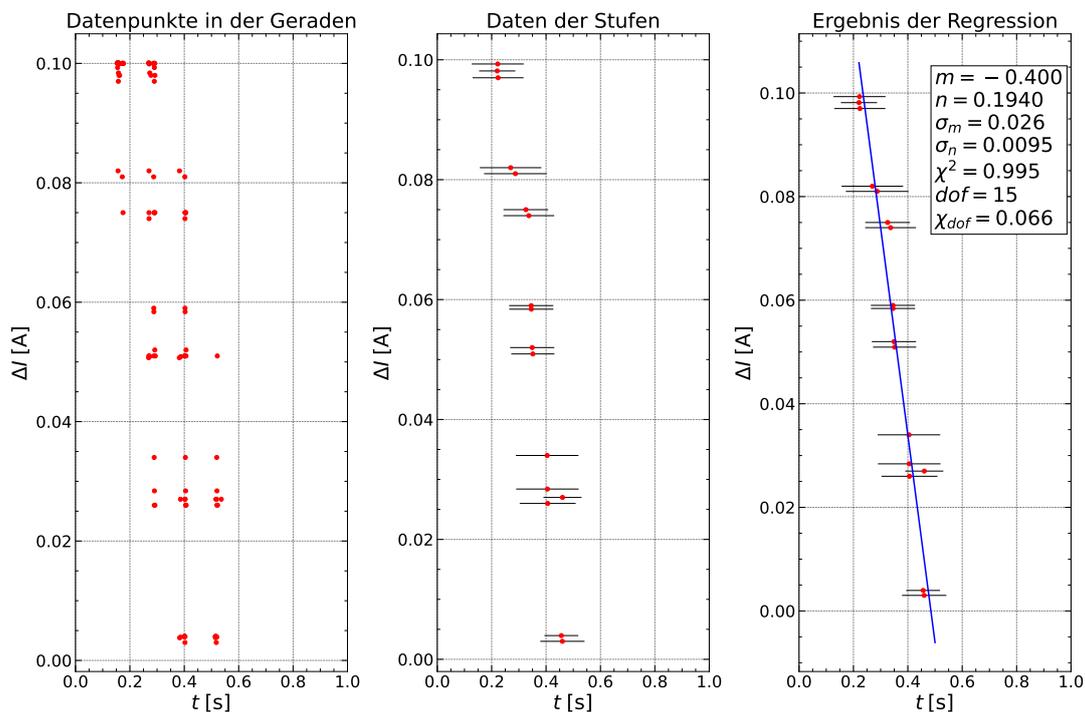


ABBILDUNG 3.14: Die Datenpunkte, welche dem linearen Verhalten folgen, werden zu einigen wenigen Datenpunkten zusammengefasst, an die mit einer orthogonalen Regression eine Gerade angepasst wird.

Mit den ermittelten Parametern der Gerade lässt sich nun eine Nullstelle ermitteln. Diese Nullstelle wird als Zeitpunkt interpretiert, ab dem die Transiente des Netzteils zu vernachlässigen ist und das Netzteil den gewünschten Strom ausgibt. Die ermittelte Nullstelle sowie der Fehler auf diese sind in Abbildung 3.15 zu finden, indem nochmal alle Datenpunkte zusammen mit der angepassten Gerade abgebildet sind.

Eine Stabilisierungszeit von 1 s wurde gewählt und liegt ungefähr $2,5\sigma$ von der Nullstelle bei $(0,48 \pm 0,21)$ s entfernt.

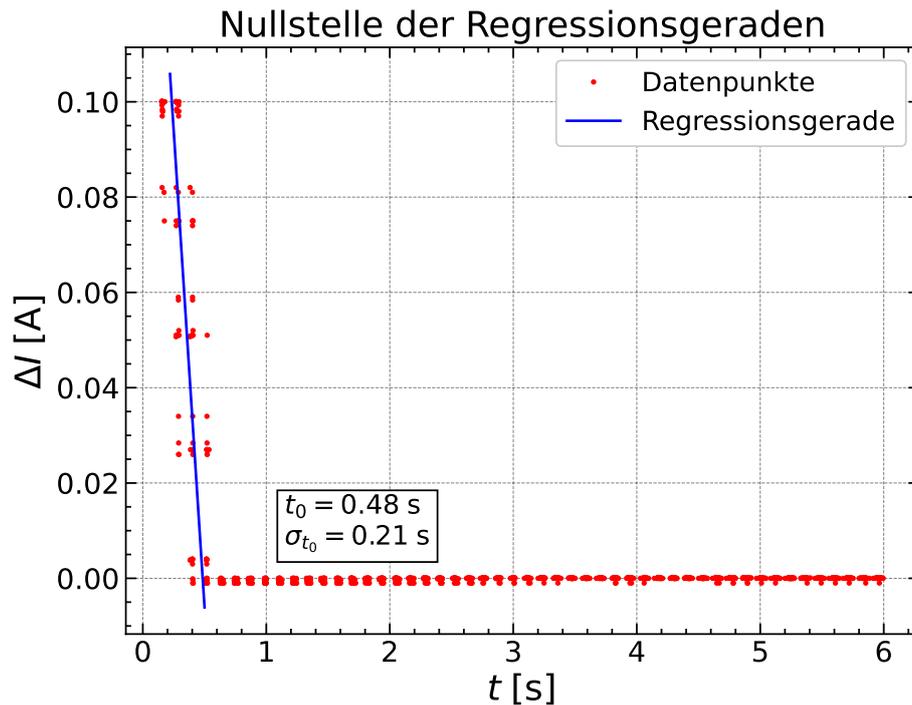


ABBILDUNG 3.15: Die angepasste Gerade dargestellt mit allen Datenpunkten und der Nullstelle.

3.4.2 On-Off Analyse

Bei der Betrachtung der On-Off-Methode konnte nicht das gleiche Verfahren wie bei der Ramp-Down-Methode eingesetzt werden. In der Ramp-Down-Methode muss das Netzteil seinen Output jedes Mal um 0,1 A verringern, somit sind alle Schritte vergleichbar. In der On-Off-Methode muss sich das Netzteil jedes Mal von 0 A auf den Strom des jeweiligen Schrittes einstellen und somit sind diese untereinander verschieden. Mit der On-Off-Methode wurden ebenso wie für die Ramp-Down-Methode die ersten 14 und der letzte Schritt ausgelassen durch die Verzerrung der Stromstärken in diesen. Die Daten aus allen Einzelmessungen in den betrachteten Schritten sind in Abbildung 3.16 zu sehen. Betrachtet man nur diese Abbildung, scheint es sich um einen Verlauf zu handeln, der bei dem absoluten Nullpunkt der Stromstärke startet und sich exponentiell an die eingestellte Stromstärke annähert. Betrachtet man jedoch einzelne Stromschritte, kann man dieses Verhalten nicht erkennen, wie in Abbildung 3.17 zu sehen.

Eine Vorgehensweise wie in der Ramp-Down-Methode, dass in den gesamten Datenpunkten ein Verhalten nach einer Funktion vorliegt, nach welchem die Daten angepasst werden können, ist hier also nicht möglich. Stattdessen wird eine Unterscheidung zwischen Untergrund und Signal vorgenommen, wobei das Signal das erwünschte Verhalten des Stroms (leichte Schwankungen um 0,0 A in der Differenz) darstellt und der Untergrund die Transiente des Netzteils. Mit einer klaren Unterscheidung zwischen diesen beiden wird dann die maximale Zeit eines Beitrags vom Untergrund ermittelt, um zumindest eine Schranke zur Abschätzung zu bestimmen. Dabei wurde festgelegt,

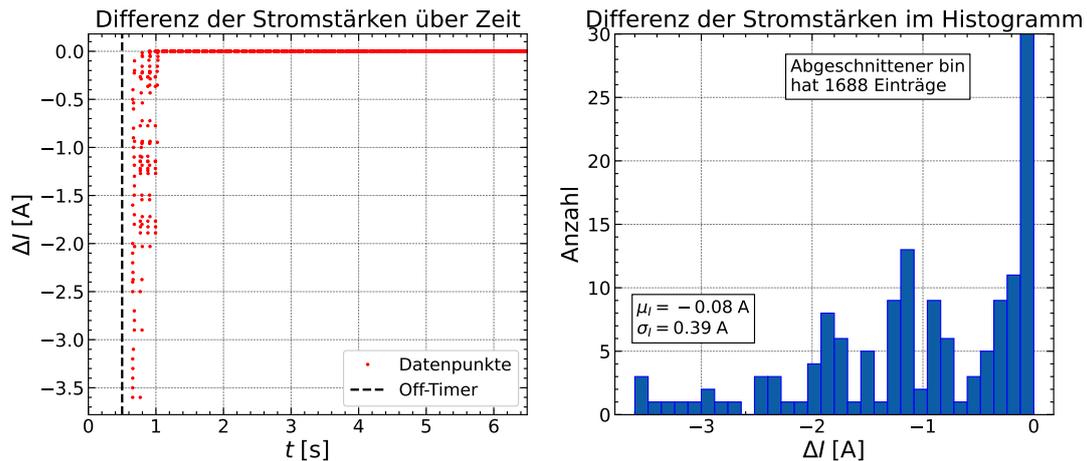


ABBILDUNG 3.16: Die zusammengefassten Daten der Stromabweichungen in der On-Off-Methode in einem Plot und im Histogramm. Der Off-Timer ist die Zeitspanne, für die das Netzteil ausgeschaltet bleibt, und beträgt 0,5 s.

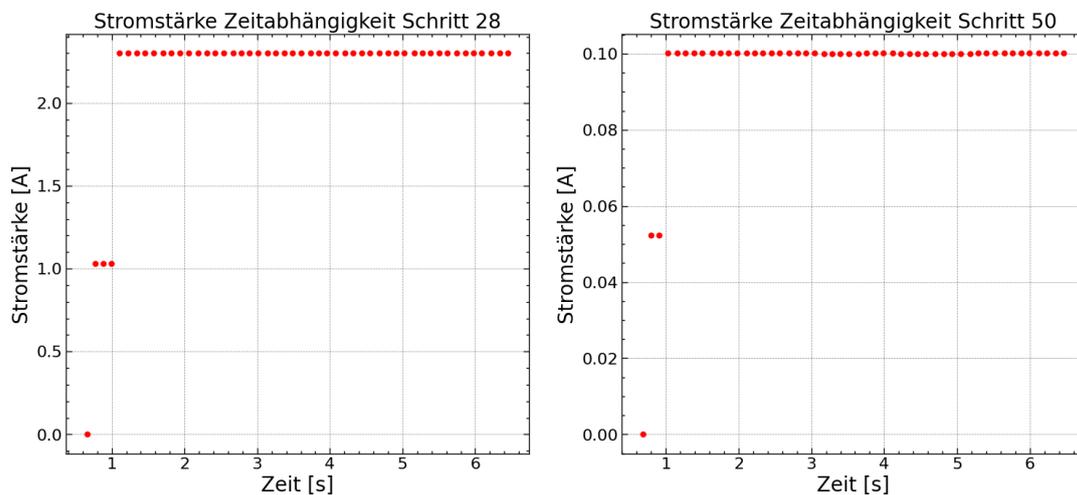


ABBILDUNG 3.17: Zwei beispielhafte Stromschritte der On-Off-Messung zeigen das Verhalten der Transiente.

dass die Daten ab 2,5 s zur Bestimmung des Signals genutzt werden und dass von einem 5σ -Konfidenzintervall ausgegangen wird. In Abbildung 3.18 sind das ermittelte Signal und die Darstellung der übrigen Datenpunkte zusammen mit dem Signal zu sehen. Der berechnete Mittelwert des Signals beträgt $\mu_S = 0,0$ mA mit einer Standardabweichung von $\sigma_S = 2,2$ mA. Somit geht das 5σ -Konfidenzintervall von -11 mA bis 11 mA.

Nun werden aus den Daten bis 2,5 s jene herausgenommen, welche im Konfidenzintervall des Signals liegen. So verbleiben die Datenpunkte des Untergrunds. Dann wird das Maximum der Zeit in diesen Datenpunkten ermittelt, welches in Abbildung 3.19 zu sehen ist. Somit konnten wir unter Benutzung eines 5σ -Konfidenzintervalls eine Schranke von 1,03 s für den letzten Beitrag des Untergrunds ermitteln. Da der Off-Timer 0,5 s beträgt, entspricht dies im Kontext der Stabilisierungszeit, welche erst nach dem Off-Timer abgewartet wird, einer Zeitspanne von 0,53 s. Also ist auch in der On-Off-Methode die

Wahl einer Stabilisierungszeit von 1 s gerechtfertigt und wurde so getroffen. Somit erhält man für beide Methoden die gleiche Zeitspanne.

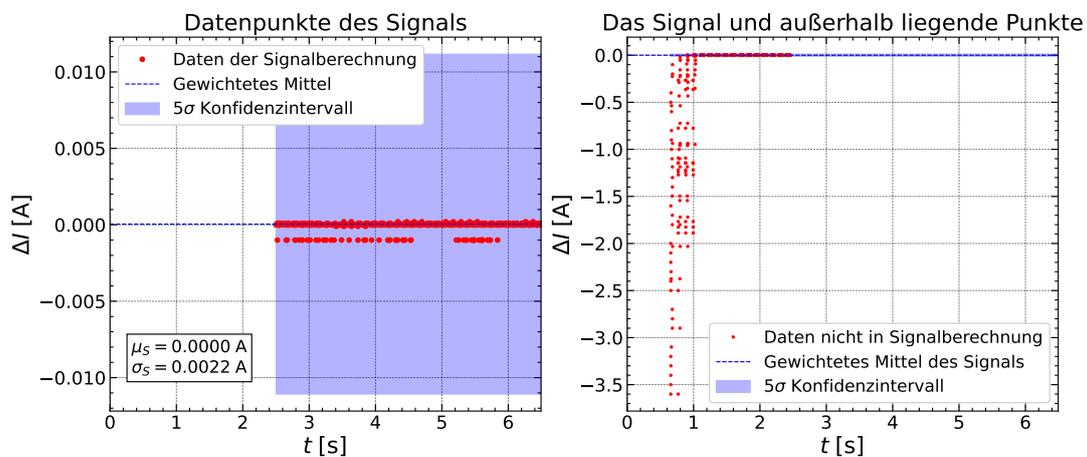


ABBILDUNG 3.18: Die Datenpunkte ab 2,5 s mit denen das Signal aus dem gewichteten Mittel mit einem 5σ -Konfidenzintervall gebildet wurde (links) und die nicht genutzten Datenpunkte zusammen mit dem Signal als Konfidenzband (rechts).

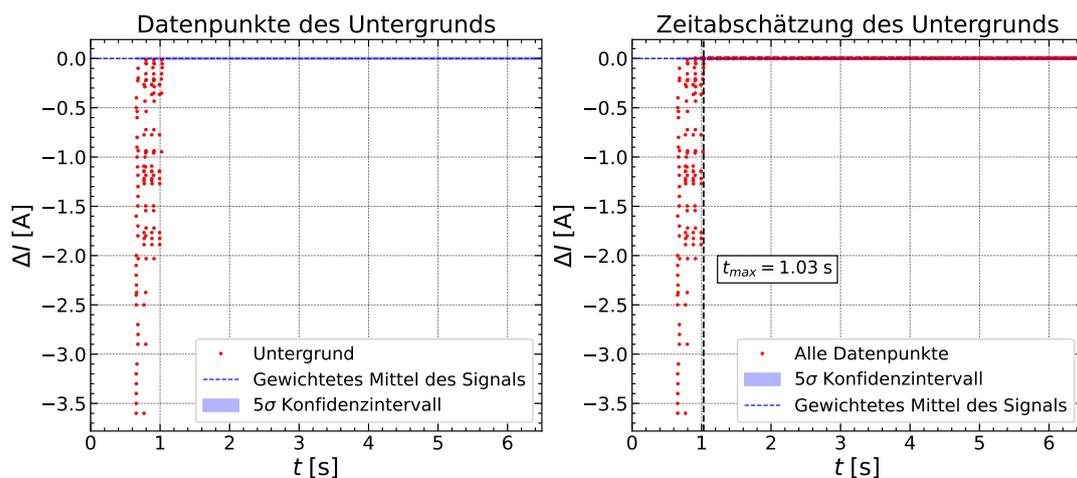


ABBILDUNG 3.19: Links sind die Datenpunkte zu erkennen, welche außerhalb des Konfidenzintervalls liegen. Rechts sind erneut alle Datenpunkte abgebildet und die aus dem Untergrund ermittelte Zeitschranke.

3.4.3 Andere Module

Die in den vorigen Abschnitten gezeigten Analysen, mit welchen sowohl für die Ramp-Down- als auch für die On-Off-Methode eine geeignete Stabilisierungszeit ermittelt wurden, sind mit dem Modul Si-RD53A-Q2 durchgeführt worden. Nun besteht die Frage, ob diese in beiden Methoden eingesetzte Stabilisierungszeit von 1,0 s auch für zukünftige Tests mit anderen Modulen ausreicht.

Leider standen zum Zeitpunkt dieser Analysen keine weiteren Module der RD53A Generation zur Verfügung. Das Modul Digital Quad Q1 Liverpool

war jedoch vorhanden. Dabei handelt es sich zwar um ein älteres Modell, aber ein VI-Scan ist auch bei diesem Modul sinnvoll und Siegen hat die Qualifikation bezüglich des VI-Scans mit diesem Modul abgelegt. Die Analysen wurden der gleichen Vorgehensweise folgend durchgeführt und haben vergleichbare Ergebnisse geliefert. In der On-Off-Methode ergab sich mit 0,53 s genau das gleiche Ergebnis für eine Abschätzung der Zeitschranke der Transiente. In der Ramp-Down-Methode ergab sich eine Nullstelle der Geraden bei $(0,47 \pm 0,31)$ s, was einem Abstand zu 1,0 s von $1,7\sigma$ entspricht (mit Si-RD53A-Q2: $(0,48 \pm 0,21)$ s bzw. $2,5\sigma$). Somit ist eine Stabilisierungszeit von 1,0 s auch für dieses Modul ausreichend.

Um dies auch für künftige VI-Scans zu überprüfen, wurde dem VI-Scan Skript ein Hilfsskript beigelegt (wie in Abschnitt 3.1.2 erwähnt), welche die in Abbildung 3.13 zu sehenden Plots erzeugt. Dieses Skript kann im Ordner eines Scans ausgeführt werden, bei welchem die Step-by-Step Option genutzt wurde. Dadurch wäre noch keine neue Stabilisierungszeit quantitativ ermittelt, aber zumindest ist es mit diesem Skript möglich, eine Zeitabhängigkeit der Messungen zu finden.

3.5 Auswirkungen des Wire-Sensing

Die Widerstände der im Testaufbau genutzten Kabel verzerren die VI-Kurve. Die Steigung ist um den Widerstand der Kabel steiler als der effektive Widerstand des Chip-Load-Modells, welches in Abschnitt 2.3.1 besprochen wurde.

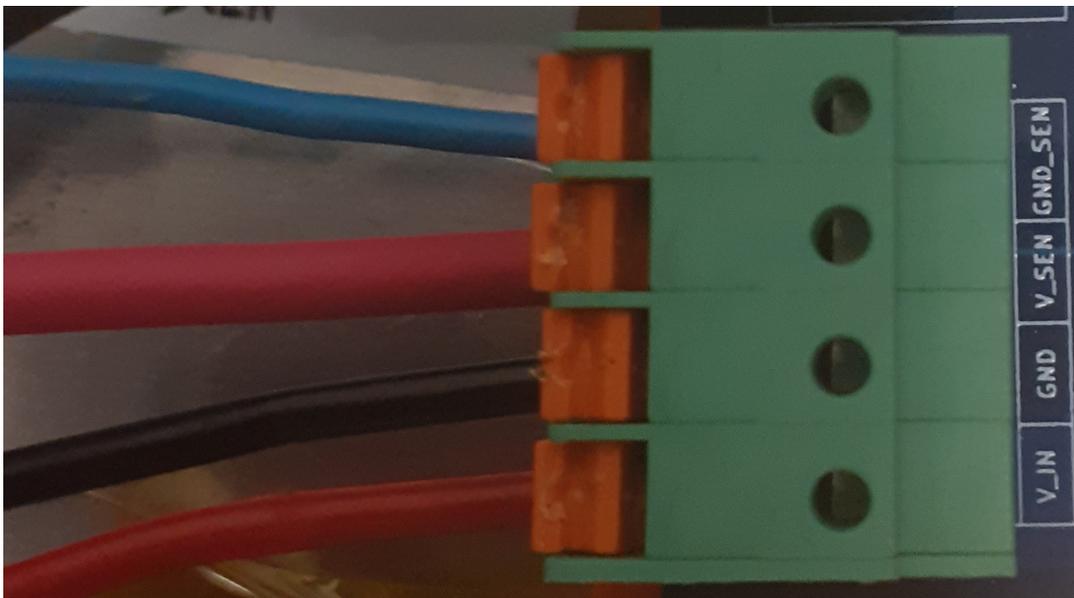


ABBILDUNG 3.20: Die vier Anschlüsse der Power-Adapter-Karte, die mit dem Netzteil verbunden werden können. Rechts sind die Bezeichnungen für die normalen und die im Sensing benutzten Kabel zu sehen.

Um diesen Effekt zumindest für die Kabel, welche vom Netzteil zur Power-Adapter-Karte gehen, zu umgehen, sind an der Power-Adapter-Karte noch zwei zusätzliche Kabelzugänge installiert, wie in Abbildung 3.20 zu sehen.

V_IN und GND sind die normalen Eingänge für den Kanal des Netzteils, wobei das hier genutzte Rohde & Schwarz HMP4040 auch eine Sensing Funktion für jeden Kanal hat. Die Sense-Anschlüsse desselben Kanals müssen lediglich mit V_SEN und GND_SEN verbunden werden. Das Netzteil gibt automatisch die mit dem Sensing gemessene Spannung zurück, somit muss am Skript nichts verändert werden.

Da das Si-RD53A-Q2 Modul, mit dem der Großteil der für diese Arbeit durchgeführten Scans ausgeführt wurde, in einem anderen Testaufbau genutzt wurde, wurde für den Vergleich zwischen Messungen mit und ohne Wire-Sensing das Digital Quad Q1 Liverpool genutzt, welches auch in Abschnitt 3.4.3 betrachtet wurde. Es wurden Scans mit diesem Modul mit jeweils beiden Messmethoden mit und ohne Wire-Sensing durchgeführt, deren Ergebnisse in Abbildungen 3.22 und 3.21 zu sehen sind.

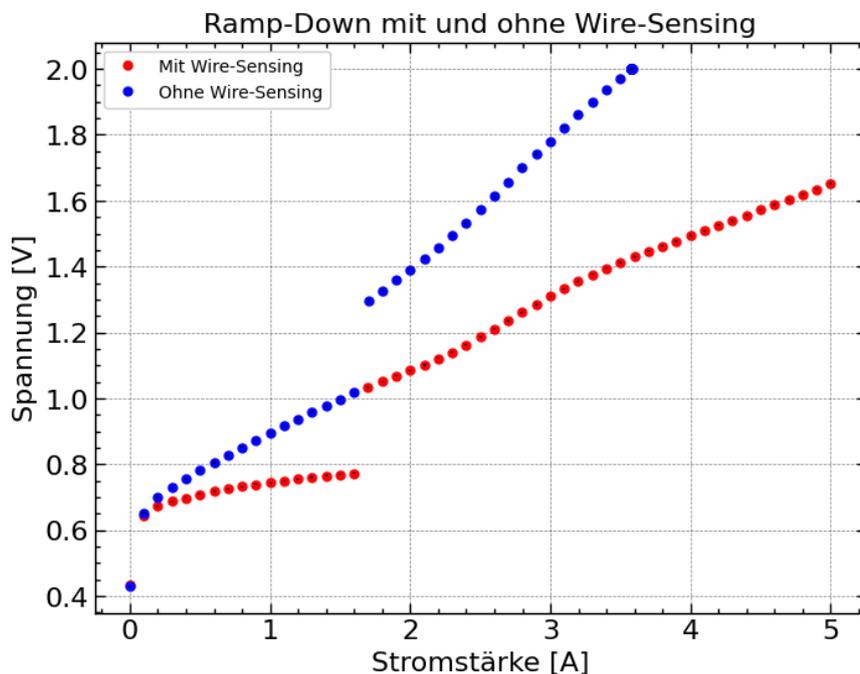


ABBILDUNG 3.21: Der Vergleich der Ramp-Down-Methode mit und ohne Wire-Sensing.

Mit der Ramp-Down-Methode ergibt sich genau das zu erwartende Verhalten, und zwar dass die Steigung der VI-Kurve niedriger ist. Bei der On-Off-Methode ergibt sich jedoch ein nicht zu erwartendes Verhalten nach dem Spannungssprung. Es kommt neun Messpunkte bzw. 0,9 A nach dem eigentlichen Spannungssprung zu einem weiteren kleineren Sprung in der Spannung. Dieser Verlauf ist reproduzierbar, wurde also bei mehreren Tests unter gleichen Bedingungen so beobachtet.

Eine Vermutung, die aber im Rahmen dieser Arbeit nicht weiter untersucht

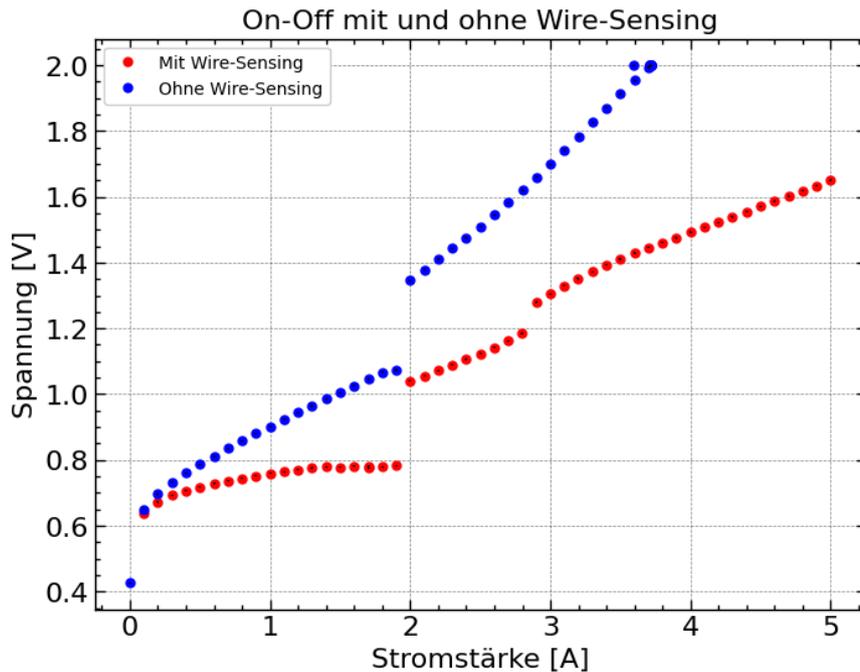


ABBILDUNG 3.22: Der Vergleich der On-Off-Methode mit und ohne Wire-Sensing.

werden konnte, ist, dass eventuell einer der vier Front-End-Chips verspätet anläuft, wenn Wire-Sensing eingesetzt wird. Somit wäre der kleine Spannungssprung der Anlaufpunkt dieses Chips. Die Vermutung könnte überprüft werden, indem man das Skript des VI-Tests mit den Optionen der anderen elektrischen Tests verbindet. Diese können ausgeben, welche Front-End-Chips angeschaltet sind. Da dieses unerwartete Verhalten auftritt, wurde auch nicht weitergehend untersucht, ob diese VI-Kurven quantitativ mit den Überlegungen aus dem Chip-Load-Modell übereinstimmen. Diese wäre sonst eine interessante Fragestellung. Ohne weitere Untersuchung, ist das Einsetzen der Sense-Wires also nicht zu empfehlen.

Kapitel 4

Der Source Scan

4.1 Aufbau und Testanforderungen

Der Source Scan gehört – ebenso wie der VI-Scan – zu dem *Full Electrical Test*, der im Laufe des Arbeitsprozesses mit den Pixelmodulen mehrmals ausgeführt werden soll (vgl. Abbildung 2.7). Mit Hilfe des Scans wird hauptsächlich die Qualität der Bump-Bonds überprüft, da die Bestrahlung nicht oder schlecht verbundene Pixel kenntlich macht, indem diese signifikant weniger Treffer als erwartet bzw. überhaupt keine Treffer registrieren. Für diesen Test soll das Modul so lange bestrahlt werden bis jeder (funktionierende) Pixel 50 Treffer registriert hat [7].

Da der Source Scan zu den Tests gehört, die in einer gekühlten Umgebung durchgeführt werden, befindet sich der Testaufbau in einer Klimakammer (Abbildung 4.1). Das Modul befindet sich unter einer Halterung [24], in welcher die genutzte Strontium-90-Quelle fixiert ist und das Modul bestrahlen kann. Die genaue Aktivität der Quelle ist unbekannt. Sie liegt zwischen 2,5 MBq und 5 MBq. Über die verbundene Power-Adapter-Karte werden die Chips über das *Low Voltage Power Supply* (LV) mit 4,6 A versorgt, was einer Spannung von 2,16 V entspricht. Der Sensor wird über das *High Voltage Power Supply* (HV) mit –100 V versorgt, sodass die Detektion, wie in Abschnitt 2.3.2 erklärt, möglich ist. Die Stromversorgung des Sensors läuft ebenso über die Power-Adapter-Karte. Des Weiteren ist das Modul mit dem Datenauslesesystem YARR verbunden, welches im angeschlossenen Computer verbaut ist. YARR ist das mittlerweile standardmäßig genutzte Datenauslesesystem (*Data Acquisition System*, Abk. DAQ). Es basiert auf C++ und ist auf hohe Universalität und eine Anwendung im künftigen Detektor ausgelegt. Siegen ist jedoch mit den vorhandenen Testaufbauten auch in der Lage, in kürzester Zeit auf ein anderes Datenauslesesystem wie BDAQ zu wechseln. In [11] werden beide Datenauslesesysteme genauer betrachtet und verglichen.

Zusätzlich zu dem Modul und allem, was mit diesem verbunden ist, befinden sich im Aufbau noch Komponenten zur Überwachung des Testklimas. Dazu wird zum einen der NTC-Widerstand auf dem Modul selbst benutzt, welcher die Temperatur misst, und zum anderen ein sich ebenfalls in der Klimakammer befindendes Hygroflex [25], welches Temperatur und Luftfeuchtigkeit misst. Die Daten von NTC und Hygroflex werden im LabJack [26] außerhalb der Klimakammer gesammelt und auf einem Display angezeigt. Die Daten zur Luftfeuchtigkeit werden benötigt, um sicherzugehen,

dass der Taupunkt innerhalb der Kammer nicht erreicht wird. Der NTC wird über das Modul versorgt, wobei das Hygroflex von dem LV versorgt wird. Dieses versorgt ebenso einen Ventilator, der sich unter der Platte befindet, auf welcher das Modul aufliegt. Der Ventilator dient der Kühlung. Auf dem LabJack lässt sich bei einer an der Klimakammer eingestellten Temperatur von 5 °C eine Temperatur von 22 °C für den NTC ablesen und eine Temperatur von 5 °C bis 7 °C, sowie eine relative Luftfeuchtigkeit von 2 % bis 3 % für den Hygroflex. Dabei wird zunächst gewartet, bis sich das System stabilisiert, da der Kühlung durch die bei der Stromversorgung abgegebenen Wärme entgegengewirkt wird.

4.2 Durchführung

Zur Durchführung des Test wird zunächst die Quelle in die Vorrichtung gesteckt. Die Beachtung des Strahlenschutzes hat dabei oberste Priorität. Nachdem die Klimakammer geschlossen und eingestellt wird, muss gewartet werden, bis sich die eingestellte Temperatur ergibt.

Nun wird über den Computer, in dem das YARR-Auslesesystem eingebaut ist, ein Noise Scan laufen gelassen, der die Pixel ausliest. Dieser wird jedoch nur für den linearen und den differentiellen *flavour* laufen gelassen. Es gibt noch einen dritten, den synchronen *flavour*, der jedoch nicht mehr untersucht werden muss, da er in der Vorproduktionsphase schon ausgeschlossen wurde. Die *flavours* unterscheiden sich im Umgang mit dem elektrischen Signal nach der Detektion [9]. Außerdem sei zu erwähnen, dass hier ebenso das Modul Si-RD53A-Q2 untersucht wurde, und die Chips der Generation RD53A nur zur Hälfte einsatzfähig sind.

Eine wichtige Einstellung für den Scan ist der Trigger der Chips. In den RD53A-Chips wurde noch kein Selbsttrigger verbaut, somit muss ein zufälliger Trigger eingesetzt werden. Dabei wird der Speicher, welcher die detektierten Treffer beinhaltet, alle 128 *bunch crossings* (25 ns) erneuert. Dies entspricht einer Frequenz von 312,5 kHz [9]. In den für diese Arbeit durchgeführten Tests wurde ein zufälliger Trigger mit einer Frequenz von 70 kHz eingesetzt. Somit ergibt sich eine Effizienz von 22,4 %. Die Effizienz würde sich bei einer höheren Frequenz des zufälligen Triggers verbessern, jedoch führte dies in den Scans zu einem zu starken Untergrundrauschen. Eine aktivere Quelle würde es erlauben, eine höhere Frequenz einzustellen.

Durch die niedrige Aktivität der Strontium-90-Quelle ist außerdem eine lange Beleuchtungszeit nötig, um das ganze Modul auszuleuchten und die 50 Treffer auf jedem Pixel zu erreichen. Es besteht jedoch keine Zeitvorgabe, sodass Daten mehrerer Scans, welche jeweils mehrere Stunden oder sogar Tage umfassen, kombiniert werden können. Außerdem wurde zum Zwecke einer besseren Ausleuchtung zwischen den Scans die Quelle in der Halterung leicht anders ausgerichtet. Da dies ursprünglich nicht vorgesehen war, bietet die Konstruktion nur minimal Raum für solche Änderungen der Ausrichtung. Jedoch war die leichte Verschiebung des Intensitätsmaximum in einzelnen Scans zu sehen.

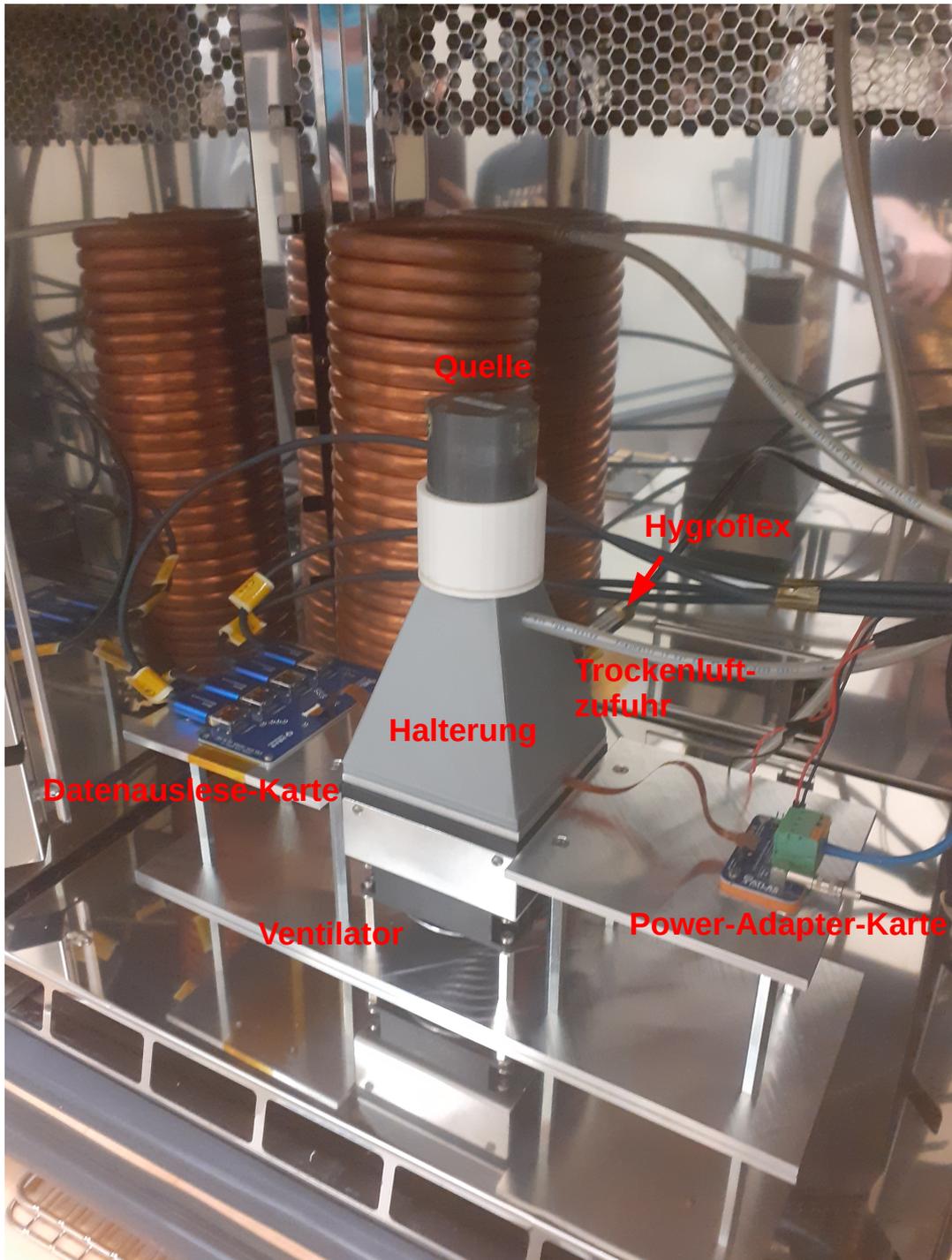


ABBILDUNG 4.1: Das Innere der Klimakammer während des Source Scans. Nicht zu sehen ist die Öffnung in der Hinterseite der Halterung, durch die das Hygroflex gesteckt wird, sodass es direkt neben dem Modul innerhalb der Halterung misst. Alle Kabel und der Schlauch der Trockenluftzufuhr verlaufen rechts durch einen isolierten Durchgang aus der Klimakammer hinaus und zu den entsprechenden Netzteilen und anderen Anschlüssen.

4.3 Ergebnisse

Die Ergebnisse des Noise Scans werden für jeden einzelnen Chip in einer json-Datei abgespeichert. Die *Occupancy* (dt. Besetzung) der Pixel, welche angibt, wie oft ein Pixel getroffen wurde, kann in Python eingelesen und die Ergebnisse für alle Chips zusammengeführt werden, sodass ein Überblick über das gesamte Modul möglich ist. Eine Auswertung zweier durchgeführter Scans ist in Abbildung 4.2 zu sehen. Die Ergebnisse der einzelnen Scans werden dabei aufsummiert.

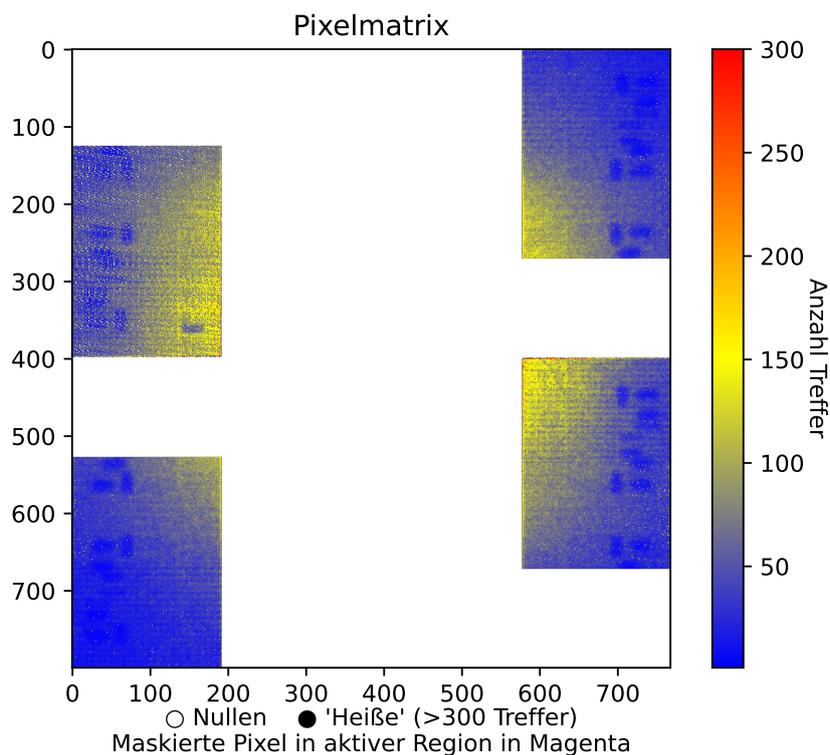


ABBILDUNG 4.2: Die Auswertung der Daten zweier Source Scans. Beide Scans wurden mit dem Modul Si-RD53A-Q2 durchgeführt. Ein vergrößerter Ausschnitt dieser Abbildung ist in Abbildung 4.4 zu finden.

Besonders interessant sind dabei jene Pixel, welche null Treffer registriert haben, da es sich bei diesen um Pixel mit nicht funktionsfähigen Bump-Bonds handeln kann. Die restlichen Pixel sind farblich entsprechend der Anzahl registrierter Treffer gekennzeichnet, wobei zusätzlich ein Grenzwert festgesetzt wurde, um heiße Pixel (*hot pixel*) zu gruppieren, die übermäßig viele Treffer registriert haben und somit die eigentliche Skala für ein Großteil der Pixel unkenntlich machen würde. Wodurch heiße Pixel auftreten können, wird in Abschnitt 2.3.2 erklärt. Diese heißen Pixel werden maskiert.

Pixel, auf denen in der Konfiguration der Chips die Maske liegt, geben stets null Treffer an. Mit diesem Scan können also auch heiße Pixel identifiziert und folglich maskiert werden. Da mehrere Scans in einer Auswertung inbegriffen sein können, gilt ein Pixel als maskiert auch wenn er in nur einem

der Scans maskiert war, um eine Verzerrung der Ergebnisse vorzubeugen. In Abbildung 4.3 sind alle Pixel abgebildet, die in der für diese Arbeit durchgeführten Auswertung maskiert bzw. gänzlich inaktiv waren. In Abbildung 4.2 sind die Pixel ebenso kenntlich gemacht, um zwischen maskierten Pixeln und tatsächlichen Pixeln ohne Treffer zu unterscheiden. Da bei diesem Test einzelne Pixel interessant sind, wird in Abbildung 4.4 eine Nahaufnahme von Abbildung 4.3 und Abbildung 4.2 gezeigt.

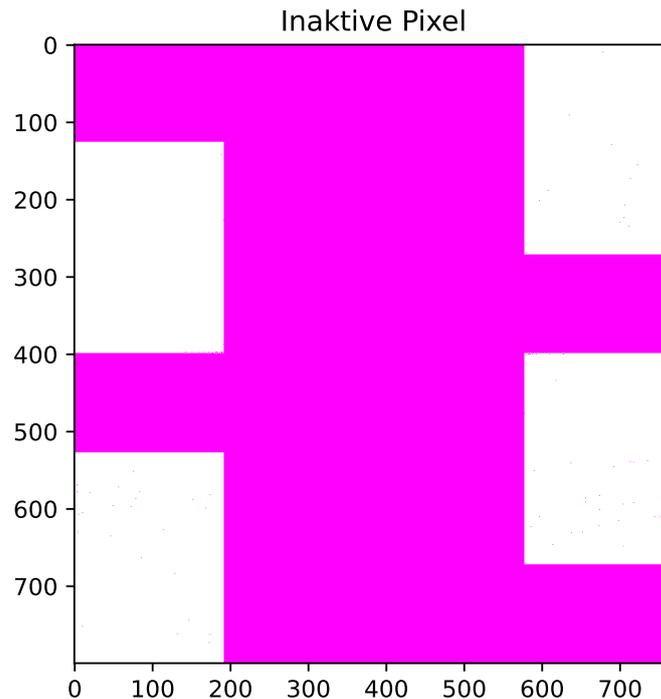


ABBILDUNG 4.3: Eine Darstellung aller inaktiver Pixel (in Magenta). Dabei sei zu beachten, dass die RD53A Chips nur halbe Chips sind und der synchrone *flavour* inaktiv bleibt. Jedoch sind auch auf den aktiven Regionen einige Pixel durch die Maske auf inaktiv gestellt. Ein vergrößerter Ausschnitt dieser Abbildung ist in Abbildung 4.4 zu finden.

In der Auswertung sind jedoch nicht nur die hier gezeigten Abbildungen interessant, sondern auch noch einige Kennzahlen, die aus den Scans bestimmt werden. Die kumulative Zeit der beiden ausgewerteten Scans beträgt 4080 Minuten und die folgenden Zahlen ergeben sich aus der Summe von Trefferzahlen beider Scans. So beträgt die maximale Trefferanzahl auf einem getroffenen Pixel 1017 und es wurden 96,07 % der aktiven Pixel getroffen. Im Schnitt wurde jeder Pixel, der mindestens einen Treffer registriert hat, 55,65 mal getroffen. Die Rate von heißen Pixeln, solchen mit über 300 Treffern, beträgt 0,04 % und insgesamt wurden 77 solche heiße Pixel beobachtet. Außerdem sind 110 der Pixel in den eigentlich aktiven Regionen maskiert.

Obwohl im Schnitt eine Trefferanzahl von 55,65 bei überhaupt getroffenen Pixeln erreicht wurde, ist dies noch nicht bei allen Pixeln der Fall, die wahrscheinlich funktionsfähig sind. Außerdem sind auf dem oberen linken Chip

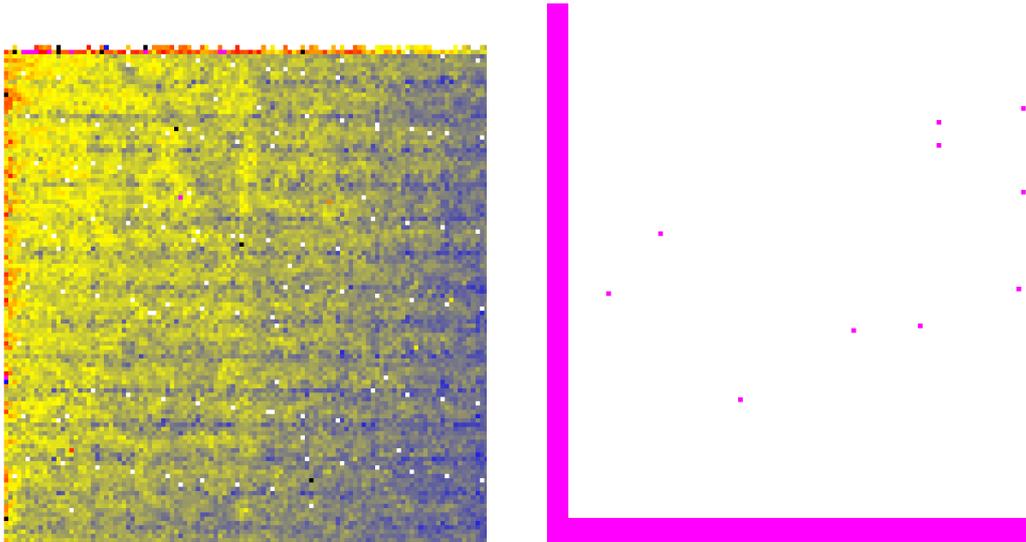


ABBILDUNG 4.4: Ausschnitte der Ergebnisse der Source Scan Auswertung. Beide stammen von dem unteren rechten Chip. Der linke Ausschnitt, welcher die Trefferverteilung zeigt, stammt von der oberen linken Ecke und der rechte Ausschnitt, welcher die inaktiven Pixel zeigt, stammt von der unteren linken Ecke.

sehr viel Pixel mit keinem Treffer zu erkennen, die jedoch nicht maskiert sind. Da diese ein Muster bilden, weist dies entweder auf einen Fehler im Chip hin oder in der Systematik der Datenauslese. Insgesamt genügen die beiden Scans noch nicht den Anforderungen, weshalb weitere Scans mit dem Modul durchgeführt werden müssen.

Kapitel 5

Zusammenfassung und Ausblick

Die Produktionsphase der Pixelmodule, welche im neuen ITk des ATLAS Detektors beim HL-LHC Upgrade verbaut werden sollen, beginnt bald. In dieser Arbeit wurden zwei der elektrischen Tests, die Teil des Produktionsablaufes der Pixelmodule sind, betrachtet und an den RD53A Modulen angewandt.

Der VI-Scan bildet den Hauptteil dieser Arbeit. Dieser ist vollständig in Python umgesetzt, um die Integration in den bestehenden Testaufbau zu ermöglichen. Dabei hat der Benutzer des Skripts die Möglichkeit, einige Testparameter zu wählen, wobei die implementierten Sicherheitsmaßnahmen den Schutz der Module gewährleisten. Weiterhin sind mit dem entwickelten Testverfahren auch genauere Betrachtung bezüglich der VI-Kurve möglich. So ist, abhängig von der Methode der Stromverringern, ein Unterschied im Verhalten der Chips zu erkennen. Außerdem haben Kühlung und Wire-Sensing ebenso einen nicht zu vernachlässigen Einfluss auf die VI-Kurve. Über diese Betrachtungen hinaus ist mit der Ermittlung der eingesetzten Stabilisierungszeit auch eine Optimierung des Verfahrens hinsichtlich der Zeit in dieser Arbeit enthalten.

Der Source Scan ist im Prinzip ebenso auf die Anforderungen der Pixelmodul-Produktion eingestellt. Der Aufbau und der Ablauf der Durchführung sowie die Auswertung der gemessenen Daten sind gelungen und einsatzbereit. Sollte jedoch das Erreichen der 50 Treffer pro Pixel in Zukunft immer noch zu lange dauern, obwohl die neuen Chips mit dem Selbsttrigger schätzungsweise fünf Mal mehr Treffer registrieren werden, sollte der Test effizienter gestaltet werden.

Der Source Scan könnte zeitlich effizienter gestaltet werden, indem eine Quelle mit höherer Aktivität eingesetzt würde. Ebenso würde eine dynamische Halterung, mit Hilfe derer bestimmte Areale des Moduls gezielt bestrahlt werden können, die Ausleuchtung der Module verbessern. Von einer Optimierung des zufälligen Triggers ist jedoch abzusehen, da die Chips künftiger Generationen einen Selbsttrigger einsetzen werden.

Obwohl er einsatzfähig ist, bestehen bezüglich des VI-Scans auch noch offene Fragen, welche weiter untersucht werden könnten. Dem Verfahren könnte eine Möglichkeit hinzugefügt werden, während des Tests in Erfahrung zu bringen, welcher Chip in welchem Schritt des Tests eingeschaltet ist. Diese Information könnte Aufschluss über das Verhalten der Chips unter Kühlung und mit genutztem Wire-Sensing geben. Weiterhin ist noch nicht geklärt, wie der selten auftretende Fehler in der Datenübertragung zustande kommt. Ob

die Quelle des Fehlers im genutzten USB-Kabel, den USB-Ports in Computer oder Netzteil, oder in den Einstellungen hinsichtlich der Datenübertragung, welche man mit PyVISA einstellen kann, liegt, könnte systematisch untersucht werden, indem wiederholt Dummies getestet werden, während potentielle Fehlerquellen ausgetauscht werden.

Insgesamt wurde der VI-Scan den Anforderungen entsprechend umgesetzt und ist bereit, in der nächsten Produktionsphase als Teil des Testsystems auf die Module der nächsten Generation angewandt zu werden. Gleiches gilt bis auf die zeitliche Effizienz auch für den Source Scan.

Literatur

- [1] HL-LHC Project. *High Luminosity LHC Project*. 2022. URL: <https://hilumilhc.web.cern.ch/content/hl-lhc-project> (besucht am 18.07.2022).
- [2] ATLAS Collaboration. *The Atlas Detector*. 2020. URL: <http://opendata.atlas.cern/release/2020/documentation/atlas/experiment.html> (besucht am 20.07.2022).
- [3] ATLAS Collaboration. „The ATLAS Experiment at the CERN Large Hadron Collider“. In: *Journal of Instrumentation* 3.08 (Aug. 2008), S08003–S08003. DOI: 10.1088/1748-0221/3/08/s08003. URL: <https://doi.org/10.1088/1748-0221/3/08/s08003> (besucht am 20.07.2022).
- [4] ATLAS IBL Collaboration. *ATLAS Insertable B-Layer Technical Design Report*. Techn. Ber. Sep. 2010. URL: <https://cds.cern.ch/record/1291633> (besucht am 20.07.2022).
- [5] ATLAS Collaboration. *Technical Design Report for the ATLAS Inner Tracker Pixel Detector*. Techn. Ber. Geneva: CERN, Sep. 2017. DOI: 10.17181/CERN.FOZZ.ZP3Q. URL: <https://cds.cern.ch/record/2285585> (besucht am 20.07.2022).
- [6] Arbeitsgruppe der experimentellen Teilchen- und Astroteilchenphysik Siegen. *ATLAS ITk*. 2021. URL: <https://www.hep.physik.uni-siegen.de/research/atlas/atlas-itk> (besucht am 21.07.2022).
- [7] Lingxin Meng. *RD53A Module Testing Document*. Techn. Ber. CERN, Nov. 2019. URL: <https://cds.cern.ch/record/2702738> (besucht am 21.07.2022).
- [8] Robert L. Boylestad und Louis Nashelsky. *Electronic Devices and Circuit Theory*. 11. Aufl. Pearson, 2013.
- [9] Maurice Garcia-Sciveres. *The RD53A Integrated Circuit*. Techn. Ber. Geneva: CERN, Okt. 2017. URL: <https://cds.cern.ch/record/2287593> (besucht am 23.07.2022).
- [10] Cinzia Da Via. *Silicon sensors go 3D*. 2012. URL: <https://cerncourier.com/a/silicon-sensors-go-3d/> (besucht am 22.07.2022).
- [11] Mark Hendrik Standke. „Characterization of the Joined ATLAS and CMS RD53A Pixel Chip“. Masterarbeit. Universität Bonn - Physikalisches Institut, Feb. 2019.
- [12] Arbeitsgruppe der experimentellen Teilchen- und Astroteilchenphysik Siegen. *Aktuelle Gruppenmitglieder*. 2022. URL: <https://www.hep.physik.uni-siegen.de/de/staff/current-group-members> (besucht am 11.10.2022).

- [13] National Instruments. *Übersicht über NI-VISA*. 2022. URL: <https://www.ni.com/de-de/support/documentation/supplemental/06/ni-visa-overview.html> (besucht am 16.08.2022).
- [14] Gregor Thalhammer. *PyVISA*. 2022. URL: <https://pypi.org/project/PyVISA/> (besucht am 16.08.2022).
- [15] Nils Benedikt Krengel. *Software VI Scan*. 2022. URL: <https://www.hep.physik.uni-siegen.de/twiki/bin/view/AtlasUpgradeItk/SoftwareViScan> (besucht am 11.10.2022).
- [16] Nils Benedikt Krengel. *Software VI Scan*. 2022. URL: <https://git.hep.physik.uni-siegen.de/NilsKrengel/vi-scan-software> (besucht am 11.10.2022).
- [17] ROHDE und SCHWARZ. *Power supply HMP Serie SCPI Programmers Manual*. 2009.
- [18] Das argparse Entwicklerteam. *argparse*. 2022. URL: <https://github.com/python/cpython/blob/3.10/Doc/library/argparse.rst> (besucht am 16.08.2022).
- [19] Mike Busuttill. *sigfig*. 2022. URL: <https://pypi.org/project/sigfig/> (besucht am 16.08.2022).
- [20] Das pandas Entwicklerteam. *pandas*. 2022. URL: <https://pandas.pydata.org/> (besucht am 16.08.2022).
- [21] Das matplotlib Entwicklerteam. *matplotlib*. 2022. URL: <https://matplotlib.org/> (besucht am 16.08.2022).
- [22] Dr. Qader Dorosti. *Private Mitteilung*. 2022. URL: <https://www.hep.physik.uni-siegen.de/de/staff/current-group-members> (besucht am 11.10.2022).
- [23] Dominik Koukola. *Different ways of Shunt-LDO IV curve measurements*. 2021. URL: <https://indico.cern.ch/event/1011942/> (besucht am 10.09.2022).
- [24] Nico Manilowski. *Private Mitteilung*. 2022. URL: <https://www.hep.physik.uni-siegen.de/de/staff/current-group-members> (besucht am 11.10.2022).
- [25] ROTRONIC AG. *HygroFlex5 - HF5 - HVAC TRANSMITTER*. 2022. URL: <https://www.rotronic.com/en/hygroflex5-hf5-hvac-transmitter> (besucht am 12.10.2022).
- [26] LabJack. *LabJack T7*. 2022. URL: <https://labjack.com/products/t7> (besucht am 13.10.2022).